



Max-Planck-Institut
für
Radioastronomie

Bachelorarbeit

Projektierung und Aufbau eines
Signalprozessors im Frequenzbereich
von 25 – 2.500 MHz

von Jan-Hendrik Freerksema
Saarbrücker Str. 32
44135 Dortmund
Verbundstudium Elektrotechnik
Matrikelnummer 10014152

Referent Herr Prof. Dr. D. Patzwald
Fachhochschule Südwestfalen Hagen

Korreferent Herr Dipl.-Ing. C. Kasemann
Max-Planck-Institut für Radioastronomie in Bonn

April 2011

Danksagung

Zum Gelingen dieser Bachelorarbeit und dem erfolgreichen Absolvieren meines Studiums habe viele Menschen beigetragen. Bei Ihnen möchte ich mich besonders bedanken.

Ich bedanke mich herzlich bei Prof. Dr.-Ing. Detlev Patzwald und Dipl.-Ing. Christoph Kasemann für die Ermöglichung und die technische sowie organisatorische Unterstützung meiner Bachelorarbeit.

Dankbar bin ich auch den MitarbeiterInnen des Max-Planck-Instituts, die mir mit Rat und Tat zur Seite gestanden haben. Besonders gilt dies für die MitarbeiterInnen des HF-Labors, die mich technisch unterstützt und für ein wohltuendes Arbeitsklima gesorgt haben.

Besonders möchte ich mich bei meiner Frau Irina, meinen Eltern, Ulrich und Margitta, meinen Schwiegereltern, Matthias und Gabi, meinen Geschwistern, Steffen und Mariann, Mareike und Matt, Alex und Cathrin, Timon und Caro und Theresa, sowie meinem Kommilitonen und Freund Tomasz Dusza und allen Freunden bedanken, die mich unterstützt und mir Kraft zum erfolgreichen Absolvieren des Studiums gegeben haben.

Inhaltsverzeichnis

Formelzeichen	6
1. Kurzfassung	7
2. Einleitung	8
2.1 Das Max-Planck-Institut für Radioastronomie	10
2.2 Das Radioteleskop Effelsberg	12
2.3 Aufgabenstellung der Bachelorarbeit	14
3. Grundlagen	15
3.1 Verhalten von Hochfrequenzsignalen in Leiterbahnen.....	15
3.2 Wellenwiderstand	18
3.3 Rauschtemperatur	19
3.4 Kompressionspunkt.....	22
3.5 S-Parameter	24
4. Verwendete Software.....	26
4.1 AppCad	26
4.2 Advanced Design System 2009	27
4.3 Altium Designer Summer 08.....	28
5. Berechnung des IF-Prozessors	31
5.1 Erste Struktur des IF-Prozessors	31
5.2 Auswahl der Schalter	34
5.3 Auswahl der Verstärker	38
5.4 Auswahl des einstellbaren Dämpfungsgliedes.....	43
5.5 Auswahl des konstanten Dämpfungsgliedes.....	46
5.6 Auswahl des Leistungsteilers	47

5.7	Aufbau des Gain Equalizers	51
5.8	Reihenfolge der Bauteile	52
6.	Erstellen des Schaltplans in Altium Designer Summer 08	54
6.1	Spannungsversorgung der Platine	54
6.2	Anschlüsse der Platine	55
6.3	Fehlende Bauteile und Footprints erstellen	56
6.4	Schaltplan zeichnen	58
7.	Entwickeln des Platinenlayouts in Altium Designer Summer 08	59
7.1	Eigenschaften der Platine	59
7.2	Importieren des Schaltplans	62
7.3	Routing	62
8.	Gehäuse	64
9.	Aufbau und Test des Prototypen.....	65
9.1	Aufbau eines Testadapters	65
9.2	Löten der Platine	67
9.3	Einbau der Platine in das Gehäuse	69
9.4	Erste Messungen ohne Gain Equalizer	69
9.5	Anpassen des Gain Equalizers	73
9.6	Messungen.....	75
10.	Zusammenfassung und Ausblick	87
10.1	Zusammenfassung.....	87
10.2	Einsatz des IF-Prozessors	87
	Tabellen- und Abbildungsverzeichnis	88
	Literaturverzeichnis	91

Anhang

Anhang A:	
Excel-Tabelle, inklusiv der Diagramme für die Entwicklung der Bauteilreihenfolge	93
Anhang B:	
Schaltplan des IF-Prozessors erstellt mit Altium Designer Summer 08.....	94
Anhang C:	
Stückliste	95
Anhang D:	
Bestellformular der Platine	96
Anhang E:	
Layout der Platinenlagen.....	97
Anhang F:	
3D Gehäuseansichten	103
Anhang G:	
Pinbelegung des 25-poligen Sub-D Steckers des Testadapters	104
Anhang H:	
Bilder des IF-Prozessors	105
Anhang I:	
S-Parametermessungen einzelner Teilbereiche des IF-Prozessors	106
Anhang J:	
Schaltung und S-Parameter des Gain Equalizers	110
Anhang K:	
Kompressionspunkt bei unterschiedlichen Frequenzen	112
Anhang L:	
Stabilitätsmessung	125
Eidesstattliche Erklärung	134

Formelzeichen

Zeichen	Einheit	Benennung
B	Hz	Bandbreite
C'	F	Kapazitätsbelag
G	-	Verstärkung [db]
G _l	-	Verstärkung
k _B	W/Hz	Boltzmann-Konstante
L'	H	Induktivitätsbelag
NF	-	Rauschleistung [db]
P	Watt	Rauschleistung
P _{cold}	Watt	Ausgangsleistung des Systems bei 77K
P _{hot}	Watt	Ausgangsleistung des Systems bei 300K
T	Kelvin	Absolute Temperatur
T _R	Kelvin	Rauschtemperatur
T _{cold}	Kelvin	Widerstandstemperatur bei 77K
T _{hot}	Kelvin	Widerstandstemperatur bei 300K
T _n	Kelvin	Rauschtemperatur einzelner Systembauteile
Z ₀	Ω	Leitungswellenwiderstand
Z _F	Ω	Feldwellenwiderstand
ε	F/m	Permittivität
μ	H/m	Permeabilität
ε ₀	F/m	Permittivität im Vakuum
μ ₀	H/m	Permeabilität im Vakuum

1. Kurzfassung

Im Rahmen dieser Bachelorarbeit wird ein Intermediate Frequency Prozessor (IF-Prozessor) für einen Frequenzbereich von 25 – 2.500 MHz entwickelt. Bei Bedarf lässt sich der Frequenzbereich auf 25 – 300 MHz begrenzen.

Der IF-Prozessor ist Teil eines hochmodernen K-Band Empfängers, 18 bis 26,5 GHz, der für das Radioteleskop Effelsberg des Max-Planck-Instituts für Radioastronomie entwickelt und aufgebaut wird.

Ziel dieser Arbeit ist die Erstellung eines Prototypen, der als Vorlage für eine Serienproduktion dienen soll.

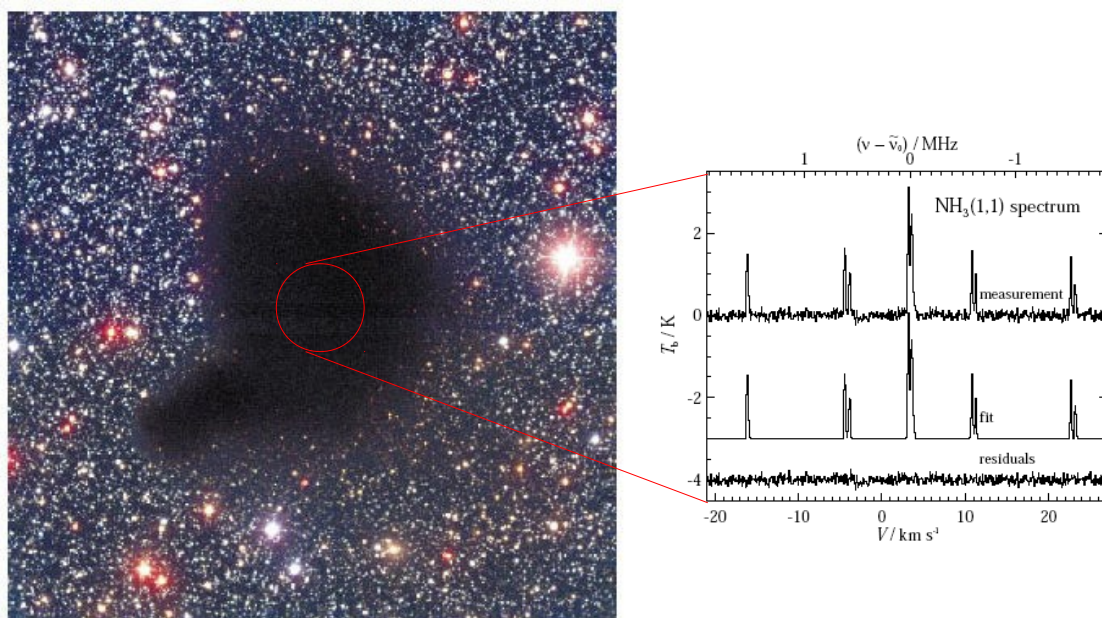
2. Einleitung

Mit Radioteleskopen kann man, wie mit optischen Teleskopen, Objekte im Kosmos beobachten. Dabei messen Radioteleskope einen Teil der nicht sichtbaren Radiostrahlung der Objekte im All.

Die Strahlung wird über den Parabolspiegel des Teleskops in eine Antenne geführt, die im Brennpunkt des Parabolspiegels platziert ist. Durch die Antenne wird das Signal in einen Empfänger geführt. Anschließend wird das Signal mit Hilfe eines oder mehrerer Spektrometer digitalisiert. Diese lesen nur Signale einer bestimmten Frequenzbreite und Leistung. Außerdem können Signale nur bis zu gewissen Frequenzen auf der Strecke zwischen Empfänger und Spektrometer übertragen werden. Daher verstärkt und filtert der Empfänger das Signal mehrfach. Aus dem digitalen Signal des Spektrometers wird mit entsprechender Software ein Bild der Objekte im Kosmos erzeugt.

Abbildung 2.1 auf Seite 9 zeigt ein Bild des Himmels, das links mit einem optischen Teleskop und rechts mit dem Radioteleskop Effelsberg aufgenommen worden ist. Mit einem optischen Teleskop ist es nicht möglich, durch die dunkle Wolke in der Mitte des Bildes schauen. Das Radioteleskop „schaut“ durch die Wolke hindurch. Die Aufnahme des Radioteleskops zeigt, dass sich hinter oder in der Wolke Ammoniak befindet. Wenn das Frequenzspektrum größer wäre, könnte man mit dem Radioteleskop mehrere Stoffe gleichzeitig erkennen.

Ammoniak in der Dunkelwolke B68



VLT: Alves et al. (2001)

Effelsberg - Hotzel et al. (2002)

Abbildung 2.1: Aufgenommener Abschnitt des Himmels per optischem Teleskop und dem Radioteleskop Effelsberg [1]

In einem aktuellen Projekt des Max-Planck-Instituts für Radioastronomie wird ein hochmoderner Empfänger für das Radioteleskop Effelsberg entwickelt, der das Spektrum von 18 – 26,5 GHz abdeckt. In der ersten Phase des Projektes wird eine Auflösung von ~ 76 KHz und in der zweiten Phase von ~ 8 KHz erreicht.

Ein Teilbereich dieses Empfängers, ein IF-Prozessor von 25 bis 2.500 MHz, wird in dieser Bachelorarbeit entwickelt.

2.1 Das Max-Planck-Institut für Radioastronomie [2]



Abbildung 2.1.1: Max-Planck-Institut für Radioastronomie in Bonn

Das Max-Planck-Institut für Radioastronomie (MPIfR) in Bonn wurde im Jahr 1966 von der Max-Planck-Gesellschaft zur Förderung der Wissenschaften e.V. gegründet. Der erste Direktor, Prof. Dr. Otto Hachenberg, war gleichzeitig Leiter des radioastronomischen Instituts der Universität Bonn.

Das Max-Planck-Institut für Radioastronomie gehört zu den 80 eigenständigen Forschungsinstituten der Max-Planck-Gesellschaft. Die Hauptarbeitsgebiete sind die Radio- und Infrarot-Astronomie, die durch die theoretische Astrophysik ergänzt werden.

Schon kurz nach der Gründung des MPIfR-Bonn begann die Planung des damals größten beweglichen Radioteleskops der Welt in Effelsberg, auf das in Kapitel 2.2 eingegangen wird. Dieses wurde am 01. August 1972 in Betrieb genommen. Das zurzeit größte bewegliche Radioteleskop mit 102 m steht in West Virginia, USA und wird von NRAO in Green Banks betrieben.

Im Laufe des langjährigen Bestehens des MPIfR-Bonn wurden zu dem Effelsberger Teleskop weitere Teleskope für kurze Wellenlängen hinzugefügt. So ist das MPIfR heute in der Lage, mit Hilfe der weltweit platzierten Teleskope nahezu das gesamte Spektrum der Radiostrahlung von wenigen 100 MHz bis hin zu 2,9 THz zu beobachten.

Im Jahr 2004 begann der Aufbau und die Inbetriebnahme eines 12-Meter Radioteleskops in Chile. Die chilenische Atacama Wüste ist aufgrund der dünnen und sehr trockenen Luft der ideale Ort für Submillimeter-Beobachtungen. Das Teleskop wird gemeinsam mit der europäischen Südsternwarte (ESO) und dem schwedischen Onsala Space Observatory (OSO) betrieben. Das Projekt heißt Atacama Pathfinder Experiment, kurz APEX.



Abbildung 2.1.2: 12 m - Radioteleskop in Chile [2.1.2]

2.2 Das Radioteleskop Effelsberg [2]

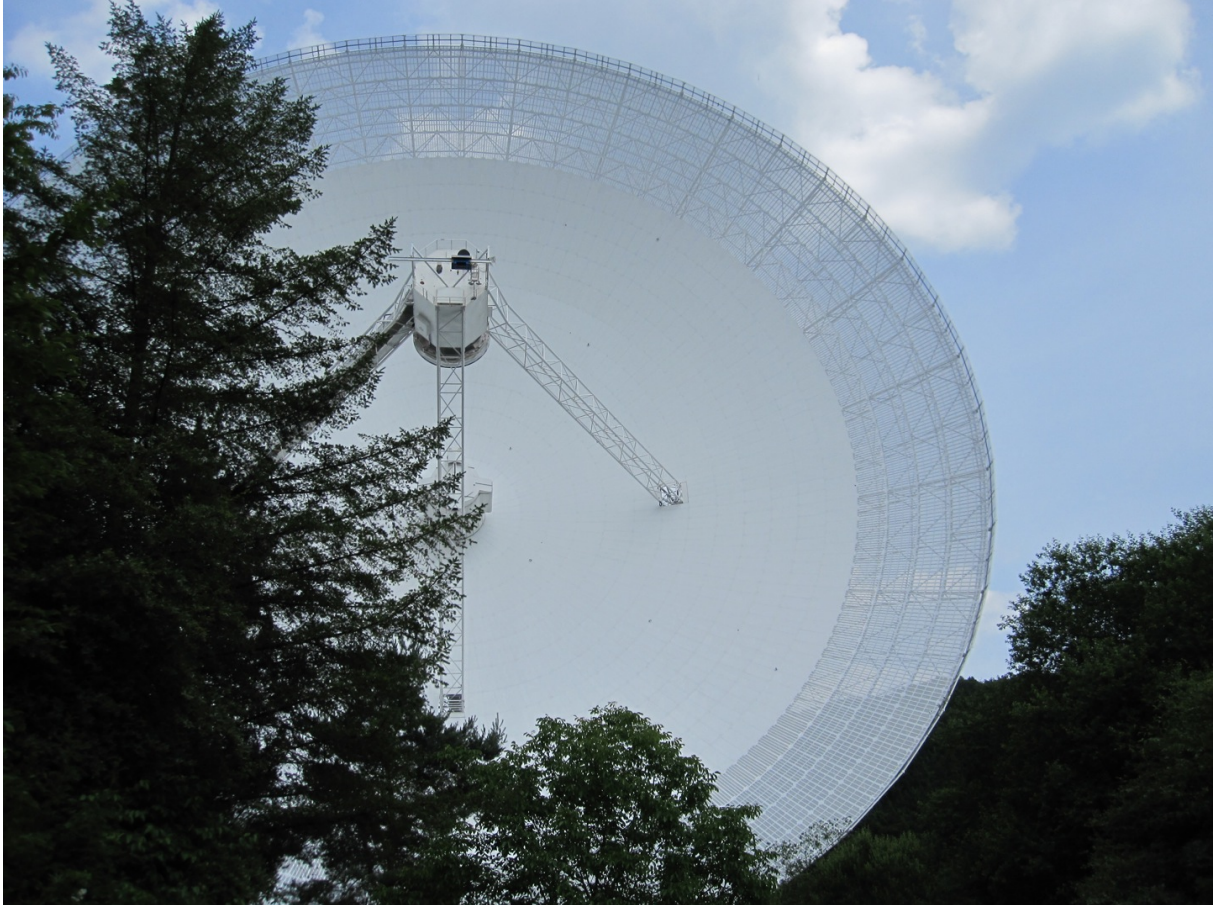


Abbildung 2.2.1: Radioteleskop Effelsberg [2.2.1]

Das Radioteleskop Effelsberg ist das Hauptteleskop des MPIfR in Bonn. Aber nicht nur die Forschungsgruppen aus Bonn, auch Astronomen aus aller Welt nutzen das Radioteleskop Effelsberg für ihre Beobachtungen.

Das Radioteleskop hat einen Durchmesser von 100 m. Die Oberfläche besteht aus insgesamt 2.352 Paneelen und ist mit einer Fläche von 7.850 m² ca. so groß wie ein Fußballfeld. Die Stahlkonstruktion ist so aufgebaut, dass sich beim Drehen und Kippen des Spiegels eine maximale Abweichung von 0,5 mm von der idealen Parabelform ergibt. Die Verschiebung des Brennpunktes aufgrund der Gravitation wird über eine elektronische Nachsteuerung kompensiert. Das Gesamtgewicht des Radio-

teleskops beträgt 3.200 Tonnen, das auf einem Ringfundament mit 64 m Durchmesser steht.

Das Ringfundament steht auf 154 Betonpfeilern mit einer Länge von 7 bis 11 Metern. Der Parabolspiegel kann in 12 Minuten horizontal um 360° und in 6 Minuten vertikal um 90° gedreht werden.

Die Empfangssysteme sind im Fokus, also dem Brennpunkt der Primärfokuskabine und der Sekundärfokuskabine platziert. Die Primärfokuskabine sitzt genau im Brennpunkt des Hauptreflektors. Über einen elliptischen Umlenkspiegel kann die Radiostrahlung in den Sekundärfokus gebündelt werden. Abbildung 2.2.2 zeigt, wie der Strahlengang am Radioteleskop Effelsberg geführt wird.

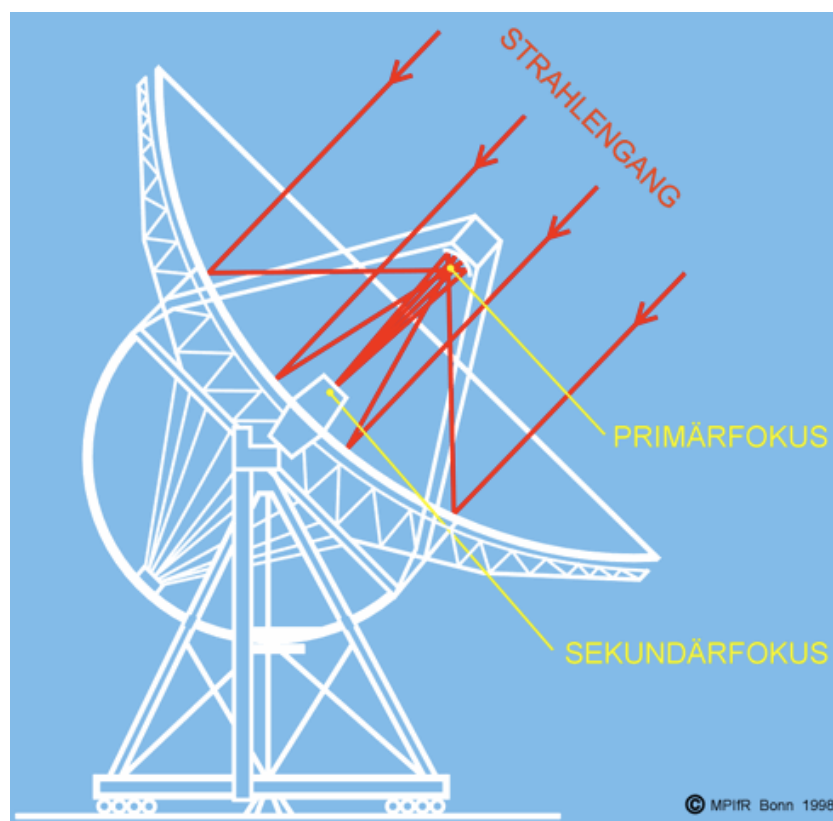


Abbildung 2.2.2: Strahlengang am Radioteleskop [2.2.2]

2.3 Aufgabenstellung der Bachelorarbeit

Abbildung 2.3.1 zeigt das Gesamtsystem des K-Band Empfängers, der für das Radioteleskop Effelsberg in Bonn entwickelt wird und im 1. Quartal 2012 in Betrieb genommen werden wird. Der rot markierte Teil des Systems zeigt den IF-Prozessor, der im Rahmen dieser Bachelorarbeit entwickelt wird.

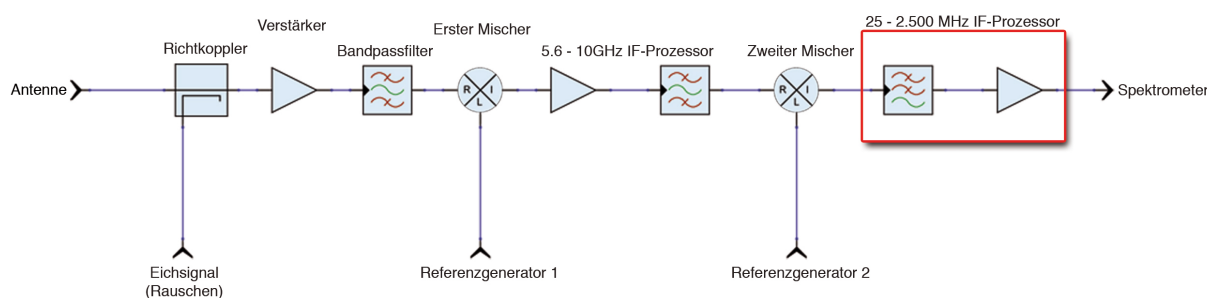


Abbildung 2.3.1: System Layout des K-Band-Empfängers

Die Eingangsleistung des IF-Prozessors beträgt zwischen -15 und -25 dbm. Über einen Schalter sollen zwei verschiedene Eingangssignale wahlweise an den Ausgang gelegt werden. Die Hochfrequenzschaltung hat eine Impedanz von 50 Ohm. Die Rauschtemperatur des IF-Prozessors soll möglichst klein gehalten werden.

Das Ausgangssignal soll auf eine Bandbreite von 25 bis 300 MHz und 25 bis 2.500 MHz begrenzt werden. Dafür sind zwei Tiefpassfilter vorgegeben, die in den IF-Prozessor integriert werden müssen.

Die Leistung am Ausgang soll zwischen -5 dbm und 0 dbm betragen. Um die Leistungsanpassung zu realisieren, muss ein zweiter Ausgang eine zur Ausgangsleistung proportionale Gleichspannung ausgeben.

Die Steuerschaltung zur Leistungsanpassung wird aus einem vorherigen Projekt übernommen, an den IF-Prozessor angepasst und eingestellt.

3. Grundlagen

3.1 Verhalten von Hochfrequenzsignalen in Leiterbahnen

In diesem Kapitel werden verschiedene Leiterbahnformen im Hochfrequenzbereich vorgestellt. Nach Beleuchten der Eigenschaften der verschiedenen Leiterbahnen wird die passende Art der Leiterbahnen für den IF-Prozessor ausgewählt.

Vorgelegt wird die Mikrostreifenleitung (Microstrip), die symmetrische Streifenleitung (Stripline) und Koplanar-Leitung ohne und mit Massefläche (Coplanar und Grounded Coplanar).

Die Mikrostreifenleitung ist der bisher am häufigsten verwendete Leitungstyp in Hochfrequenzschaltungen. Das Verhalten des elektrischen Feldes ist in Abbildung 3.1.1 gezeigt. Es ist zu erkennen, dass das elektrische Feld auf dem Weg zum Massepotential zum Teil durch die Luft läuft. Dies hat zum einen den Nachteil, dass das elektrische Feld durch zwei verschiedene Dielektrika verläuft und zum anderen ist die Gefahr sehr hoch, dass das Signal auf in der Nähe liegende Leiterbahnen oder Bauteile gekoppelt wird.

Der Wellenwiderstand Z_0 der Leiterbahn wird von der Breite W , der Dicke T , der Höhe des Substrats H und der Permittivität ϵ_r beeinflusst.

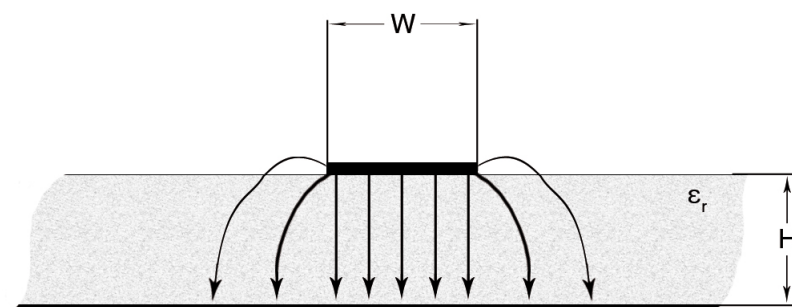


Abbildung 3.1.1: Mikrostreifenleitung

Durch die symmetrische Streifenleitung, kann das Problem dass das elektrische Feld durch zwei verschiedene Dielektrika läuft und die Gefahr, dass das Signal auf andere Bauteile oder Leiterbahnen gekoppelt wird, verhindert werden. Abbildung 3.1.2 zeigt eine symmetrische Streifenleitung und das Verhalten des elektrischen Feldes.

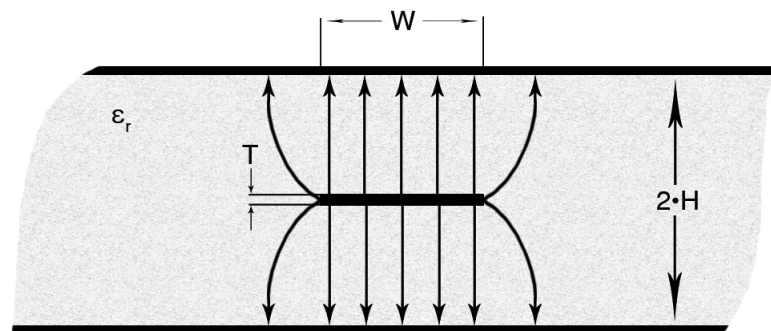


Abbildung 3.1.2: Symmetrische Streifenleitung

Das elektrische Feld läuft hier nur durch das eine Substrat zum Massepotential. Die Gefahr, dass das Signal auf andere Leiterbahnen koppelt ist sehr gering.

Dieser Leiterbahntyp kann allerdings nur für Schaltungen verwendet werden, in denen keine diskreten Bauteile benötigt werden. Aus diesem Grund ist der Einsatz der symmetrische Streifenleitung für den IF-Prozessor nicht möglich.

Eine andere Art der Leiterbahn ist die Koplantar Leitung. Diese gibt es mit Massefläche (Grounded Coplanar) oder ohne Massefläche unter dem Substrat. Abbildung 3.1.3 zeigt die Grounded Coplanar Leiterbahn und das Verhalten des elektrischen Feldes. Da die IF-Prozessor-Platine eine Multilayerplatine wird, muss die Grounded Coplanar Leiterbahn verwendet werden, um das HF-Signal von den anderen Teilen der Schaltung zu trennen.

Ein anderer Grund Grounded Coplanar Leiterbahn zu nutzen ist, dass mit Hilfe von Durchkontaktierungen zwischen den seitlichen und der unten liegenden Massefläche gewährleistet werden kann, dass das Massepotential überall in gleicher Weise vorhanden ist.

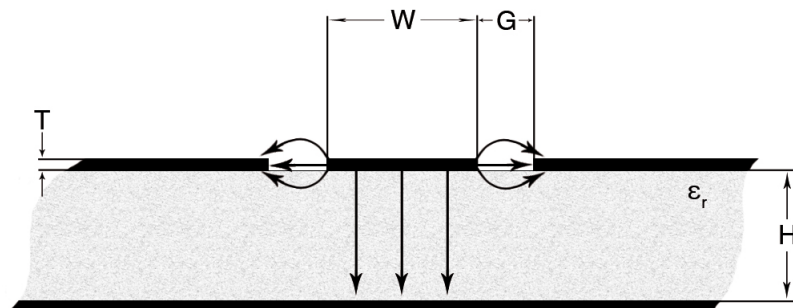


Abbildung 3.1.3: Grounded Coplanar Leiterbahn

Bei diesem Leiterbahntyp ist die Gefahr, dass das Signal auf benachbarte Leiterbahnen oder Bauteile koppelt sehr gering, da sich ein Großteil der Energie in dem Zwischenraum zwischen Leiterbahn und den seitlichen Masseflächen, dem sogenannten Gap, befindet. Um dies sicherzustellen, ist die Breite des Gaps deutlich kleiner als die Höhe des Substrats.

Die meisten Chips sind heutzutage auch intern koplanar aufgebaut. Dadurch ist es besser, die Koplanar-Leiterbahn einzusetzen. Darüber hinaus muss an die Chips nicht zusätzlich Massepotential geführt werden, da es direkt neben der Leiterbahn vorhanden ist.

3.2 Wellenwiderstand [3.2.1; 3.2.2]

Der Wellenwiderstand beschreibt das Verhältnis des magnetischen zum elektrischen Feld in einem Medium. Er wird auch als Feldwellenwiderstand oder in Leitungen als Leitungswellenwiderstand bezeichnet.

Im Vakuum beträgt der Feldwellenwiderstand ~ 377 Ohm. Berechnet wird er nach Formel 3.2.1 mit der Permeabilität μ_0 und der Permittivität ϵ_0 im Vakuum.

$$Z_F = \sqrt{\frac{\mu_0}{\epsilon_0}} = 376,73\Omega = 120\pi\Omega \quad (3.2.1)$$

Mit $\mu_0 = 4\pi \cdot 10^{-7} \frac{H}{m}$ Permeabilität

$\epsilon_0 = 8,854 \cdot 10^{-12} \frac{F}{m}$ Permittivität

Der Leitungswellenwiderstand wird in der Hochfrequenztechnik als Z_0 bezeichnet. Er wird von der Leitungsgeometrie bestimmt, ist aber unabhängig von der Leitungslänge.

Der Leitungswellenwiderstand muss so bestimmt werden, dass keine Störstellen an Übergängen z.B. zu Bauteilen auftreten. Offene Leitungsenden müssen mit einem Abschlusswiderstand bestückt werden, da sonst Reflexionen entstehen. Üblicherweise wird ein Leitungswellenwiderstand von 50 Ohm verwendet. Dies ist ein Kompromiss aus einer guten Leistungsübertragung, bei 30 Ohm und den wenigsten Leitungsverlusten, bei 77 Ohm [3.2.3].

Je besser die Leiterbahnen angepasst sind, also einen Leitungswellenwiderstand von 50 Ohm aufweisen, desto weniger Störstellen und somit Reflexionen des Hochfrequenzsignals treten auf.

Der Leitungswellenwiderstand für Grounded Coplanar Leiterbahnen können mit dem Programm AppCad von Agilent Technologies berechnet werden. Das Programm wird in Kapitel 4 näher beschrieben.

3.3 Rauschtemperatur [3.3]

Die Rauschtemperatur beschreibt die Empfindlichkeit, z.B. eines Verstärkers. Sie wird in Kelvin ausgedrückt. Sie kann in eine Rauschleistung über die Formel 3.3.1 umgerechnet werden.

$$P = k_B \cdot T \cdot B \quad (3.3.1)$$

Mit $k_B = 1,38066 \cdot 10^{-23}$ W/Hz (Boltzmann-Konstante)

Sobald ein Eingangssignal eines Verstärkers unter der Rauschtemperatur liegt, ist das Signal nicht mehr zu detektieren. Aus diesem Grund sollte die Rauschtemperatur so gering wie möglich sein.

Die Rauschtemperatur z.B. eines Verstärkers ist die Temperatur, die ein Widerstand hat, der am Eingang eines idealen Verstärkers sitzt. Der Widerstand hat im 50 Ohm-System einen Widerstandswert von 50 Ohm. Bei linear passiven Bauteilen ist die Rauschleistung gleich $-S_{21}$. S_{21} ist die Dämpfung des Widerstands von Port 1 nach Port 2. S-Parameter werden in Kapitel 3.5 beschrieben.

Die Rauschtemperatur wird aus der Rauschleistung in db mit Formel 3.3.2 berechnet.

$$T_R = 290K \cdot \left(10^{\frac{NF[db]}{10}} - 1 \right) \quad (3.3.2)$$

NF [db] = Noise Figure (Rauschleistung)

Um die Rauschtemperatur eines Systems aus mehreren Bauteilen zu berechnen, wird Formel 3.3.3 verwendet. Die Rauschleistung eines Systems hängt sehr stark von der Reihenfolge der Bauteile eines Systems ab. Die muss bei der Entwicklung eines Systems beachtet werden.

$$T_{sys} = T_1 + \frac{T_2}{G_{/1}} + \frac{T_3}{G_{/1} \cdot G_{/2}} + \frac{T_4}{G_{/1} \cdot G_{/2} \cdot G_{/3}} + \dots \quad (3.3.3)$$

G_i = Gain (Verstärkung). Die Verstärkung wird linear angegeben und kann mit Formel 3.3.4 entlogarithmiert werden.

$$G_i = 10^{\frac{G[db]}{10}} \quad (3.3.4)$$

Um die Rauschtemperatur zu messen, gibt es verschiedene Möglichkeiten. Drei sollen hier kurz vorgestellt werden.

Die erste ist die Rauschtemperatur eines Systems oder Bauteils mit Hilfe eines Rauschgenerators zu messen. Dabei wird der Rauschgenerator am Eingang des Systems angeschlossen und die Ausgangsleistung bei zwei verschiedenen Amplituden des Rauschgenerators gemessen. Aus diesen beiden Punkten lässt sich die Rauschtemperatur des Systems oder Bauteils ableiten.

Für die zweite Messvariante wird ein Widerstand (Z_0), bei Raumtemperatur ($T_{\text{hot}} = 300\text{K}$) am Eingang des Systems angeschlossen und die Ausgangsleistung gemessen. Für die zweite Messung der Ausgangsleistung wird der Widerstand auf 77K (T_{cold}) gekühlt. Die Abkühlung erfolgt durch Eintauchen des Widerstandes in flüssigen Stickstoff. Dieser besitzt unter Normaldruck eine konstante Temperatur von 77K . Aus diesen beiden verschiedenen Messungen der Ausgangsleistung lässt sich die Rauschtemperatur mit den Formeln 3.3.5 und 3.3.6 berechnen. Dieses Messverfahren wird Y-Factor Method genannt.

$$Y = \frac{P_{\text{hot}}}{P_{\text{cold}}} \quad (3.3.5)$$

$$T_{\text{sys}} = \frac{T_{\text{hot}} - (T_{\text{cold}} \cdot Y)}{Y - 1} \quad (3.3.6)$$

Eine dritte Möglichkeit ist das Messen der Rauschtemperatur mit einem Noise Figure Analyser (NFA). Dieser wird an Ein- und Ausgang des HF-Systems angeschlossen und gibt die Rauschtemperatur zur Frequenz an.

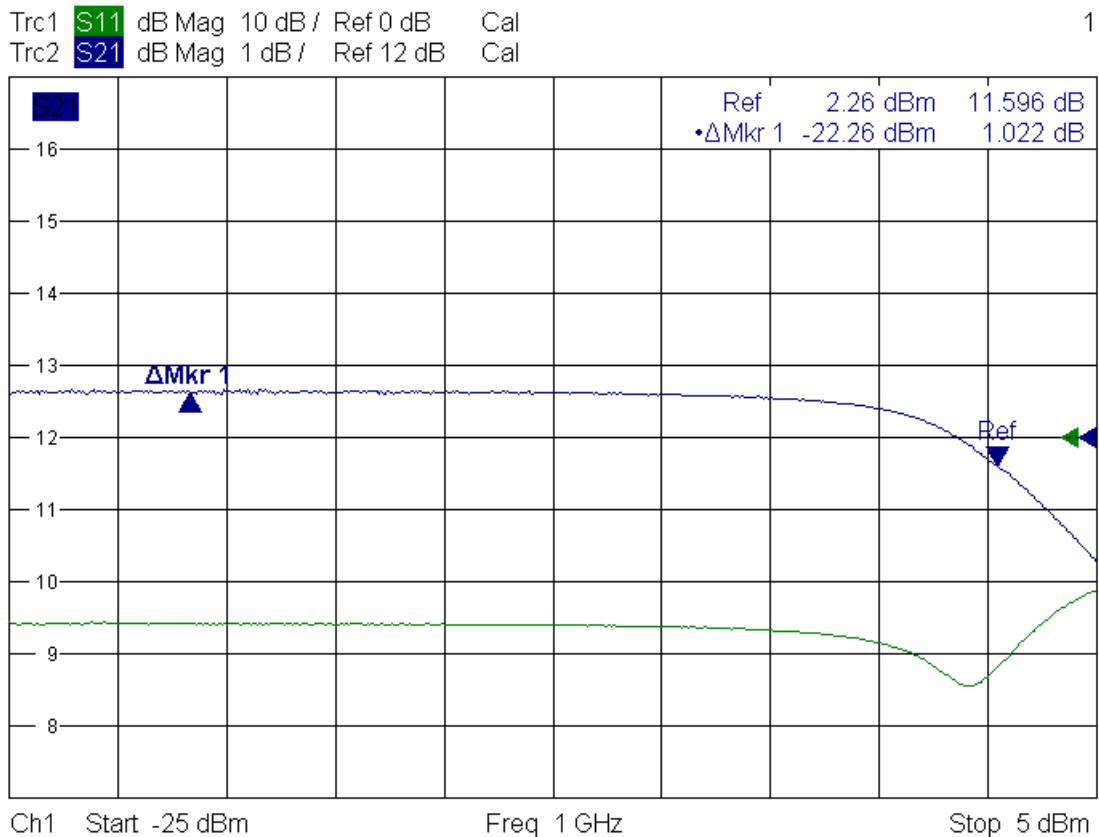
3.4 Kompressionspunkt

Der Kompressionspunkt (Compression Point) gibt an, ab welcher Eingangsleistung bei einer bestimmten Frequenz die Ausgangsleistung nicht mehr linear zur Eingangsleistung ansteigt.

Meist wird dieser Punkt, P1db, bei einer Abweichung von 1 db von der linearen Ausgangsleistung zur tatsächlichen Ausgangsleistung angegeben. Der Kompressionspunkt wird manchmal auch bei einer Abweichung von 0,1 oder 0,25 db angegeben.

In der Radioastronomie müssen Eingangssignale von Systemen so weit wie möglich vor dem 1 db Kompressionspunkt liegen. Der Grund ist, dass während des Beobachtens des Himmels Störquellen, wie z.B. Satelliten, das Signal beeinflussen. Diese Störquellen haben oft ein sehr viel stärkeres Signal als Objekte im All. Ein System, das nah an dem 1 db Kompressionspunkt arbeitet und ein starkes Eingangssignal, z.B. von einem Satelliten, empfängt, geht in die Sättigung. Ein zu starkes Eingangssignal kann dazu führen, dass Bauteile thermisch zerstört werden.

Abbildung 3.4.1 zeigt den 1 db Kompressionspunkt eines NBB310 Verstärkers von RF Micro Devices. Die Verstärkung, und somit die Ausgangsleistung, weicht bei einer Eingangsleistung von ca. 2,26 db um 1 db ab.



21.02.2011, 10:26

Abbildung 3.4.1: Kompressionspunkt eines Verstärkers (NBB310)

Sobald der 1 db Kompressionspunkt überschritten wird, wird das Signal schon um ungefähr 20 % verzerrt. Es kommt zu einer Verzerrung des Signals. Aus diesem Grund ist bei der Entwicklung einer Schaltung darauf zu achten, dass das Ausgangssignal eines Bauteils nicht dazu führt, dass ein darauffolgendes Bauteil diesen Punkt erreicht und dadurch in Sättigung geht.

3.5 S-Parameter [3.5]

S-Parameter ist die Abkürzung für Scattering Parameter, Streuparameter. Mit Hilfe dieser S-Parameter lassen sich komplizierte Netzwerke als Blackbox betrachten. Sie beschreiben die Anpassung der Ein- und Ausgänge, sowie die Dämpfung oder Verstärkung von Eingang zu Ausgang und umgekehrt.

Die Anzahl der Parameter einer Schaltung ist gleich der Anzahl der Tore zum Quadrat. Ein Eintor besitzt einen S-Parameter, ein Zweitor vier S-Parameter und so weiter. S-Parameter werden als S_{ij} beschrieben, wobei j der Ein- oder Ausgang der einfallenden Welle und i der Ein- oder Ausgang der reflektierten oder ausgehenden Welle ist. Abbildung 3.5.1 zeigt ein Zweitor.

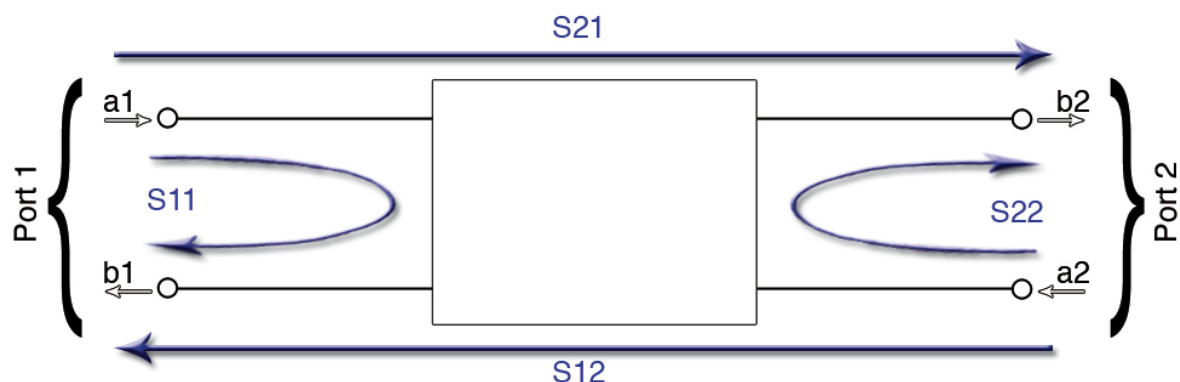


Abbildung 3.5.1: Zweitor

Die entsprechenden S-Parameter haben folgende Bedeutung:

- S_{11} : $b1/a1 \rightarrow$ Reflexion des Eingangssignals an Port 1
- S_{12} : $b1/a2 \rightarrow$ Verstärkung oder Dämpfung von Port 2 nach Port 1
- S_{22} : $b2/a2 \rightarrow$ Reflexion des Eingangssignals an Port 2
- S_{21} : $b2/a1 \rightarrow$ Verstärkung oder Dämpfung von Port 1 nach Port 2

S-Parameter sind dimensionslos und werden in db oder in Betrag und Phase angegeben. Sie können mit Programmen wie z.B. Advanced Designer Summer 08 von

Agilent Technologies bestimmt werden. S-Parameter für aufgebaute Schaltungen und Platinen werden mit einem Netzwerkanalysator gemessen.

Als Beispiel wird hier ein Bandpass am Netzwerkanalysator gemessen. Abbildung 3.5.2 zeigt die Messung der S-Parameter des Bandpasses. Zu sehen sind S11 und S21. Die Parameter S22 und S12 werden hier nicht angezeigt, da diese identisch zu S11 und S21 sind.

Dieser hier gemessene Bandpass lässt das Eingangssignal von ungefähr 2,4 GHz bis 2,8 GHz durch. In diesem Bereich ist der Bandpass für S11 mit -20 db gut angepasst, das heißt, es wird nur 1:100 des Signals reflektiert.

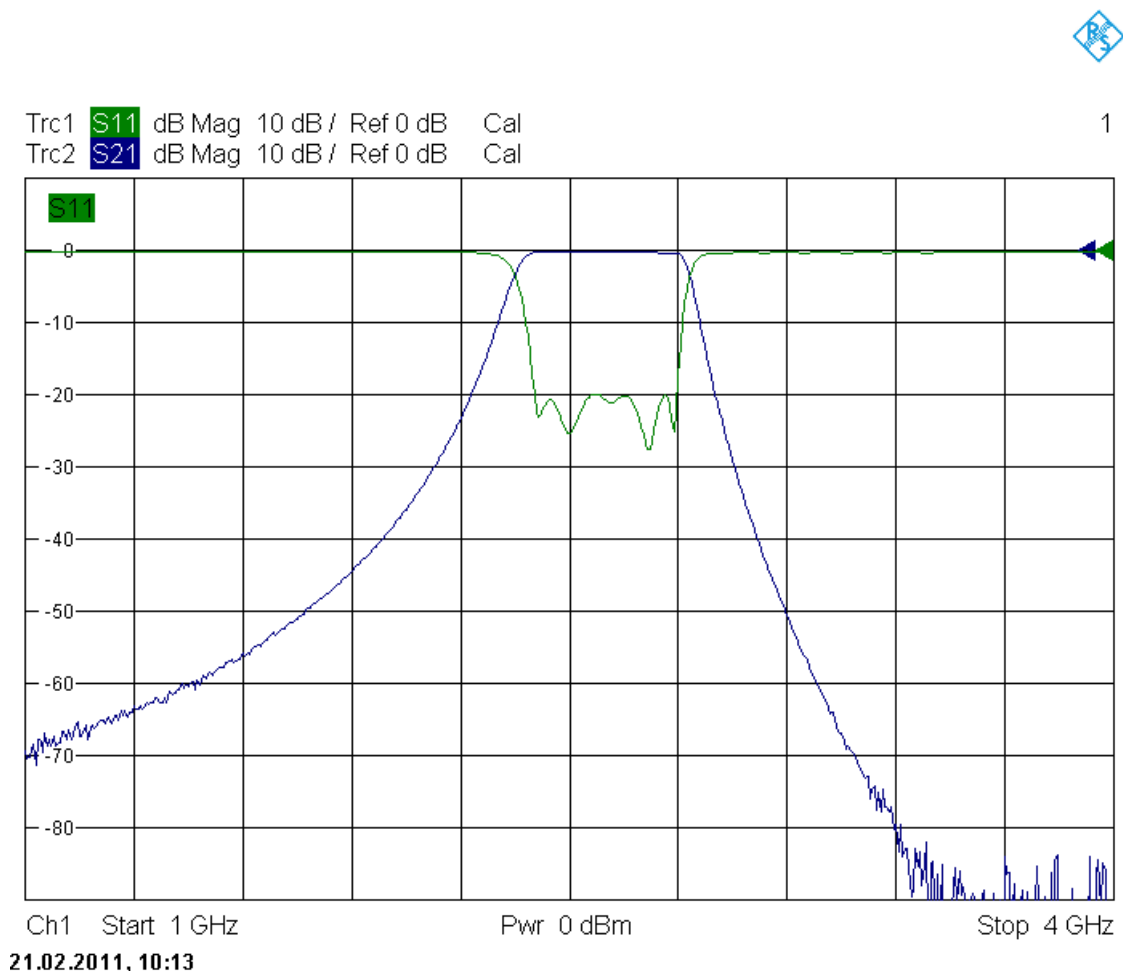


Abbildung 3.5.2: S-Parameter eines Bandpasses

4. Verwendete Software

In diesem Kapitel werden die drei Programme und deren in dieser Arbeit genutzten Funktionen kurz vorgestellt.

4.1 AppCad

Mit dem Programm AppCad der Firma Agilent Technologies lassen sich Berechnungen für den Hochfrequenz- und Mikrowellenbereich durchführen. AppCad lässt sich kostenfrei auf der Agilent Homepage herunterladen.

In dieser Arbeit wurden mit dem Programm die benötigten Eigenschaften der Leiterbahnen für den Hochfrequenzteil der Schaltung berechnet, um eine Impedanz der Leiterbahn von 50 Ohm zu erreichen. Abbildung 4.1.1 zeigt das Fenster, in dem Koplanar-Leiterbahnen berechnet werden können. Durch Eingabe der Dicke des Dielektrikums H , Art des Dielektrikums ϵ_r , Breite der Leiterbahn W , Breite des Luftspaltes G und Dicke des Kupfers T lässt sich die Impedanz Z_0 berechnen.

Weitere Funktionen des Programms wurden im Rahmen dieser Arbeit nicht verwendet. Auf die genaue Berechnung der Leiterbahn wird in Kapitel 7 eingegangen.

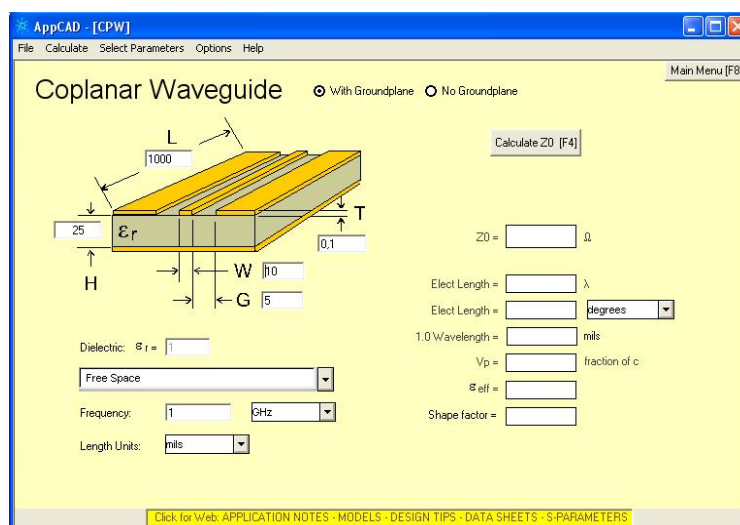


Abbildung 4.1.1: Benutzeroberfläche zur Berechnung einer Koplanar-Leiterbahn

4.2 Advanced Design System 2009

Mit dem Programm Advanced Design System 2009 von Agilent Technologies lassen sich Hochfrequenzschaltungen erstellen und simulieren.

Wichtig für die vorliegende Arbeit war das Bestimmen der S-Parameter einzelner Teile der Hochfrequenzschaltung. Mit Hilfe der Simulation werden z.B. die Widerstandswerte des Leistungsteilers bestimmt.

Abbildung 4.2.1 zeigt die Simulation des Leistungsteilers, in der mit Schiebereglern verschiedene Widerstandswerte eingestellt werden können. Die S-Parameter ändern sich dabei in Echtzeit und werden in einem Diagramm dargestellt. In dem Diagramm werden die S-Parameter in db über der eingestellten Frequenz aufgetragen.

Auf Simulationen wird in den folgenden Kapiteln bei entsprechenden Schaltungsteilen und Bauteilen eingegangen.

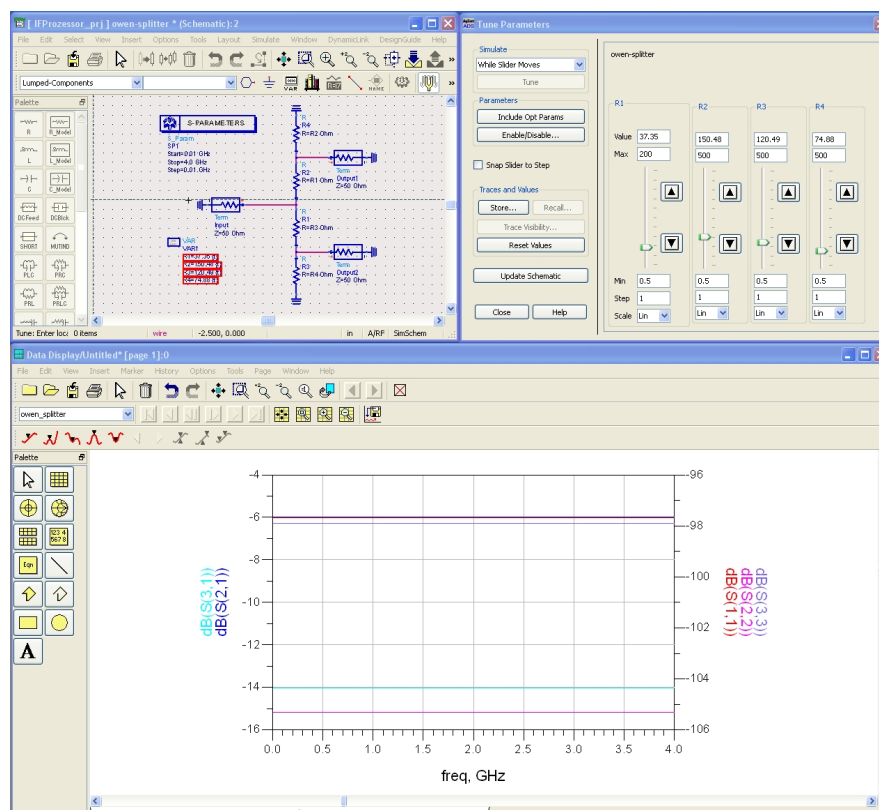


Abbildung 4.2.1: Simulation mit Advanced Design System 2009

4.3 Altium Designer Summer 08

Mit dem Programm Altium Designer Summer 08 vom Hersteller Altium lassen sich Platinenlayouts erstellen, Schaltungen erstellen und simulieren und FPGA Boards programmieren.

Das Programm wird im Rahmen der Bachelorarbeit dazu verwendet, die Schaltung und die Platine des IF-Prozessors zu entwickeln. Es lassen sich spezielle Files zur Herstellung von Platinen und zum Import in andere Programme, z.B. in das Konstruktionsprogramm SolidWorks, exportieren.

Abbildung 4.3.1 zeigt die Benutzeroberfläche von Altium Designer Summer 08, in der elektrische Schaltungen erstellt werden können.

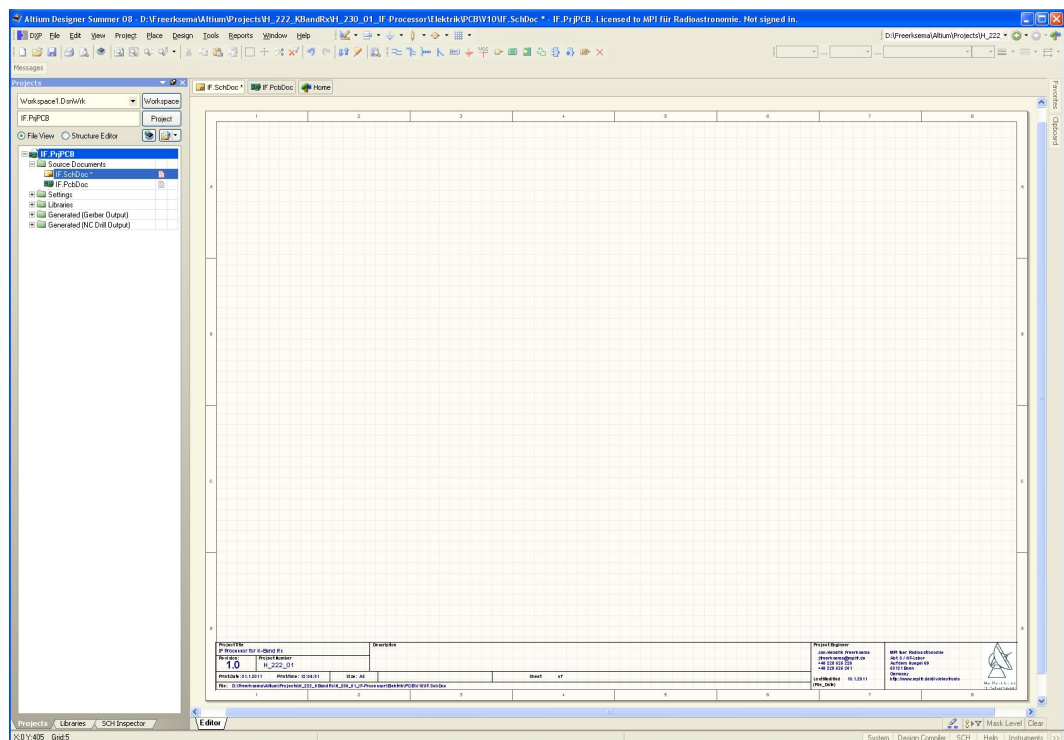


Abbildung 4.3.1: Benutzeroberfläche von Altium Designer Summer 08

Im oberen Bereich des Fensters befinden sich allgemeine Funktionen des Programms. Im linken Bereich lassen sich unterschiedliche Reiter anwählen. Es können z.B. Projekte mit ihren Dateien, die einem Projekt hinzugefügten Bibliotheken und Bauteileigenschaften eines angewählten Bauteils angezeigt werden. Welche Reiter angezeigt werden, ist jedem Benutzer selbst überlassen. Im mittleren Bereich werden die Bauteile platziert und die Schaltung entwickelt. Dafür wird dem Projekt eine Schematic-Datei (*.sch) hinzugefügt.

Abbildung 4.3.2 zeigt die Benutzeroberfläche, mit der die vorhandenen Bauteile der Schaltung auf einer Platine platziert und die Platine für die Fertigung entwickelt wird.

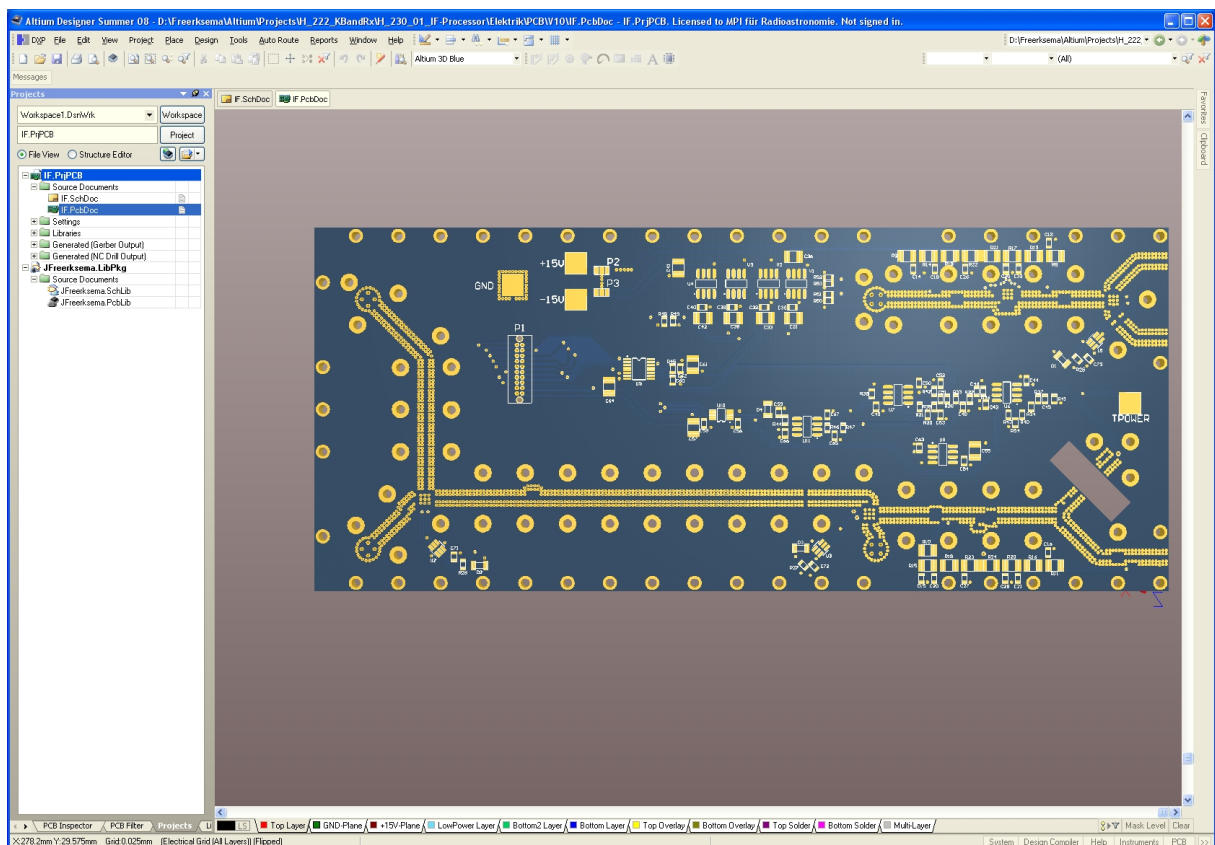


Abbildung 4.3.2: Benutzeroberfläche, um Platinen zu entwickeln

Um eine Platine zu erstellen, wird eine PCB-Datei dem Projekt hinzugefügt und kann in dem gleichen Fenster, in dem auch die Schaltung erstellt wird, angezeigt werden. Über Reiter am oberen Rand des Fensters lässt sich zwischen der Schaltung und dem Platinenlayout hin- und herschalten.

Die Bauteile aus der erstellten Schaltung des Projektes lassen sich in diese Oberfläche importieren. Wenn Änderungen an der Schaltung vorgenommen werden, können diese auf der Platine mit einem Tool übernommen werden. Die Platine lässt sich in 2D- und in 3D-Ansicht darstellen und bearbeiten. Die Abbildung 4.3.2 zeigt eine Platine in der 3D-Ansicht, Abbildung 4.3.3 zeigt einen Ausschnitt der Platine in der 2D-Ansicht.

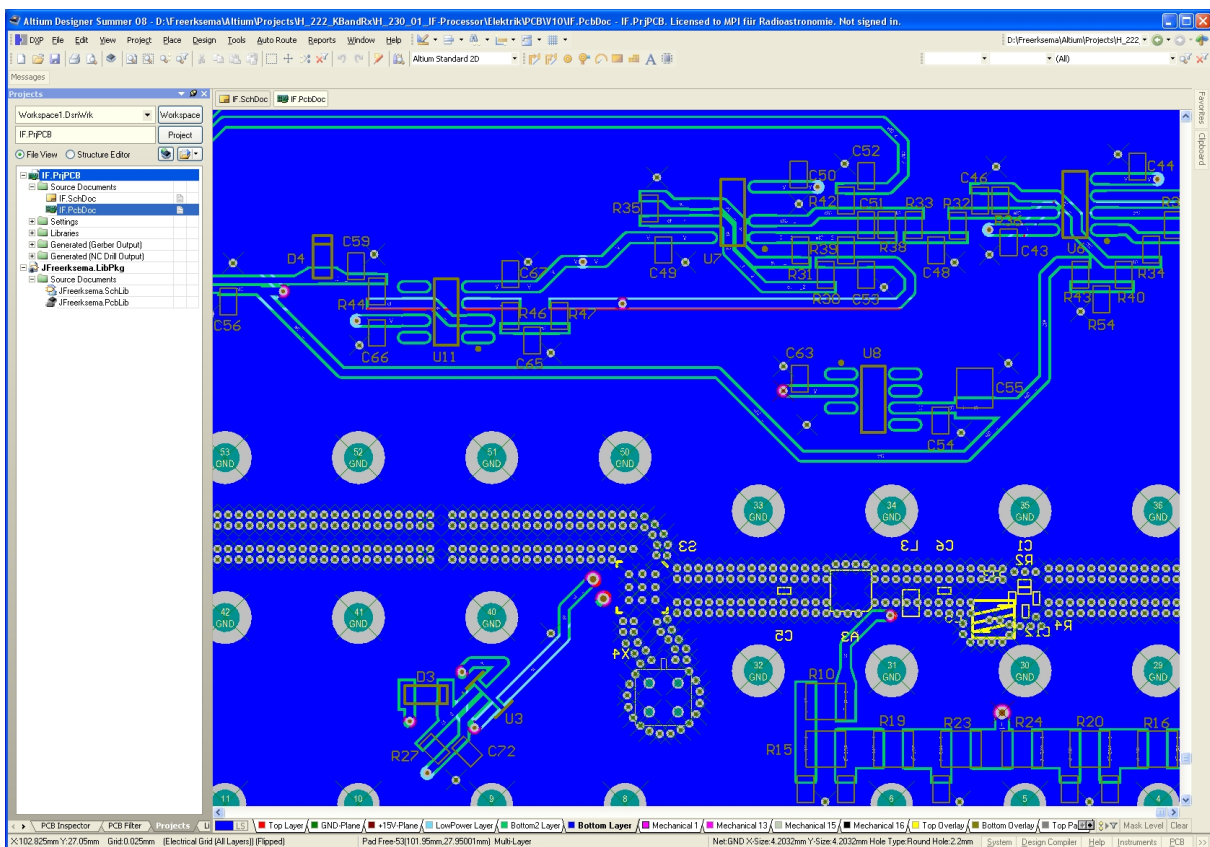


Abbildung 4.3.3: Platinausschnitt in der 2D-Ansicht

5. Berechnung des IF-Prozessors

Zur Berechnung des IF-Prozessors wird zu Anfang eine erste Struktur entwickelt, in der bestimmt wird, welche Bauteile benötigt werden. Anschließend werden die verschiedenen Bauteile eines Typs, z.B. Schalter verglichen und die passenden Bauteile für die Schaltung ausgewählt. Im letzten Schritt werden die genaue Reihenfolge und die Struktur bestimmt.

5.1 Erste Struktur des IF-Prozessors

Um eine erste Struktur des IF-Prozessors zu entwickeln, müssen die Bauteile und die Anzahl der Bauteile festgelegt werden.

Vorgegeben ist, dass zwei Eingangssignale wahlweise auf den Ausgang gelegt werden sollen. Um dies zu ermöglichen, muss am Eingang ein Zwei-zu-eins-Schalter sitzen. Zwei weitere Schalter werden benötigt, um die Umschaltung der Frequenzbegrenzungen zu realisieren. Für die Frequenzbegrenzungen von ca. 0 bis 0,3 GHz und ca. 0 bis 2,5 GHz werden zwei Tiefpassfilter eingesetzt. Die beiden Filter sind entwickelt und müssen in dieser Arbeit in das Layout des IF-Prozessors integriert werden. Die zwei Schalter zur Umschaltung der Frequenzbegrenzung erzeugen zwei parallele Pfade, die die gleiche Dämpfung bei unterschiedlichen Bandbreiten erzeugen müssen, um in beiden Frequenzbereichen die gleiche Ausgangsleistung auszugeben. Eine Möglichkeit, dies zu erreichen ist, die beiden Tiefpassfilter parallel einzusetzen. Im Pfad des 2,5 GHz Filters wird zusätzlich ein Dämpfungsglied benötigt um die Leistung beider Frequenzbandbreiten gleich zu halten. Tiefpassfilter haben die Eigenschaft, ab einem Vielfachen der Grenzfrequenz das Signal wieder durchzulassen. Um diesen Effekt des 0,3 GHz Filters einzudämmen, ist es sinnvoll, den 2,5 GHz Filter vor oder hinter dem parallelen Zweig einzusetzen und den 0,3 GHz Filter parallel zu einem Dämpfungsglied zu schalten. In diesem Fall wird die Frequenz immer auf 2,5 GHz begrenzt und die 0,3 GHz Begrenzung lässt sich bei Bedarf zuschalten.

Abbildung 5.1.1 zeigt das Verhalten von S21, S11 und S22 des 0,3 GHz und 2,5 GHz Filters bei einer Frequenz von 10 MHz bis 5 GHz. In Abbildung 5.1.2 sind beide Filter in Reihe angeschlossen. Die Abbildungen zeigen, dass das Verhalten von S21, in der Reihenschaltung, bei höheren Frequenzen besser ist.

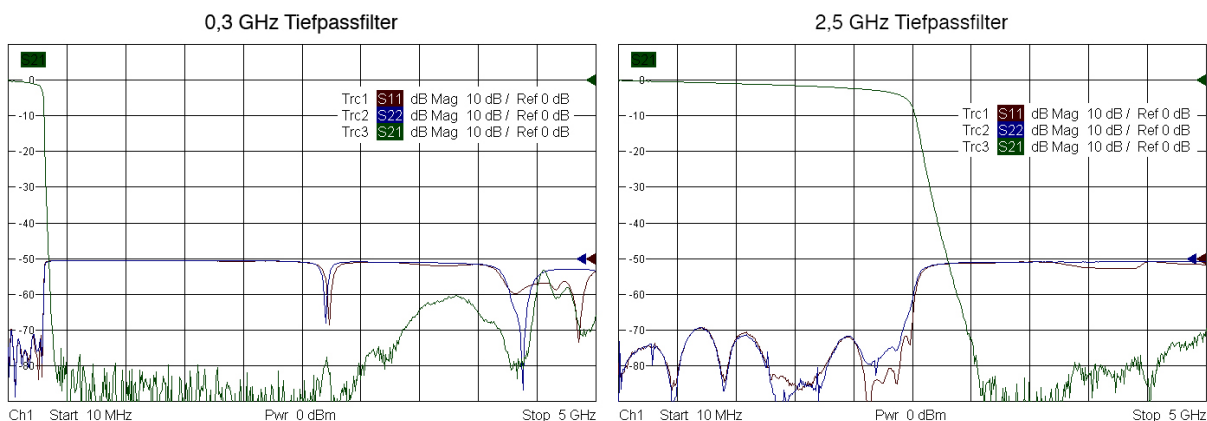


Abbildung 5.1.1: Verhalten von S21, S11 und S22 des 0,3 GHz und 2,5 GHz Filters

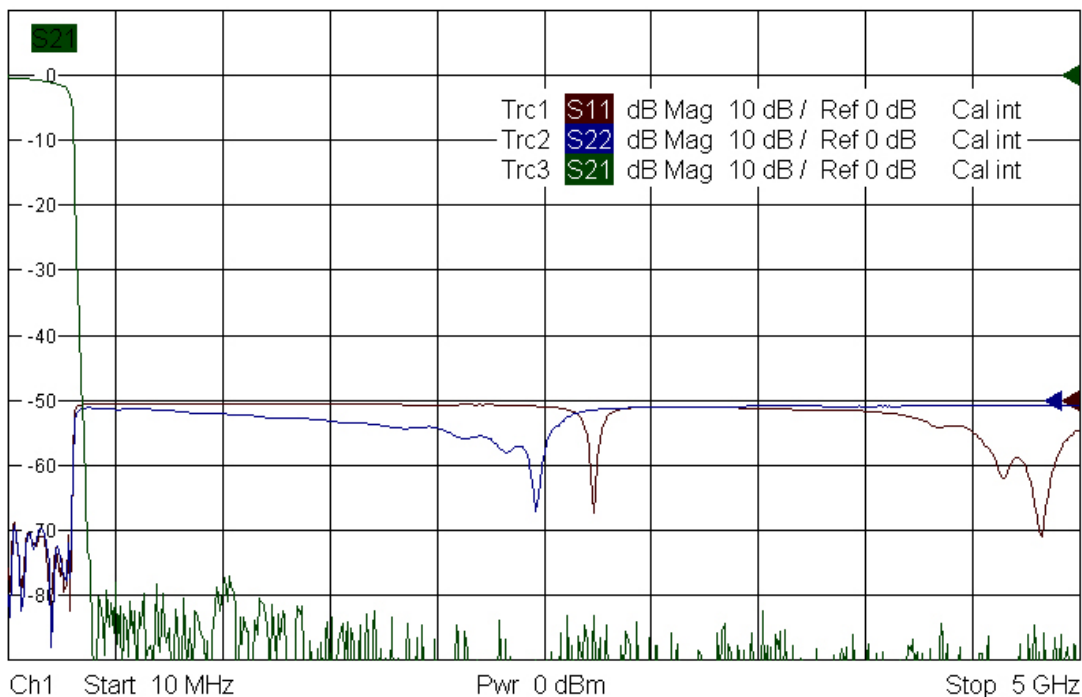


Abbildung 5.1.2: Verhalten von S21, S11 und S22 bei Reihenschaltung der Filter

Die Leistung des Eingangssignals muss um insgesamt 15 bis 25 db verstärkt werden, damit das Ausgangssignal eine Leistung von ~ 0 dbm hat. Hinzu kommt, dass jedes Bauteil, mit Ausnahme von Verstärkern, eine gewisse Dämpfung aufweist. Diese Dämpfung muss durch Verstärker kompensiert werden. Die Anzahl der Verstärker hängt also zum einen von dem Verstärkungsfaktor und zum anderen von der Dämpfung der Bauteile ab. Bei jedem Bauteil ist die Dämpfung, sowie die Verstärkung bei Verstärkern leicht frequenzabhängig. Die Dämpfung erhöht sich bei steigender Frequenz und die Verstärkung nimmt ab. Insgesamt sinkt die Leistung des Systems also mit steigender Frequenz. Um ein Absinken zu verhindern, wird ein Gain Equalizer, der bei hoher Frequenz eine geringere Dämpfung aufweist als bei niedriger Frequenz, eingebaut.

Bei der Verstärkung des Signals ist es wichtig, dass die Sättigung der einzelnen Bauteile nicht erreicht wird, da das Signal sonst verfälscht wird.

Da die Leistung angepasst werden muss und die gain variablen Verstärker keine guten Eigenschaften haben, wird ein einstellbares Dämpfungsglied verwendet. Mit Hilfe dieses Dämpfungsgliedes kann die Leistung angepasst werden. Die Ausgangsleistung muss dafür an einem separaten Ausgang gemessen und die Dämpfung entsprechend eingestellt werden.

Der IF-Prozessor muss also zwei Ausgänge besitzen. Der eine liefert ein auf die gewünschte Bandbreite und Leistung angepasstes Signal. Der andere gibt proportional zur Leistung eine Gleichspannung aus, über die das einstellbare Dämpfungsglied geregelt wird. Um zwei Ausgänge zu realisieren, muss ein Leistungsteiler verwendet werden. Die Schaltung zur Ausgabe der Gleichspannung, die sich proportional zur Leistung verhält, wird aus einem anderen Projekt des MPIfR übernommen und wird in dieser Arbeit angepasst und eingestellt. Das Eingangssignal für diese Schaltung sollte ungefähr eine Leistung von -20 db aufweisen. Das kann mit einem unsymmetrischen Leistungsteiler erreicht werden.

Abbildung 5.1.3 zeigt die erste Struktur des IF-Prozessors. Die genaue Anordnung des Systems wird erst nach der Auswahl der Bauteile vorgenommen, da die Reihenfolge das Rauschen des Systems sehr stark beeinflusst.

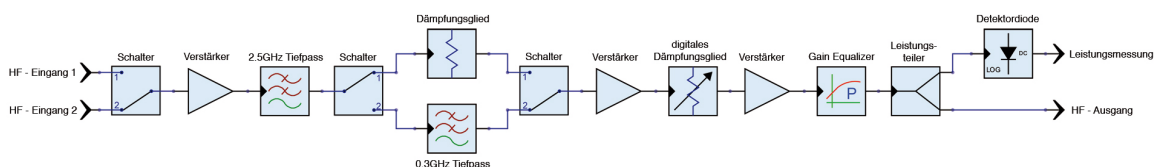


Abbildung 5.1.3: Erste Struktur des IF-Prozessor

5.2 Auswahl der Schalter

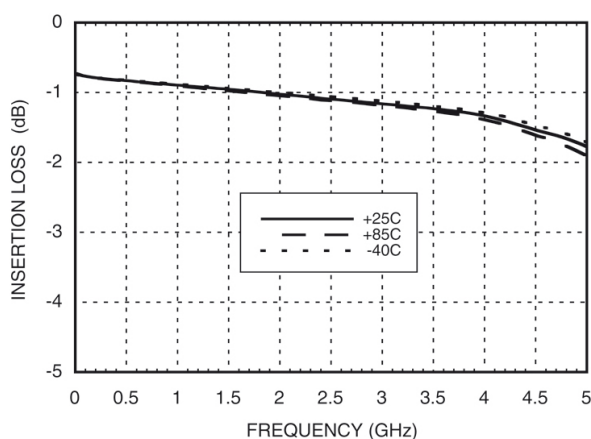
Die Schalter, die für den IF-Prozessor eingesetzt werden sollen, müssen die folgenden Anforderungen erfüllen. Es müssen Zwei-zu-eins-Schalter sein, die eine Bandbreite von mindestens 2,5 GHz schalten können. Die Anschlüsse der Schalter müssen eine Impedanz von 50 Ohm aufweisen, damit keine Störstellen entstehen. Zudem sollten die Schalter möglichst geringe Reflexionsverluste und Dämpfung bis zu einer Frequenz von mindesten 2,5 GHz haben. Wichtig ist zudem noch, die Isolation zwischen den Ein- und Ausgängen und der Kompressionspunkt der Schalter. Dabei ist die Realisierung der Ansteuerung der Schalter zu berücksichtigen.

Es gibt verschiedene Hersteller, die passende Schalter für den IF-Prozessor anbieten. Aufgrund der Erfahrungen am MPIfR werden in diesem Projekt Schalter der Firma Hittite verwendet.

Die Firma Hittite bietet zwei Schalter, die den Anforderungen entsprechen. Das ist zum einen der HMC232LP4 und zum anderen der HMC349LP4C. Der schaltbare Frequenzbereich der Schalter beträgt DC bis 6 GHz, HMC349LP4C und DC bis 12 GHz, HMC232LP4. Beide sind für den Einsatz in 50 Ohm Hochfrequenzschaltungen konzipiert.

Im ersten Schritt wird die Dämpfung des Eingangs mit der der Ausgänge verglichen. Die Dämpfung wird in db angegeben und zu der Frequenz aufgetragen (Abbildung 5.2.1).

HMC349LP4C



HMC232LP4

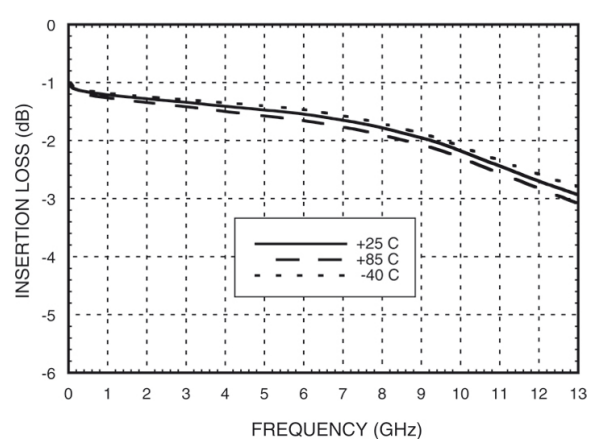
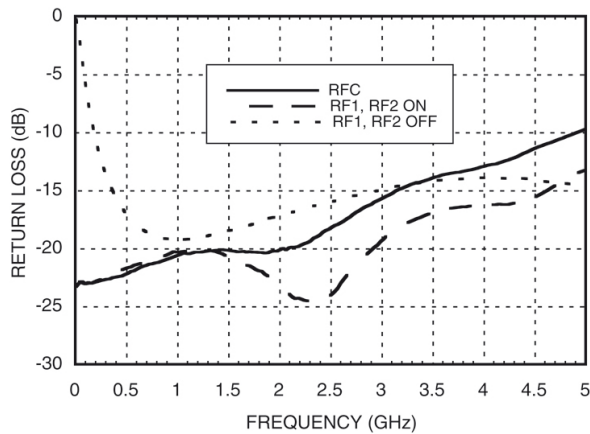


Abbildung 5.2.1: Dämpfung des Eingangs zu den Ausgängen [5.2]

Es ist zu sehen, dass der Schalter HMC232LP4 von DC bis 2,5 GHz eine Dämpfung von 1 db bis 1,18 db und der HMC349LP4C eine Dämpfung von 0,8 db bis 1,1 db aufweist. Die Veränderung der Dämpfung des Schalters HMC232LP4 ist in der Bandbreite von DC bis 2,5 GHz geringer. Im nächsten Schritt werden die Reflexionsverluste verglichen, die in der Abbildung 5.2.2 gezeigt sind.

HMC349LP4C



HMC232LP4

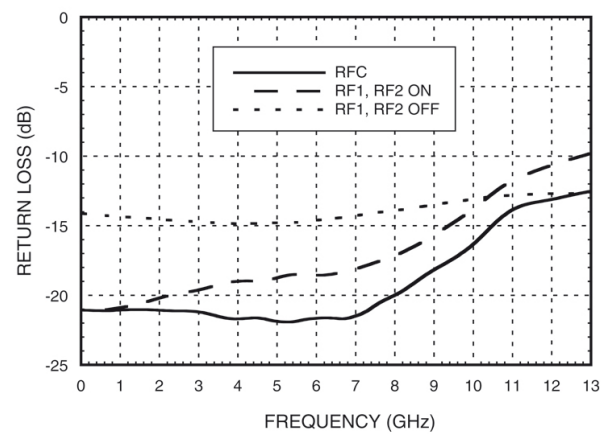
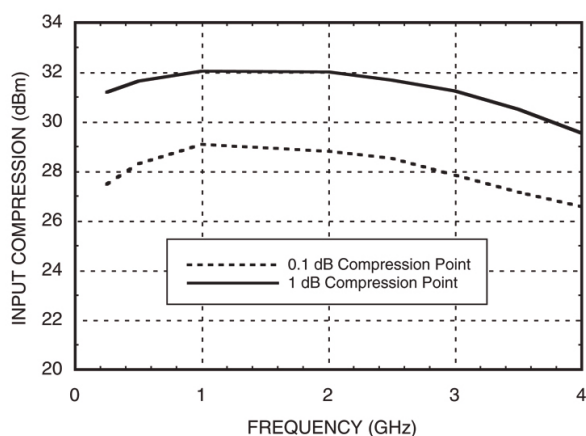


Abbildung 5.2.2: Reflexionsverluste der Schalter [5.2]

Hier ist ein deutlicher Vorteil des HMC232LP4 erkennbar, da er von DC bis 7 GHz eine Anpassung von mehr als 20 db hat. Bei dem HMC349LP4C sinkt die Anpassung von DC bis 5 GHz auf 10 db ab.

Der Kompressionspunkt der Schalter ist in Abbildung 5.2.3 dargestellt.

HMC349LP4C



HMC232LP4

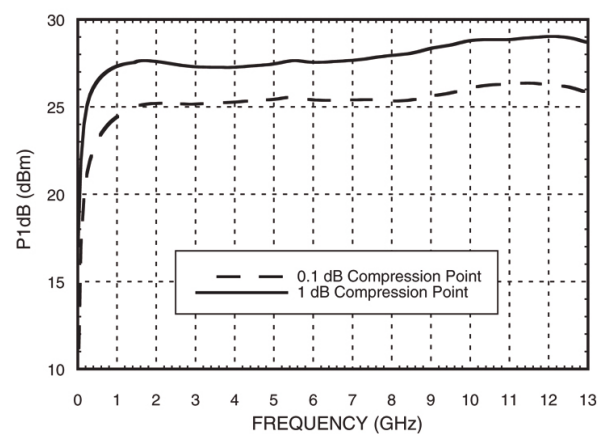


Abbildung 5.2.3: Kompressionspunkte der Schalter [5.2]

Da der Kompressionspunkt des HMC349LP4C bis 2,5 GHz bei ca. 32 dbm liegt, darf die Eingangsleistung maximal 12 dbm betragen. Die Eingangsleistung des HMC232LP4 darf maximal 18 dbm und unter 1 GHz maximal 10 dbm betragen.

Die Vorteile des HMC232LP4 sprechen dafür, diesen Schalter in dem IF-Prozessor einzusetzen.

Die Ansteuerung ist als Schaltung in dem Datenblatt des Schalters angegeben, wie Abbildung 5.2.4 zeigt. Diese Schaltung kann mit einem Chip, SN74LVC2G04 von Texas Instruments, realisiert werden.

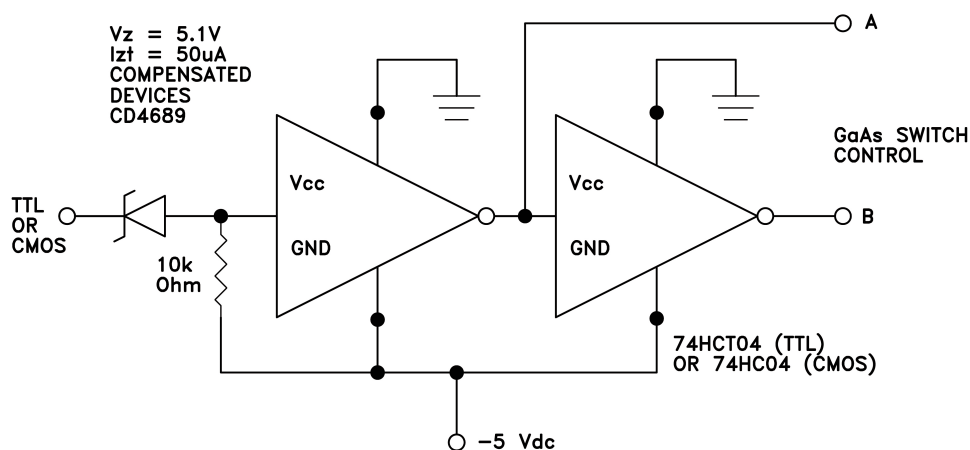


Abbildung 5.2.4: Ansteuerschaltung des Schalters HMC232LP4 von Hittite [5.2]

5.3 Auswahl der Verstärker

Im MPIfR werden in der HF-Gruppe für Hochfrequenzschaltungen Verstärker des Herstellers RF Micro Devices verwendet. Die Gründe sind die Temperaturstabilität, die konstante Verstärkung und die konstante Qualität der Verstärker. Die Verstärker NBB-310 und NBB-312 sind sehr gut für Hochfrequenzschaltungen geeignet. Sie werden hier verglichen und ein passender Verstärker wird ausgewählt.

Die Anforderungen an die Verstärker sind, dass sie in 50 Ohm Schaltungen eingesetzt werden und eine minimale Bandbreite von 2,5 GHz haben müssen. Wichtig sind eine konstante Verstärkung bis mindestens 2,5 GHz, geringe Reflexionsverluste (Return Loss) an Ein- und Ausgängen, eine hohe Dämpfung zwischen Ausgang und Eingang und ein hoher Kompressionspunkt. Die Versorgungsspannung der Verstärker sollte einfach realisiert werden können. Zusätzlich ist darauf zu achten, welche Bauform das Gehäuse des Verstärkers hat.

Die Bauformen der Verstärker sind sehr unterschiedlich. Abbildung 5.3.1 zeigt die beiden Gehäuseformen der Verstärker.

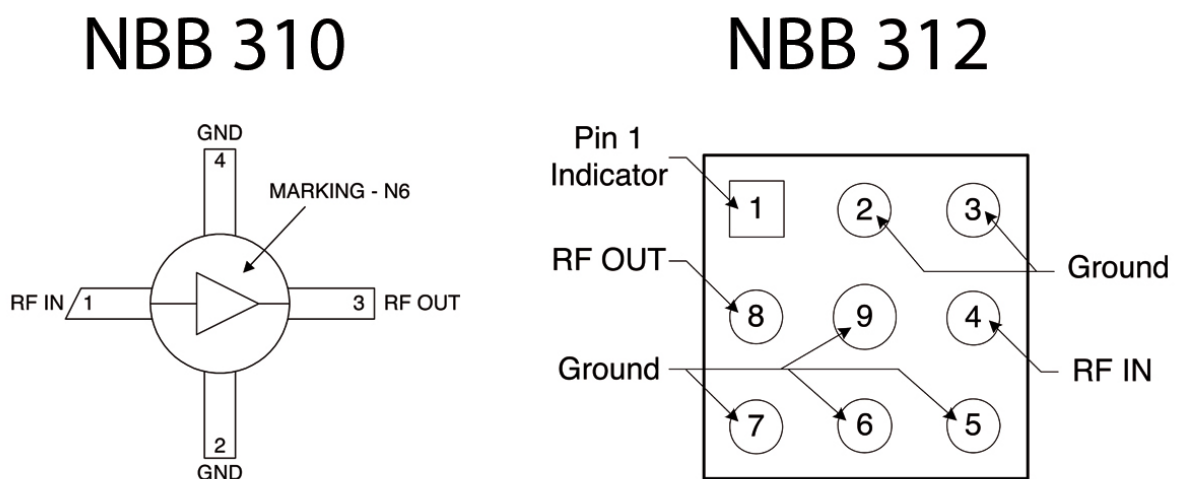


Abbildung 5.3.1: Gehäuseformen des NBB-310 und NBB-312 [5.3]

Von der Größe der Gehäuse sind beide Formen gut auf einer Platine unterzubringen. Leichter zu löten ist der NBB-310, da man beim Löten des Verstärkers sehen kann, ob die Pins gut verbunden werden. Die unter dem Gehäuse liegenden Pins des NBB-312 lassen sich optisch nicht auf gute Lötverbindungen kontrollieren.

Beide Verstärker sind für den Betrieb in 50 Ohm Hochfrequenzschaltungen geeignet und haben eine Bandbreite von 0 bis 12 GHz. Die Versorgungsspannung beträgt bei beiden +5 V und kann über einen Spannungsteiler auch mit höheren Spannungen versorgt werden. Die Rauschtemperatur beider Typen beträgt 606 K.

Die Verstärkung, S_{21} , ist in Abbildung 5.3.2 dargestellt.

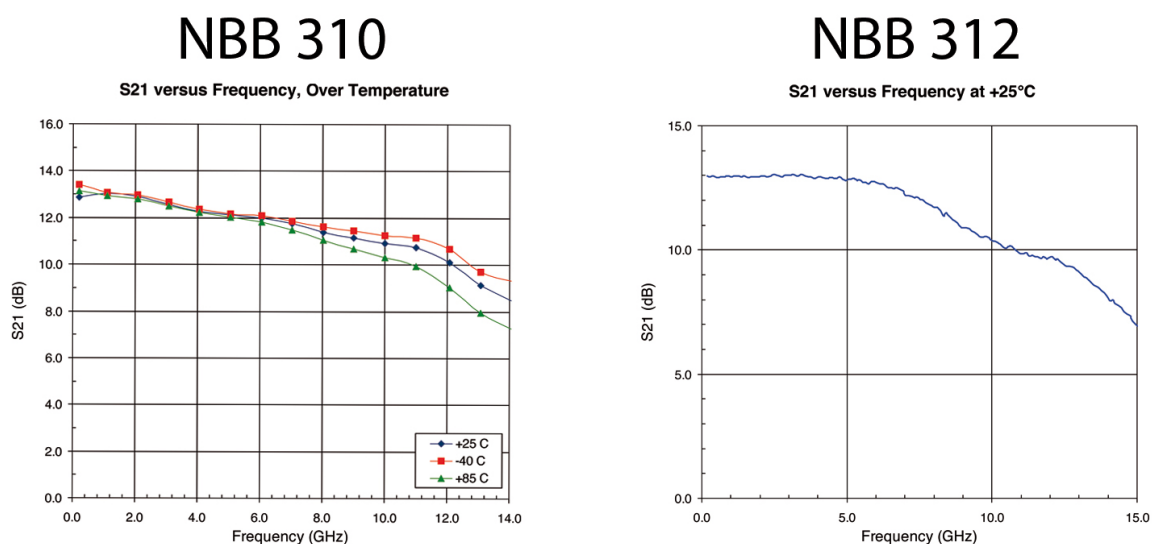


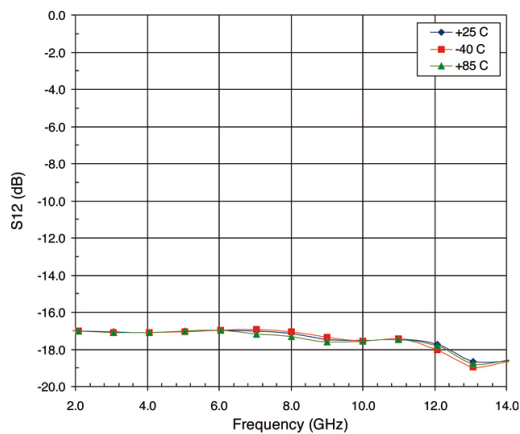
Abbildung 5.3.2: S_{21} der Verstärker NBB-310 und NBB-312 [5.3]

Zu sehen ist, dass der Verstärker NBB-312 eine konstante Verstärkung bis ca. 5 GHz hat. Die Verstärkung des NBB-310 ist nur bis zu einer Frequenz von ca. 2 GHz konstant. Bei 5 GHz ist sie schon um 1 db abgesunken.

Die Dämpfung des Signals vom Ausgang zum Eingang S_{21} zeigt Abbildung 5.3.3. Sie ist bei beiden Verstärkern identisch und liegt bei ca. -17 db bis ungefähr 4 GHz.

NBB 310

S12 versus Frequency, Over Temperature



NBB 312

S12 versus Frequency at +25°C

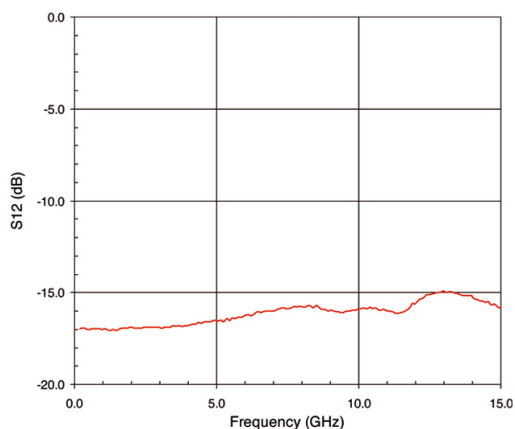
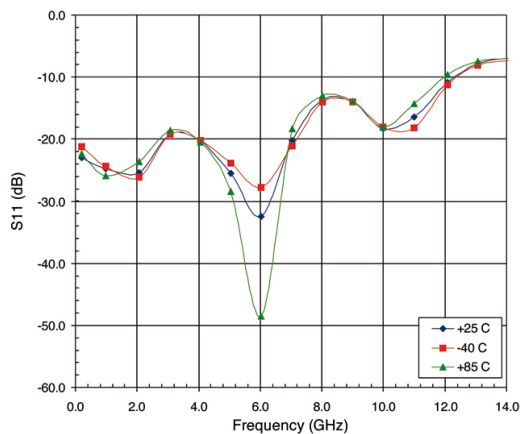


Abbildung 5.3.3: Dämpfung des Signals zwischen Ausgang und Eingang [5.3]

Abbildung 5.3.3 und 5.3.4 zeigen die Reflexionsverluste der Ein- und Ausgänge S11 und S22.

NBB 310

S11 versus Frequency, Over Temperature



NBB 312

S11 versus Frequency at +25°C

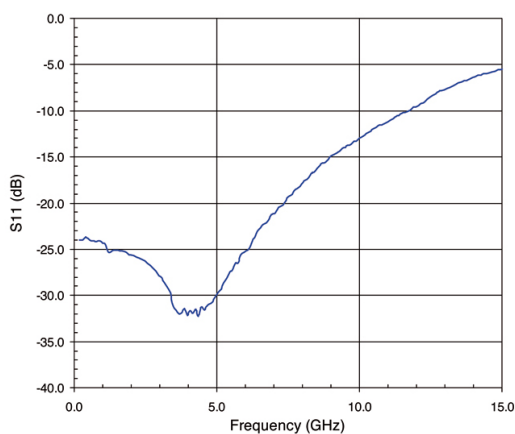
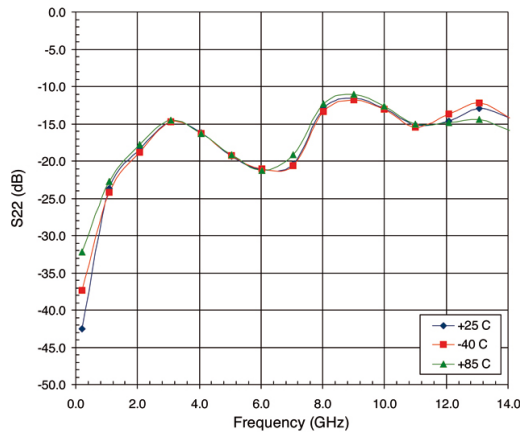


Abbildung 5.3.4: Reflexionsverluste S11 der Verstärker [5.3]

NBB 310

S22 versus Frequency, Over Temperature



NBB 312

S22 versus Frequency at +25°C

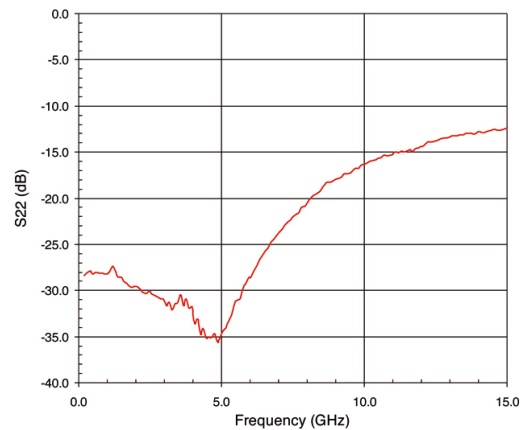


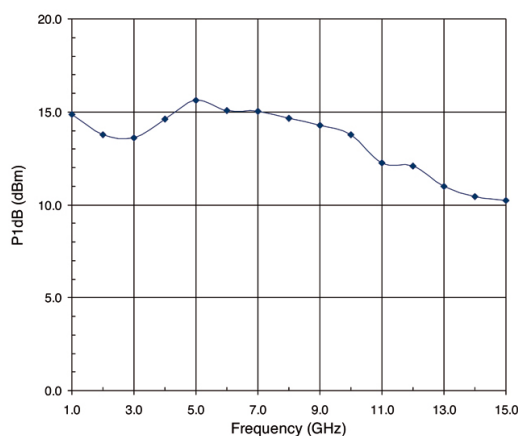
Abbildung 5.3.5: Reflexionsverluste S22 der Verstärker [5.3]

Wie in der Abbildung 5.3.4 und 5.3.5 zu sehen ist, liegen die Reflexionsverluste am Eingang und am Ausgang des Verstärkers NBB-312 in einem besseren Bereich als die des Verstärkers NBB-310.

Zuletzt wird noch das Verhalten des Kompressionspunktes bei den beiden Verstärkern betrachtet. In Abbildung 5.3.6 ist es dargestellt. Auch hier ist das Verhalten des NBB-312 besser geeignet.

NBB 310

P1dB versus Frequency at 25°C



NBB 312

P1dB versus Frequency at 25°C

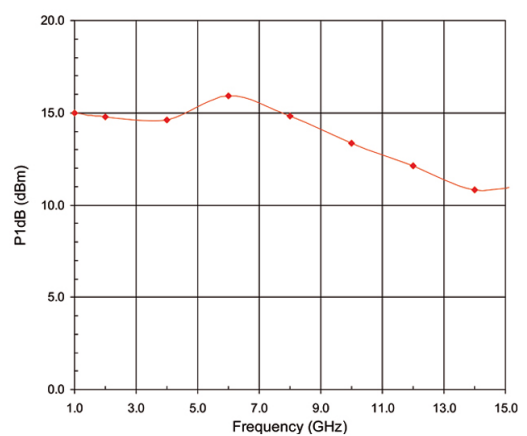


Abbildung 5.3.6: Verhalten des Kompressionspunktes der Verstärker [5.3]

Der Vergleich der beiden Verstärker hat gezeigt, dass der NBB-312 der besser geeignete Verstärker für den IF-Prozessor ist. Die Spannungsversorgung und Beschaltung des Verstärkers wird im folgenden Abschnitt beschrieben.

Die Verstärker benötigen eine Versorgungsspannung von +5 V und ziehen einen Strom von 50 mA. In der Schaltung des IF-Prozessors werden die Verstärker über passende Widerstände an +15 V angeschlossen. Abbildung 5.3.7 zeigt unter anderem die Schaltung zur Versorgung der Verstärker. Die Widerstände werden in der Bauform 1206 eingesetzt, da an den Widerständen insgesamt 0.5 W in Wärme umgesetzt wird. Jeder Widerstand ist 50 Ohm groß und setzt 125 mW in Wärme um. Eingesetzt werden zusätzlich noch Kondensatoren zur Spannungsstabilisierung und eine Spule, um keine Hochfrequenzsignale durchzulassen.

Zu dem Verstärker in Reihe gehören Kondensatoren im Hochfrequenzpfad, je einer vor und hinter dem Verstärker. Diese dienen als Gleichspannungsschutz der Bauteile. Sie sollten mechanisch von möglichst kleiner Größe sein, um keine Stoßstellen für das Hochfrequenzsignal zu bilden. Abbildung 5.3.7 zeigt die Beschaltung des Verstärkers.

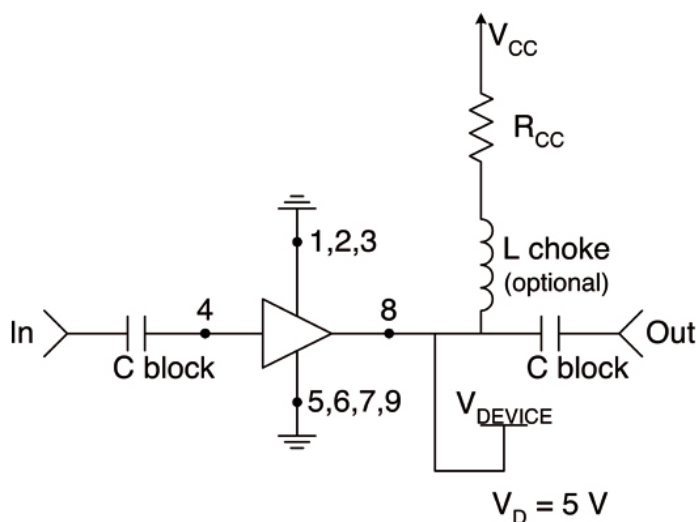


Abbildung 5.3.7: Beschaltung der Verstärker [5.3]

5.4 Auswahl des einstellbaren Dämpfungsgliedes

Das einstellbare Dämpfungsglied muss einen Frequenzbereich von DC bis mindestens 2,5 GHz haben und in der 50 Ohm Hochfrequenzschaltung eingesetzt werden können. Es sollte eine möglichst konstante Dämpfung, geringe Reflexionsverluste am Ein- und Ausgang und geringe Verluste aufweisen. Das Dämpfungsglied soll parallel angesteuert werden können.

Für diese Anforderungen stellt die Firma Hittite ein digital einstellbares Dämpfungsglied her, das HMC624LP4. Es besitzt einen Frequenzbereich von DC bis 6 GHz und einen Dämpfungsbereich von 0,5 db bis 31,5 db in 0,5db-Schritten. Abbildung 5.4.1 zeigt die internen Verluste und die einstellbare Dämpfung, Abbildung 5.4.2 die Reflexionsverluste des Ein- und Ausgangs.

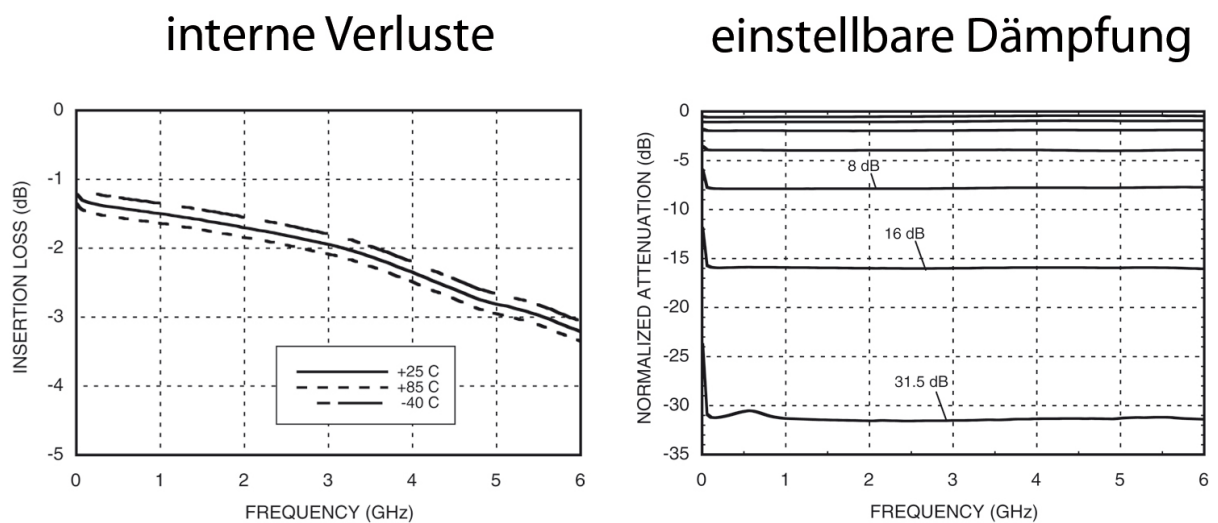
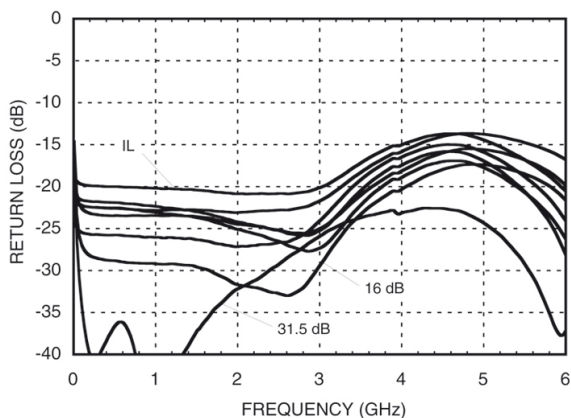


Abbildung 5.4.1: Interne Verluste und einstellbare Dämpfung [5.4]

Reflexion am Eingang



Reflexion am Ausgang

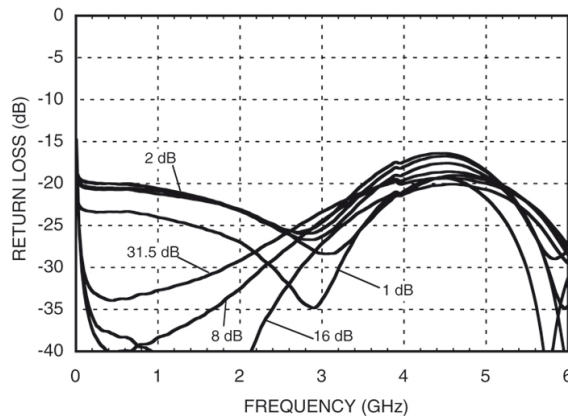


Abbildung 5.4.2: Reflexionsverluste des Ein- und Ausgangs [5.4]

Zur Spannungsversorgung wird das Dämpfungsglied an +5 V angeschlossen. Für die Ansteuersignale werden für die HIGH-Signale von 2 V bis 5 V und LOW-Signale von 0 V bis 0,8 V angelegt. Einen Überblick der Anschlüsse zeigt Abbildung 5.4.3.

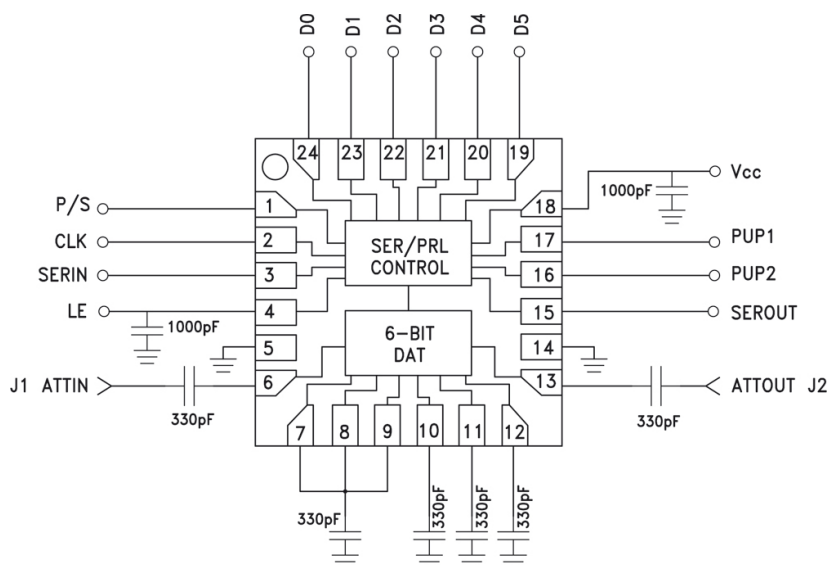


Abbildung 5.4.3: Anschlüsse des digitalen Dämpfungsgliedes HMC624LP4 [5.4]

Die Spannungsversorgung liegt mit +5 V an Pin 18 und GND an Pin 5 und 14. Für das Hochfrequenzsignal ist Pin 6 der Eingang und Pin 13 der Ausgang des Dämpfungsgliedes. An Pin 7 bis 12 werden Kondensatoren angeschlossen. Die Pins 2, 3 und 15 werden nicht belegt, da das Dämpfungsglied parallel angesteuert wird und diese zur seriellen Ansteuerung dienen. Mit Pin 4 wird bestimmt, ob die Dämpfung parallel über Pin 19 bis 24 oder auf feste Werte mit Pin 16 und 17 eingestellt wird. Die Tabellen 1 und 2 zeigen die Einstellmöglichkeiten der Dämpfung. Die Ansteuerung des Prototypen wird mit Hilfe von Kippschaltern realisiert. In der serienreifen Version wird das Dämpfungsglied über einen Mikrocontroller gesteuert.

Tabelle 5.4.1: Einstellen der Dämpfung über Pin 16 und 17 [5.4]

LE	PUP1	PUP2	Relative Attenuation
0	0	0	-31.5
0	1	0	-24
0	0	1	-16
0	1	1	Insertion Loss
1	X	X	0 to -31.5 dB

Tabelle 5.4.2: Einstellen der Dämpfung parallel über Pin 19 bis 24 [5.4]

Control Voltage Input						Reference Insertion Loss
D5	D4	D3	D2	D1	D0	
High	High	High	High	High	High	0 dB
High	High	High	High	High	Low	-0.5 dB
High	High	High	High	Low	High	-1 dB
High	High	High	Low	High	High	-2 dB
High	High	Low	High	High	High	-4 dB
High	Low	High	High	High	High	-8 dB
Low	High	High	High	High	High	-16 dB
Low	Low	Low	Low	Low	Low	-31.5 dB

Any combination of the above states will provide an attenuation equal to the sum of the bits selected.

5.5 Auswahl des konstanten Dämpfungsgliedes

Dämpfungsglieder werden in der HF-Gruppe des MPIfR vor allem von Mini-Circuits und IMS eingesetzt. Da die Dämpfungsglieder von Mini-Circuits für geringere Frequenzen ausgelegt sind und nicht die Qualität von IMS erreichen, wird in dem IF-Prozessor ein Dämpfungsglied von IMS eingesetzt.

Diese Dämpfungsglieder sind für den Einsatz in 50 Ohm Hochfrequenzschaltungen ausgelegt und weisen von 0 bis 10 GHz eine konstante Dämpfung auf. Sie sind von 0 bis 10 db in 1 db-Schritten in der Bauform 0805 erhältlich.

5.6 Auswahl des Leistungsteilers

Um die Leistung aufteilen zu können, gibt es zwei Kategorien von Leistungsteilern. Einmal kann die Leistung halbiert werden und zum anderen gibt es Leistungsteiler, mit denen man die Leistung unsymmetrisch auf die Ausgänge aufteilen kann.

Da die Eingangsleistung der Schaltung zurr Leistungsmessung ca. -20 dbm betragen muss, wird ein unsymmetrischer Leistungsteiler eingesetzt.

Abbildung 5.6.1 zeigt den Aufbau des aus vier Widerständen bestehenden Leistungs-
teilers.

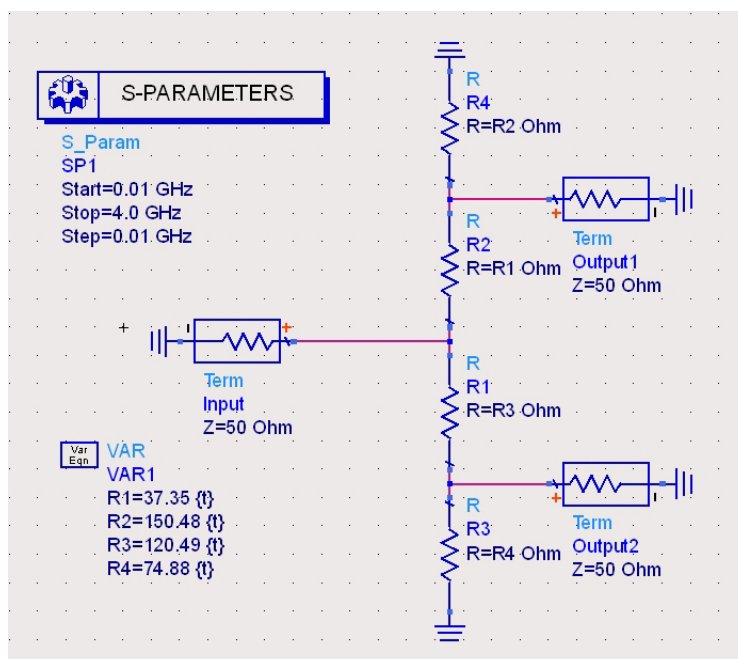


Abbildung 5.6.1: Ungleicher Leistungsteiler

Die Widerstände sind so dimensioniert, dass Ausgang 1 eine Leistung von -6 db und Ausgang 2 eine Leistung von -14 db ausgibt.

Abbildung 5.6.2 zeigt die Messung der S-Parameter eines idealen Leistungsteilers. In Abbildung 5.6.3 sind die Widerstände 1 mm voneinander entfernt und in Abbildung 5.6.4 5mm voneinander entfernt angelötet. Das zeigt, dass die Widerstände so nah wie möglich aneinander angelötet werden sollten.

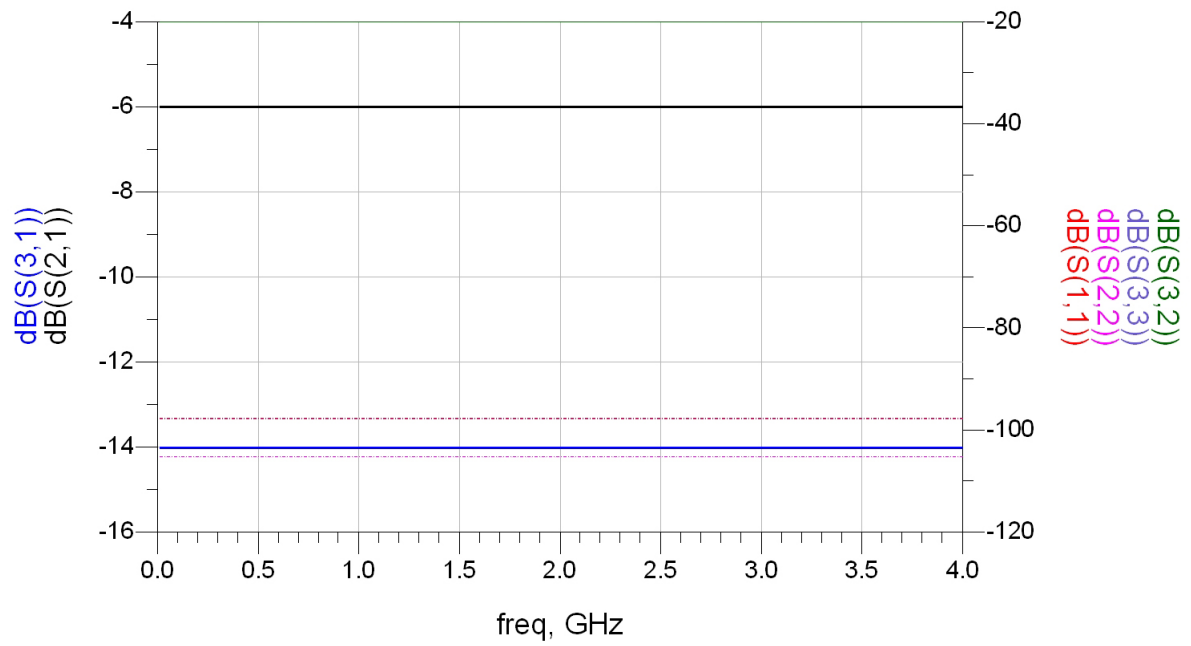


Abbildung 5.6.2: Messung der S-Parameter bei idealem Leistungsteiler

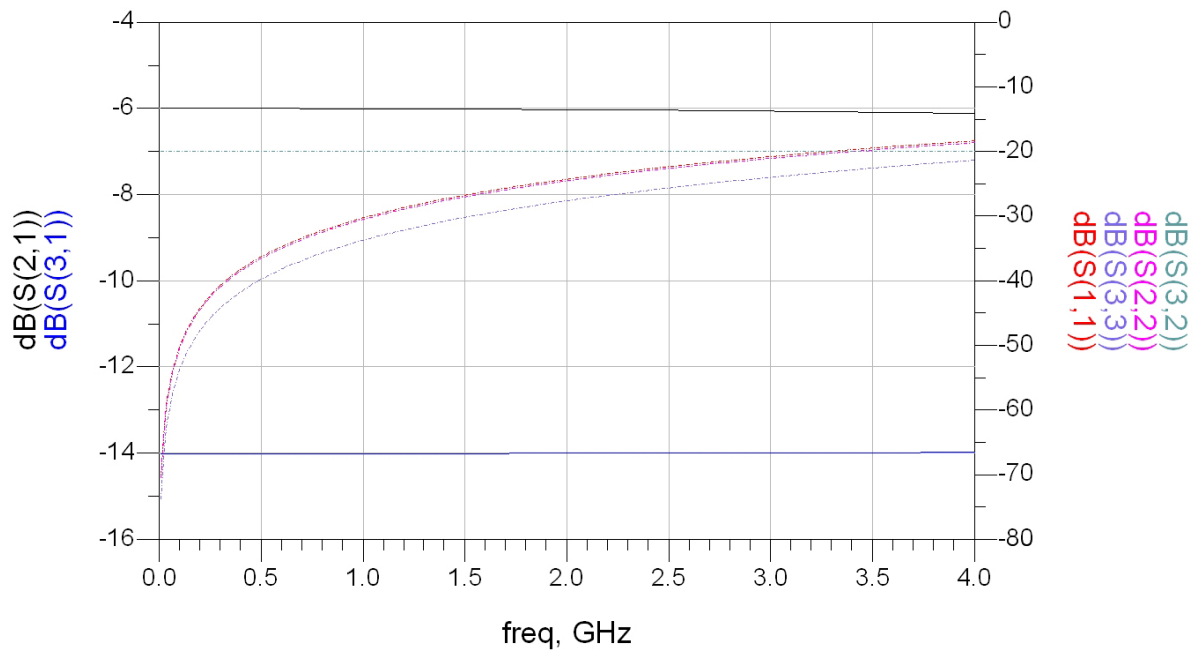


Abbildung 5.6.3: Messung der S-Parameter bei 1mm Abstand der Widerstände

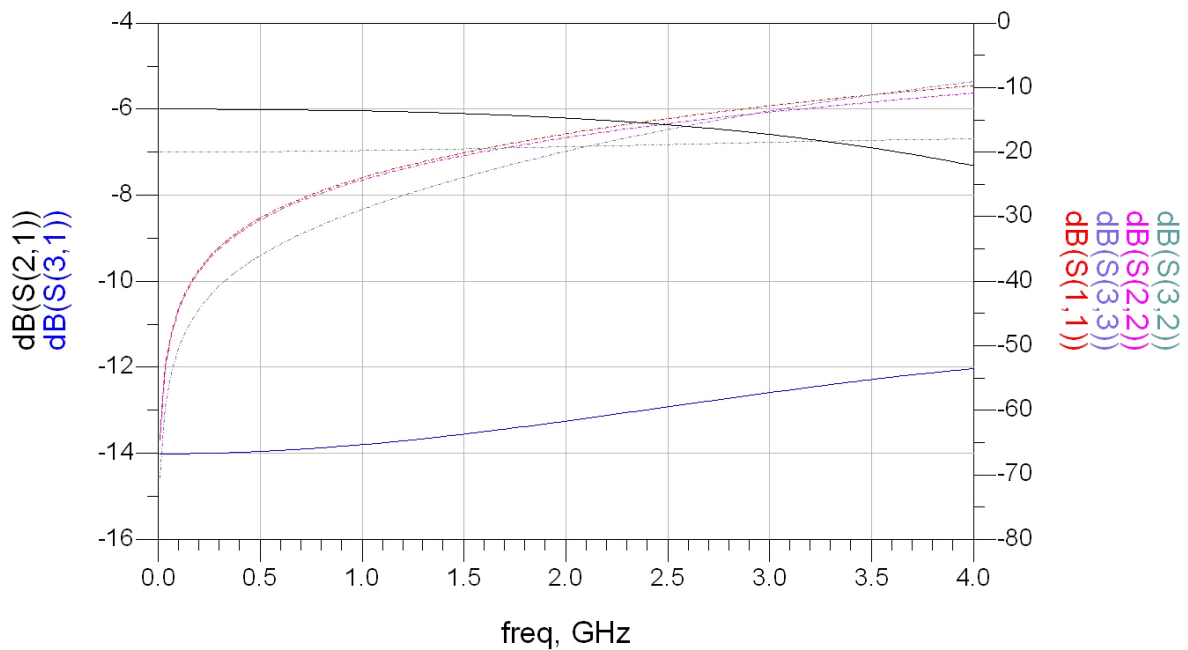


Abbildung 5.6.4: Messung der S-Parameter bei 5mm Abstand der Widerstände

Um die Widerstandswerte des Leistungsteilers zu bestimmen, muss die Berechnung mit Widerstand R_2 beginnen. Die Formel zur Berechnung des Widerstandes R_2 lautet:

$$R_2 = Z_0 \cdot \left(\frac{1 + \rho_2}{1 - \rho_2} \right) \quad (5.6.1)$$

Z_0 ist die Impedanz der Leitung, hier 50 Ohm.

ρ_2 ist die Ausgangsleistung an Port 2 in linearer Form. Diese wird vorgegeben und von db in die lineare Form umgerechnet.

Lineare Form der Leistung: $\rho_2 = 10^{\left(\frac{\rho_2[db]}{20}\right)}$

Um R_1 , R_3 und R_4 zu bestimmen, werden folgende Formeln verwendet:

$$R_1 = \frac{2 \cdot R_2 \cdot Z_0^2}{R_2^2 - Z_0^2} \quad (5.6.2)$$

$$R_3 = 2 \cdot R_2 \div \frac{R_2 - Z_0}{2 \cdot R_2 - Z_0} \quad (5.6.3)$$

$$R_4 = \frac{R_2 \cdot Z_0}{R_2 - Z_0} \quad (5.6.4)$$

Für die Berechnung des Leistungsteilers wurde eine Excel-Tabelle erstellt, um die Werte ohne großen Aufwand ändern zu können. Tabelle 3 zeigt die Berechnung für $S_{21} = -6$ dB. Dieser Wert lässt sich ändern und die Widerstandswerte, sowie S_{31} und die Rauschtemperatur für S_{21} werden ausgegeben.

Tabelle 5.6.1: Excel-Tabelle zur Berechnung des Leistungsteilers

Berechnung: Owen-Splitter		
S21	R = [Ω]	
-6.00 dB		
R1 = 37.35		
R2 = 150.48		
R3 = 120.49		
R4 = 74.88		
	S21:	-6.00 dB
	S31:	-14.01 dB
Noise Temp. S21:	864.51 K	

5.7 Aufbau des Gain Equalizers

Ein Gain Equalizer (Verstärkungsausgleicher) wird eingesetzt, um das Absinken der Leistung bei steigender Frequenz zu verhindern. Der Gain Equalizer muss also bei steigender Frequenz eine geringer werdende Dämpfung aufweisen.

Diese Funktion kann mit Hilfe eines Parallelschwingkreises erzeugt werden. Der Parallelschwingkreis hat die Eigenschaften eines Bandpasses. Abbildung 5.7.1 zeigt die Schaltung und das Verhalten eines Parallelschwingkreises.

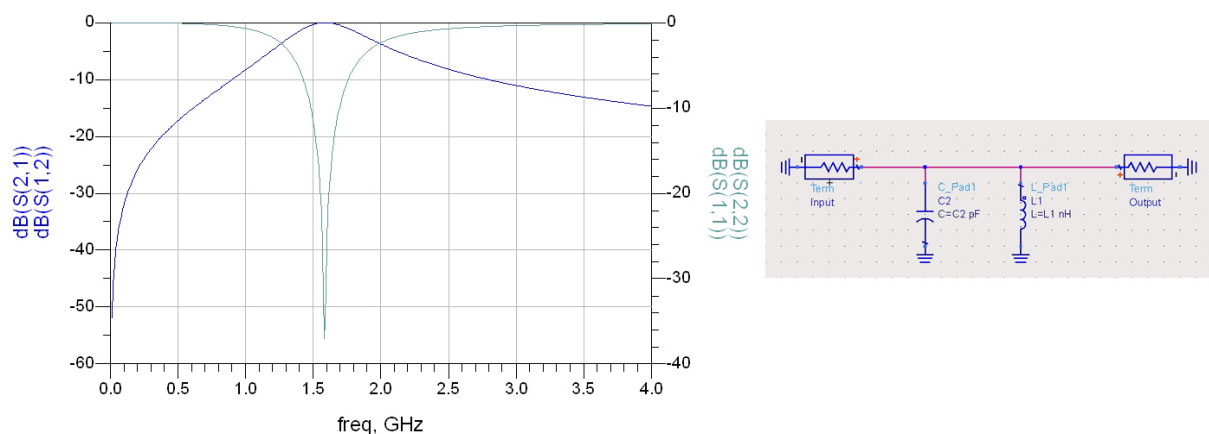


Abbildung 5.7.1: Schaltung und Verhalten eines Schwingkreises

Um einen Gain Equalizer mit gewünschter Funktion zu erhalten, wird die Güte des Parallelschwingkreises verschlechtert. Dies geschieht, indem Widerstände und ein Kondensator in die Schaltung des Schwingkreises eingesetzt werden. Die Bauteile werden so dimensioniert, dass nur der ansteigende Teil der Kurve, und dieser so linear wie möglich, genutzt wird. Die angepasste Schaltung und ihr Verhalten sind in Abbildung 5.7.2 dargestellt, in der der Frequenzbereich bis 2,5 GHz genutzt wird.

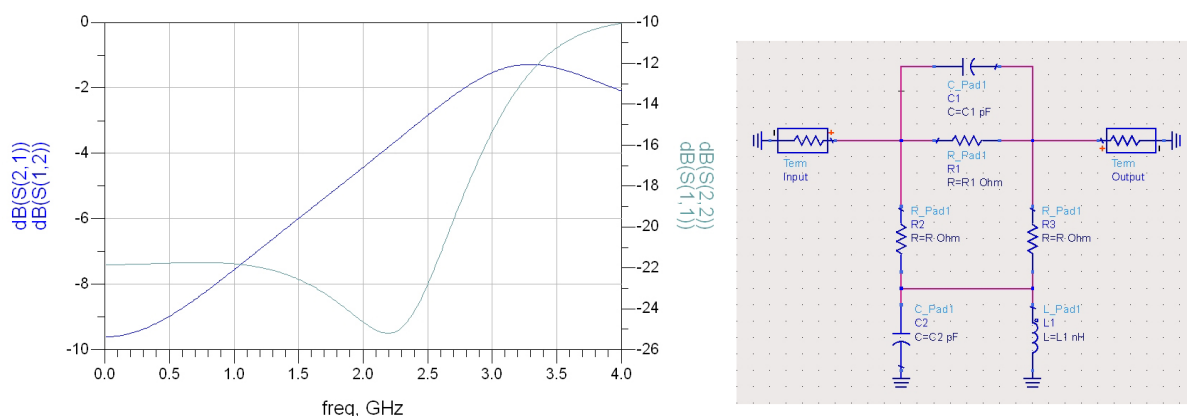


Abbildung 5.7.2: Gain Equalizer und sein Verhalten

Der Gain Equalizer kann erst dann genau angepasst werden, wenn das Verhalten des IF-Prozessors ohne Gain Equalizer gemessen worden ist. Das Messen der Schaltung, sowie das Dimensionieren des Gain Equalizers wird in Kapitel 9 beschrieben.

5.8 Reihenfolge der Bauteile

Nachdem alle Bauteile ausgewählt worden sind, kann die genaue Anordnung bestimmt werden. Wichtig dabei ist, dass, wie oben erwähnt, die einzelnen Bauteile nicht in Sättigung gehen. Weiter muss beachtet werden, dass die Rauschtemperatur des Systems so gering wie möglich gehalten wird.

Um die Bauteile verschieben zu können und um gleichzeitig die Änderung der Rauschtemperatur, der Ausgangsleistung und der Leistung vor und hinter jedem Bauteil zu beobachten, wird eine Excel-Tabelle erstellt. In dieser Tabelle werden die Eingangsleistung, die Bandbreite und die Bauteile eingetragen, sowie für jedes Bauteil die Verstärkung oder Dämpfung und die Rauschtemperatur.

Für die Bandbreite bis 2,5 GHz und 0,3 GHz wird jeweils eine eigene Tabelle erstellt, da der Signalweg unterschiedlich verläuft. Die Tabelle 4 und 5 zeigen die Excel-Tabellen, in denen die Reihenfolge der Bauteile des IF-Prozessors bestimmt worden ist.

Tabelle 5.8.1: Tabelle zur Bestimmung der Bauteilreihenfolge (ca. 0 – 2.5 GHz)

Struktur des IF-Prozessors für eine Frequenzbandbreite von 2.500 MHz								
Component	Identification	Gain	Gain	Noise Figure	Noise Temp.	After every component		Comp. Point
						Power	Noise Temp.	
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-21.40 dbm	110.31 K	27
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-8.90 dbm	947.09 K	14
Digi. Attenuator	HMC624LP4	-5.00 db	0.316	10.00 db	2610.00 K	-13.90 dbm	1149.69 K	30
Digi. Attenuator	Insertion Loss	-2.00 db	0.631	2.00 db	170.00 K	-15.90 dbm	1191.42 K	30
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-3.40 dbm	1427.25 K	14
TP2.5G		-1.00 db	0.794	1.00 db	75.09 K	-4.40 dbm	1428.89 K	30
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-5.80 dbm	1431.93 K	27
Attenuator	IMS A0805-C-09	-9.00 db	0.126	9.00 db	2013.55 K	-14.80 dbm	1508.48 K	30
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-16.20 dbm	1541.80 K	27
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-3.70 dbm	1844.97 K	14
GainEqualizer		-5.00 db	0.316	5.00 db	627.06 K	-8.70 dbm	1809.20 K	30
Splitter		-6.00 db	0.251	6.00 db	864.51 K	-14.70 dbm	1873.29 K	30
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-2.20 dbm	2052.19 K	14
Input Power =		-20.00 dbm	Gain =	17.80 db				
		1.00E-02 mW	Bandbreite =	2500 MHz				
Output Power =		-2.20 dbm	Noise Temp. =	2052.19 K				

Tabelle 5.8.2: Tabelle zur Bestimmung der Bauteilreihenfolge (ca. 0 – 0.3 GHz)

Struktur des IF-Prozessors für eine Frequenzbandbreite von 300 MHz								
Component	Identification	Gain	Gain	Noise Figure	Noise Temp.	After every component		Comp. Point
						Power	Noise Temp.	
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-30.61 dbm	110.31 K	27
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-18.11 dbm	947.09 K	14
Digi. Attenuator	HMC624LP4	-5.00 db	0.316	10.00 db	2610.00 K	-23.11 dbm	1149.69 K	30
Digi. Attenuator	Insertion Loss	-2.00 db	0.631	2.00 db	170.00 K	-25.11 dbm	1191.42 K	30
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-12.61 dbm	1427.25 K	14
TP2.5G		-1.00 db	0.794	1.00 db	75.09 K	-13.61 dbm	1428.89 K	30
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-15.01 dbm	1431.93 K	27
TP0.3G		-1.00 db	0.794	1.00 db	75.06 K	-16.01 dbm	1434.79 K	30
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-17.41 dbm	1440.07 K	27
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-4.91 dbm	1480.12 K	14
GainEqualizer		-5.00 db	0.316	5.00 db	627.06 K	-9.91 dbm	1482.45 K	30
Splitter		-6.00 db	0.251	6.00 db	864.51 K	-15.91 dbm	1492.60 K	30
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-3.41 dbm	1520.96 K	14
Input Power =		-29.21 dbm	Gain =	25.80 db				
		1.20E-03 mW	Bandbreite =	300 MHz				
Output Power =		-3.41 dbm	Noise Temp. =	1520.96 K				

Nachdem die Reihenfolge mit Hilfe der Tabelle erstellt worden ist, sieht die Struktur des IF-Prozessors wie in Abbildung 5.8.1 dargestellt aus. Mit diesem Blockschaltbild lässt sich der Schaltplan entwickeln. Die komplette Excel-Tabelle, sowie die dazugehörigen Diagramme, befinden sich in Anhang A.

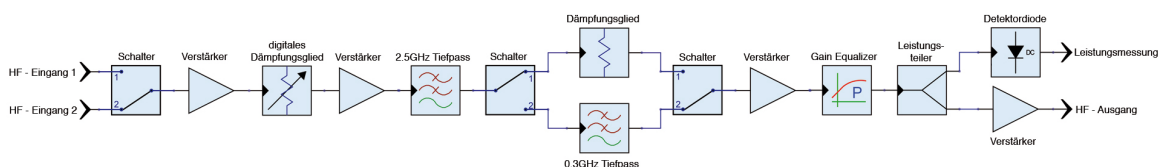


Abbildung 5.8.1: Struktur des IF-Prozessors

6. Erstellen des Schaltplans

Aus der in Kapitel 5 entwickelten Struktur des IF-Prozessors lässt sich mit dem Programm Altium Summer Designer 08 ein Schaltplan erstellen.

Um den Schaltplan erstellen zu können, wird überprüft, ob alle Bauteile in den Bibliotheken vorhanden sind. Viele der Bauteile des IF-Prozessors sind nicht standardmäßig in den Altium Summer Designer 08 Bibliotheken vorhanden, diese Bauteile müssen selbst erstellt werden. Zu jedem Bauteil wird ein Symbol, ein Footprint und bei Bedarf ein 3d-Modell erstellt.

6.1 Spannungsversorgung der Platine

Die Bauteile auf der Platine benötigen verschiedene Spannungen. Es werden $\pm 15\text{ V}$, $\pm 9\text{ V}$ und $\pm 5\text{ V}$ benötigt. $\pm 15\text{ V}$ werden von außen an die Platine angeschlossen und alle anderen Spannungen auf der Platine erzeugt.

Um die Spannungen $\pm 9\text{ V}$ und $\pm 5\text{ V}$ zu erzeugen, werden vier Spannungswandler eingesetzt. Es werden Spannungswandler der Firma Taiwan Semiconductor verwendet. Dabei bedeutet TS78LXX, dass positive Spannungen und TS79LXX, dass negative Spannungen erzeugt werden. TS steht für Taiwan Semiconductor und XX für die verschiedenen Spannungswerte. TS78L05 ist ein Spannungswandler, der $+5\text{ V}$ ausgibt.

6.2 Anschlüsse der Platine

Anschlüsse des IF-Prozessors werden für die HF-Schaltung, die Tiefpassfilter, die Spannungsversorgung, die Ansteuerung der Schalter, die Ansteuerung des digitalen Dämpfungsgliedes und die Steuerung der Leistungsmessung benötigt.

Die Eingänge und der Ausgang der HF-Schaltung sind SMA-Stecker der Firma Radiall, die an das Gehäuse geschraubt und auf die Platine gelötet werden. Die Verbindungen der HF-Schaltung zu den beiden Tiefpassfiltern sind SMP-Stecker der Firma Radiall, die im 90° -Winkel von der Platine wegzeigen. Damit können die Tiefpassfilter von oben auf die Platine gesteckt werden. Diese Stecker werden mit vier Maße-Pins zur Stabilität durch die Platine gesteckt und der Pin für den Signalweg auf die Leiterbahn des HF-Pfades gelötet.

Die Spannungsversorgung wird an einen 25-poligen Sub-D-Stecker angeschlossen. Von dem Stecker wird die Spannungsversorgung über Kabel an Pads auf die Platine gelötet. Zusätzlich werden direkt hinter dem $+15\text{V}$ - und -15V -Pad PI-Filter zur Spannungsglättung eingesetzt.

Alle anderen Signale, wie die Ansteuerungen der Schalter und des digitalen Dämpfungsgliedes usw., werden über einen Steckverbinder, TFM 10 von Samtec, mit insgesamt 20 Pins über Kabel an dem 25-poligen Sub-D-Stecker nach außen geführt.

6.3 Fehlende Bauteile und Footprints erstellen

Fehlende Bauteile und Footprints werden in einer neuen Bibliothek erstellt. In einer Bibliothek des HF-Labors befinden sich einige der fehlenden Bauteile für die Schaltung. Für die restlichen Bauteile wird eine neue Bibliothek mit einer Schematic-Datei erstellt um Symbole zu erzeugen. Eine PCB-Datei wird erstellt, um Footprints und 3D-Modelle zu erzeugen. Abbildung 6.3.1 zeigt die Schematic-Datei, in der die Symbole erstellt werden. In dem linken Teil des Programmfensters befindet sich eine Liste der erstellten Bauteile. Als Beispiel ist hier das digitale Dämpfungsglied HMC624LP4 gezeigt. Das hier erstellte Symbol kann im Schaltplan eingesetzt werden.

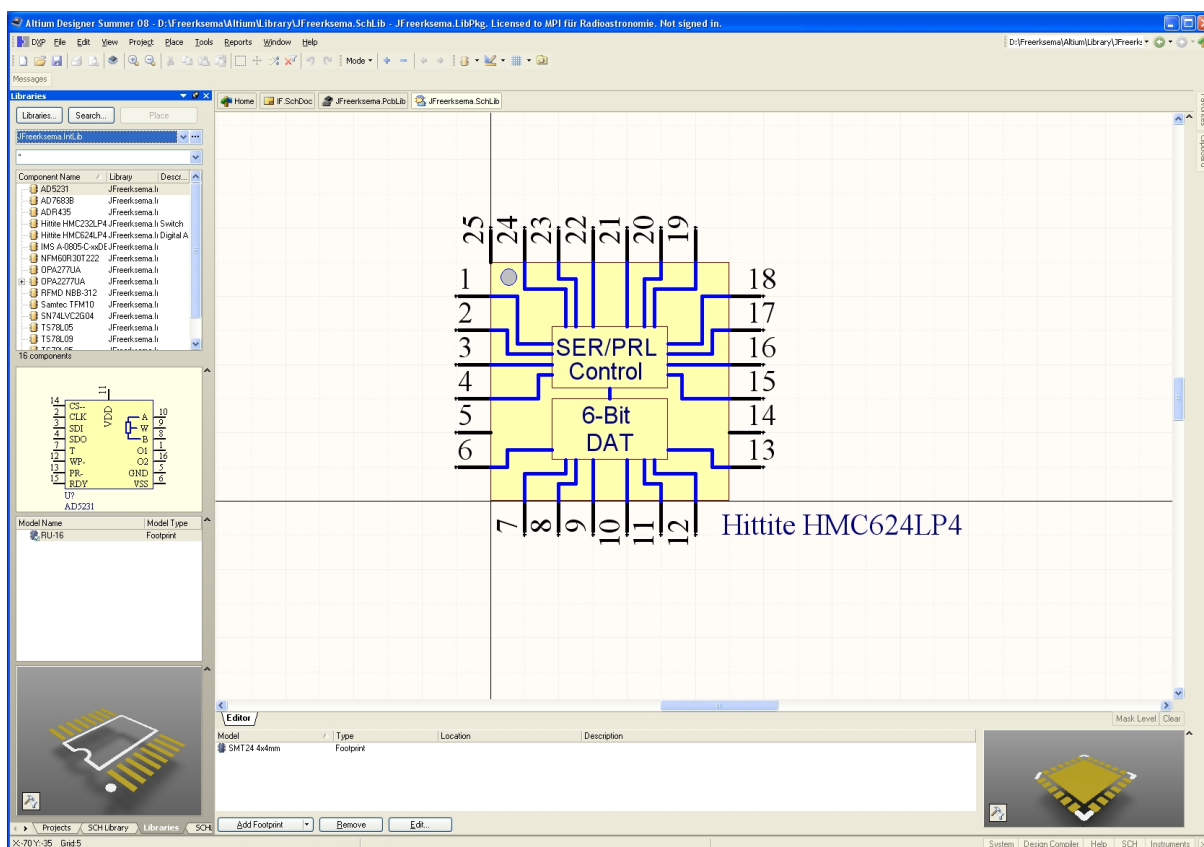


Abbildung 6.3.1: Programmoberfläche, um Symbole für Bauteile zu erstellen

Abbildung 6.3.2 zeigt die Benutzeroberfläche der PCB-Datei, in der die Footprints und 3D-Modelle erstellt werden. In der Abbildung 6.3.2 ist das Footprint des digitalen Dämpfungsgliedes HMC624LP4 zu sehen.

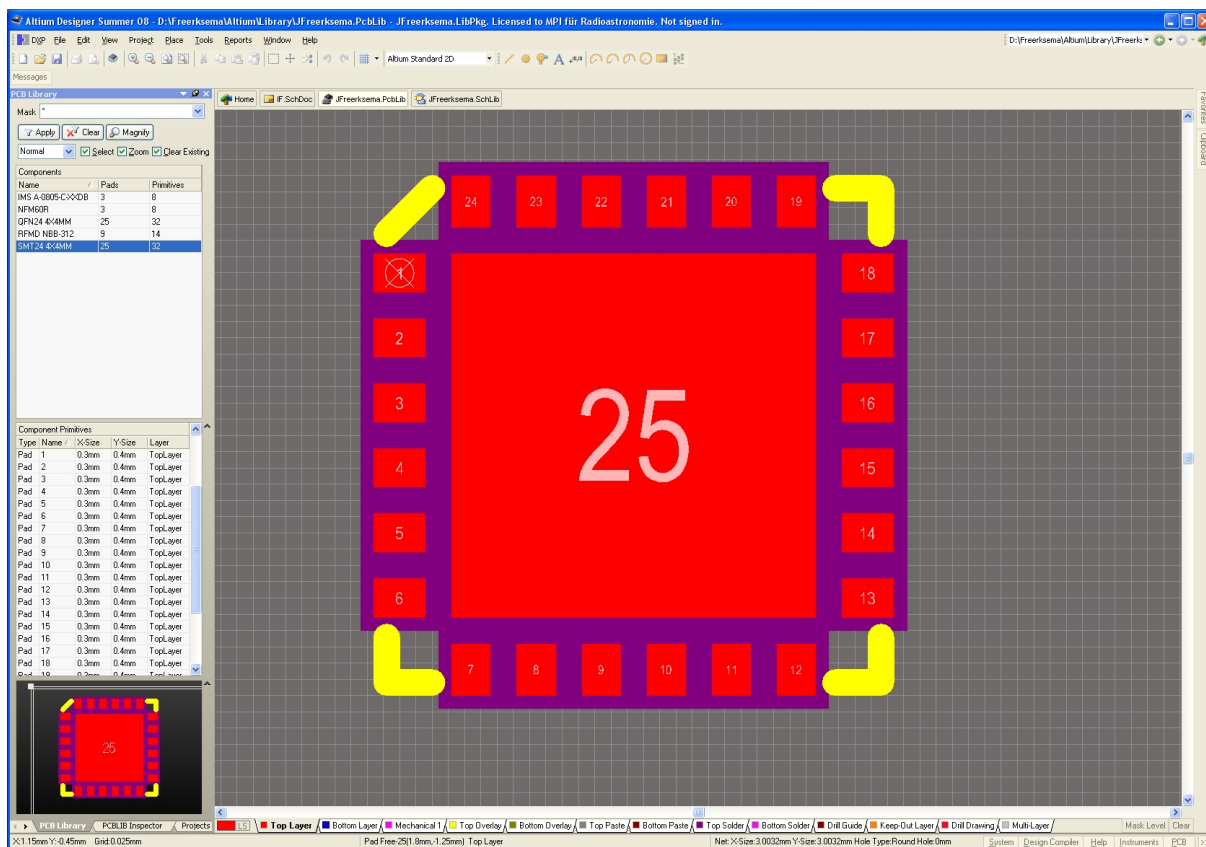


Abbildung 6.3.2: Programmoberfläche, um Footprints und 3D-Modelle zu erstellen

6.4 Schaltplan erstellen

Nachdem alle Bauteile des IF-Prozessors in Altium Designer Summer 08 vorhanden sind, kann der Schaltplan erstellt werden.

Dafür wird dem Projekt eine Schematic-Datei hinzugefügt, in der der Schaltplan erstellt wird. Die Bauteile werden aus den Standardbibliotheken, den Bibliotheken der HF-Gruppe und der neu erzeugten Bibliothek für das Projekt auf der Oberfläche der Schematic-Datei anhand der Struktur aus Kapitel 5 platziert und miteinander verbunden. Der mit Altium Designer Summer 08 erstellte Schaltplan befindet sich in Anhang B. Eine Stückliste aller verwendeten Bauteile findet sich in Anhang C.

7. Entwicklung des Platinenlayouts

Das Platinenlayout wird, wie auch der Schaltplan, in Altium Designer Summer 08 entwickelt. Dafür wird eine PCB-Datei dem Projekt hinzugefügt. Nach dem Hinzufügen der PCB-Datei lassen sich alle Einstellungen für die Platine vornehmen, sowie die Bauteile importieren, platzieren und verbinden.

7.1 Eigenschaften der Platine

Nachdem eine PCB-Datei erstellt wurde, werden die Eigenschaften der Platine festgelegt. Dazu gehören unter anderem die Maße der Platine, die Anzahl der Lagen und das Material.

Die Größe der Platine wird von dem Gehäuse bestimmt, das einen Formfaktor für die Platine von 100 mm x 220 mm vorgibt. Dies entspricht einer Variation des Europaformats [7.1], das auf eine Breite von 100mm festgelegt ist. Längen sind z.B. 100 mm, 160 mm oder 220 mm, wobei üblicherweise eine Länge von 160 mm verwendet wird.

Die Anzahl der Lagen ergibt sich aus dem Umfang der Schaltung. Für den IF-Prozessor wird eine Lage für die HF-Schaltung (Top Layer) und eine dazugehörige Masse-Lage (GND-Plane) benötigt. Zusätzlich werden noch eine +15V-Lage (+15V-Plane), eine Lage für ± 5 V und ± 9 V (LowPower Layer) und zwei Lagen für die Ansteuerungen, die Leistungsmessung usw. (Bottom2 und Bottom Layer) benötigt. Damit ergibt sich eine Gesamtanzahl von sechs Lagen. Für die sechs Lagen werden drei Kerne und dazwischen zwei Schichten Prepreg benötigt. Den genauen Aufbau zeigt Abbildung 7.1.1. Das Material der Kerne ist RO4350 mit einem $\epsilon_r = 3,48$ und einer Dicke von 0,508mm. Diese Dicke wurde gewählt, damit die Breite der Leiterbahn und des Gaps zu den Chips passen. Das Material Rogers 4350 bietet sehr gute

elektrische Eigenschaften und ist durch die Massenproduktion sehr günstig. Das Prepreg zwischen den Kernen kann man sich als doppelseitiges Klebeband vorstellen. Das Material des Prepreg ist FR4. Die Platine wird gefertigt, indem die Kerne und das Prepreg aufeinander gelegt und anschließend zusammengepresst werden.

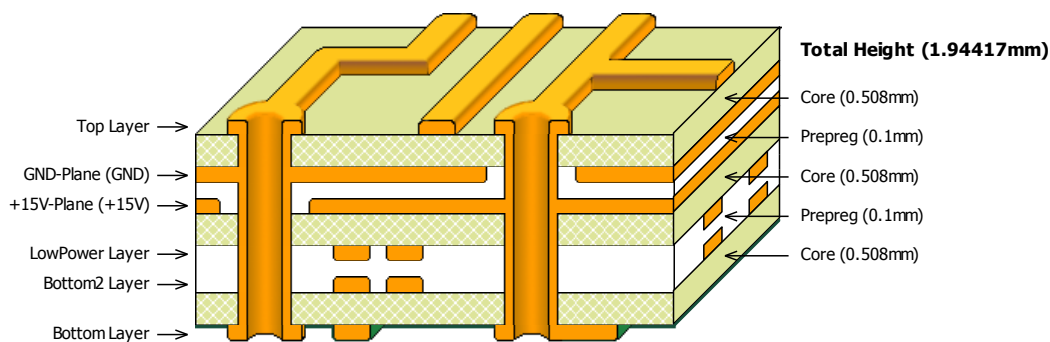


Abbildung 7.1.1: Aufbau der Platine

Der Bottom Layer wird mit Lötstopplack überzogen, damit sich während des Lötens das Lötzinn nicht von den Pads über die Leiterbahnen verteilt. Auf dem Top Layer wird kein Lötstopplack aufgetragen, da dieser aufgrund der Koplanar-Leiterbahnen die Permittivität ϵ_r zwischen Leiterbahn und Massefläche ändern würde. Damit würde sich dann der Leitungswellenwiderstand ändern.

Das Material der Leiterbahnen ist Kupfer und hat eine Dicke von 35 μm . Die Breite der Leiterbahnen ist, bis auf die Leiterbahnen der HF-Schaltung, nicht wichtig, da keine großen Leistungen übertragen werden. Die Leiterbahnen der HF-Schaltung müssen eine bestimmte Breite einhalten, damit der Leitungswellenwiderstand von 50 Ohm erreicht wird. Die Breite lässt sich mit dem Programm AppCad berechnen. Abbildung 7.1.2 zeigt die eingegebenen Werte für die HF-Schaltung, um bei bestimmter Breite einen Leitungswellenwiderstand von 50 Ohm zu erreichen.

Anhang D zeigt das Bestellformular der Platine.

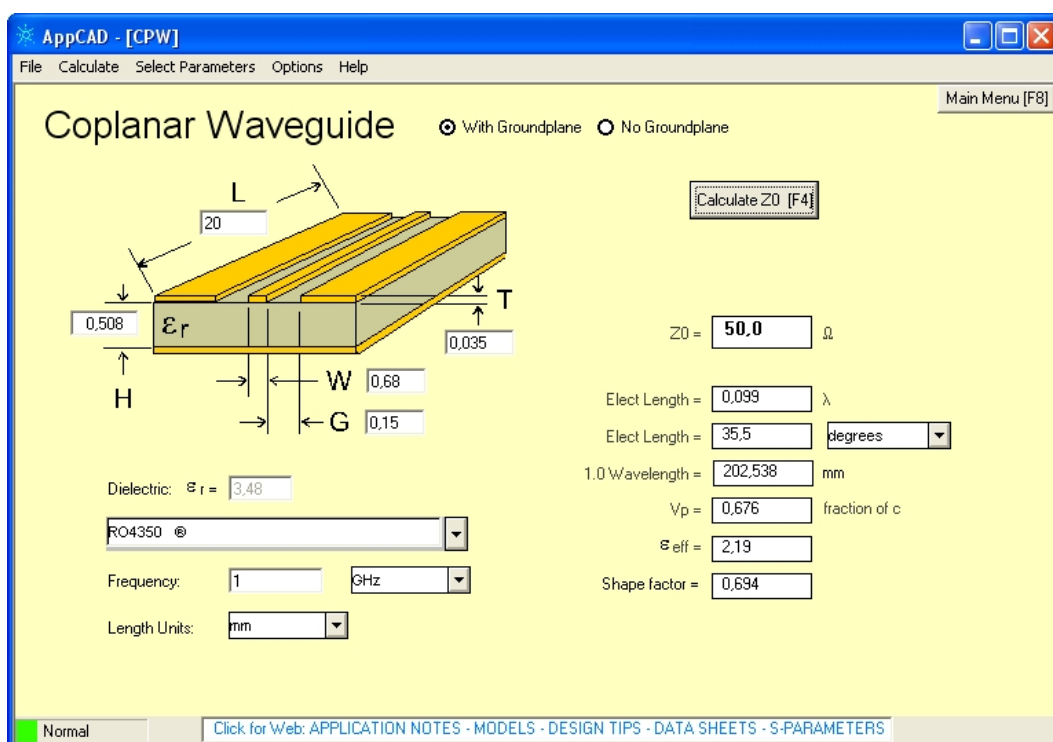


Abbildung 7.1.2: Eingegebene Werte für einen 50 Ohm Leitungswellenwiderstand

Zur Befestigung der Platine im Gehäuse werden Löcher mit 2,2 mm Durchmesser in die Platine gebohrt. Abbildung 7.1.3 zeigt die Platine, auf die die Kanäle des Gehäuses für die Hochfrequenzschaltung gezeichnet sind und die Löcher zur Befestigung zu erkennen sind. Die Löcher sind so angeordnet, dass sie nah an den Kanälen liegen und somit eine gute Masseverbindung zwischen Platine und Gehäuse bilden.

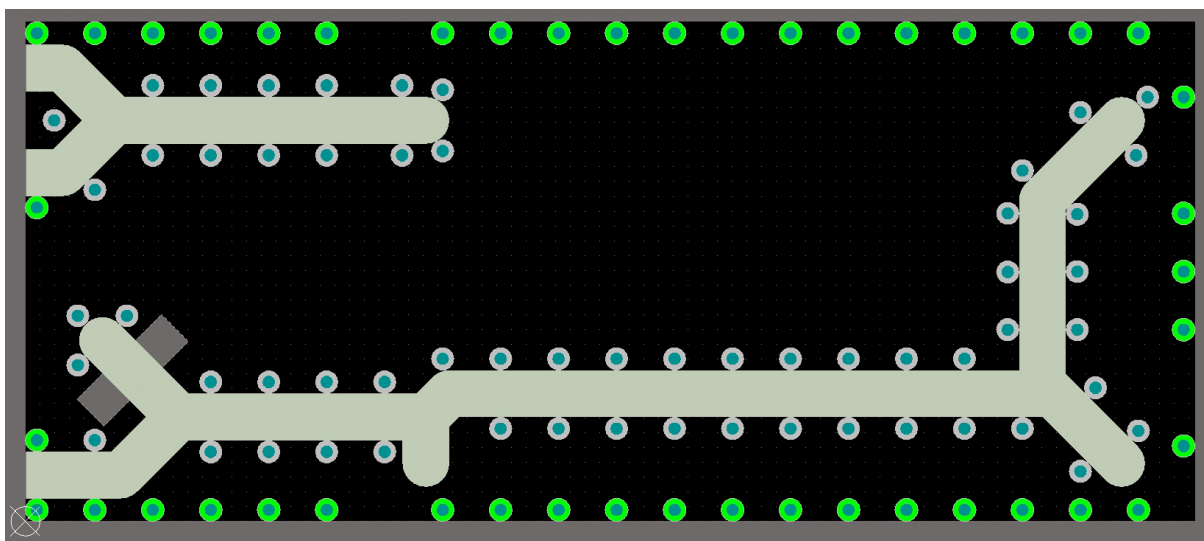


Abbildung 7.1.3: Vorbereitete Platine des IF-Prozessors

7.2 Importieren des Schaltplans

Um die Bauteile auf der Platine zu platzieren, werden sie direkt aus dem Schaltplan in der Schematic-Datei in die PCB-Datei importiert.

Dazu wird der Schaltplan gespeichert und die PCB-Datei, in der die Platine entwickelt wird, geöffnet. Über den Menüpunkt Design -> Import changes from IF.PrjPCB werden alle Bauteile und die elektrischen Verbindungen unter den Bauteilen in die PCB-Datei übertragen. Vor Beginn der Übertragung werden alle Änderungen in der PCB-Datei in einem separaten Fenster angezeigt und müssen bestätigt werden.

7.3 Routing

Als Routing wird das Platzieren der Bauteile und das Erstellen der Verbindungen auf der Platine bezeichnet. Dabei muss die genaue Anordnung der Bauteile und der Verlauf der Leiterbahnen sowie deren Eigenschaften berücksichtigt werden.

Im ersten Schritt wird die Hochfrequenzschaltung auf der Oberseite, dem Top Layer der Platine, erstellt. Dabei ist die Schaltung an die Kanäle des Gehäuses anzupassen. Auf den Aufbau des Gehäuses wird in Kapitel 8 näher eingegangen.

Um in der Hochfrequenzschaltung keine Stoßstellen zu erzeugen, muss eine genaue Leiterbahnbreite berechnet werden. Dies wurde in Kapitel 7.1 beschrieben. Dort wurde eine Leiterbahnbreite von 0,68 mm berechnet. In einem Abstand von 0,15 mm zu der Leiterbahn wird eine Massefläche erstellt.

Wichtig in der HF-Schaltung sind die Übergänge von der Leiterbahn zu den Bauteilen. Um keine Stoßstellen zu erzeugen, werden die Pads der Widerstände und Kondensatoren auf eine Breite von 0.68 mm angepasst. An den Übergängen zu den Chips, wie z.B. den Schaltern, werden die Leiterbahnen in einem flachen Winkel an die Pins der Chips angepasst.

Bei Schaltungen, wie z.B. dem Leistungsteiler oder dem Gain Equalizer, wird darauf geachtet, dass die Bauteile möglichst nah aneinander angebracht werden. Schon geringe Abstände zwischen den Bauteilen führen dazu, dass die Schaltungseigenschaften sich verändern, wie in Kapitel 5.6 gezeigt wurde.

Um eine gute Masseverbindung herzustellen, werden längs der Leiterbahn und um die Bauteile herum Massevias platziert. Diese bilden eine direkte Verbindung zur GND-Ebene, womit eine gute Masseverbindung gewährleistet ist. Um an Chips eine gute Masseverbindung herzustellen, werden unter den Chips Massevias platziert.

Auf der Unterseite, dem Bottom Layer der Platine, werden die Bauteile der Spannungsversorgungen, der Leistungsmessung und der Ansteuerungen der Schalter und des digitalen Dämpfungsgliedes platziert. Die Leiterbahnen der Verbindungen dieser Bauteile werden auf dem Bottom und bei Bedarf auf dem Bottom2 Layer geroutet.

Bei der Erstellung der +15V-Ebene ist darauf zu achten, dass die Kupferschicht nicht bis zum Rand der Platine reicht, da es sonst zu einem Kurzschluss über das Gehäuse kommen kann.

Die einzelnen fertig gerouteten Lagen der Platine werden in Anhang E gezeigt.

8. Gehäuse

Das Gehäuse des IF-Prozessors wurde für diese Arbeit vorgeben. Es sollen hier nur einige Informationen zu dem Gehäuse aufgezeigt werden.

Das Gehäuse ist aus einem Stück Aluminium gefräst. Das führt dazu, dass die Masseverteilung sehr gut ist. Die Größe des Gehäuses hat die Maße einer Eurokarte und zusätzlich zwei Schienen an den Längsseiten. Damit lässt sich der IF-Prozessor einfach ein- und ausbauen und universell einsetzen. Durch die Kanäle für den HF-Pfad des IF-Prozessors wird ein Übertragen des Signals auf benachbarte Leitungen verhindert. Abbildung 8.1.1 zeigt das Gehäuse mit transparent dargestelltem Deckel und eingesetzter Platine. Weitere Darstellungen des IF-Prozessors finden sich in Anhang F.

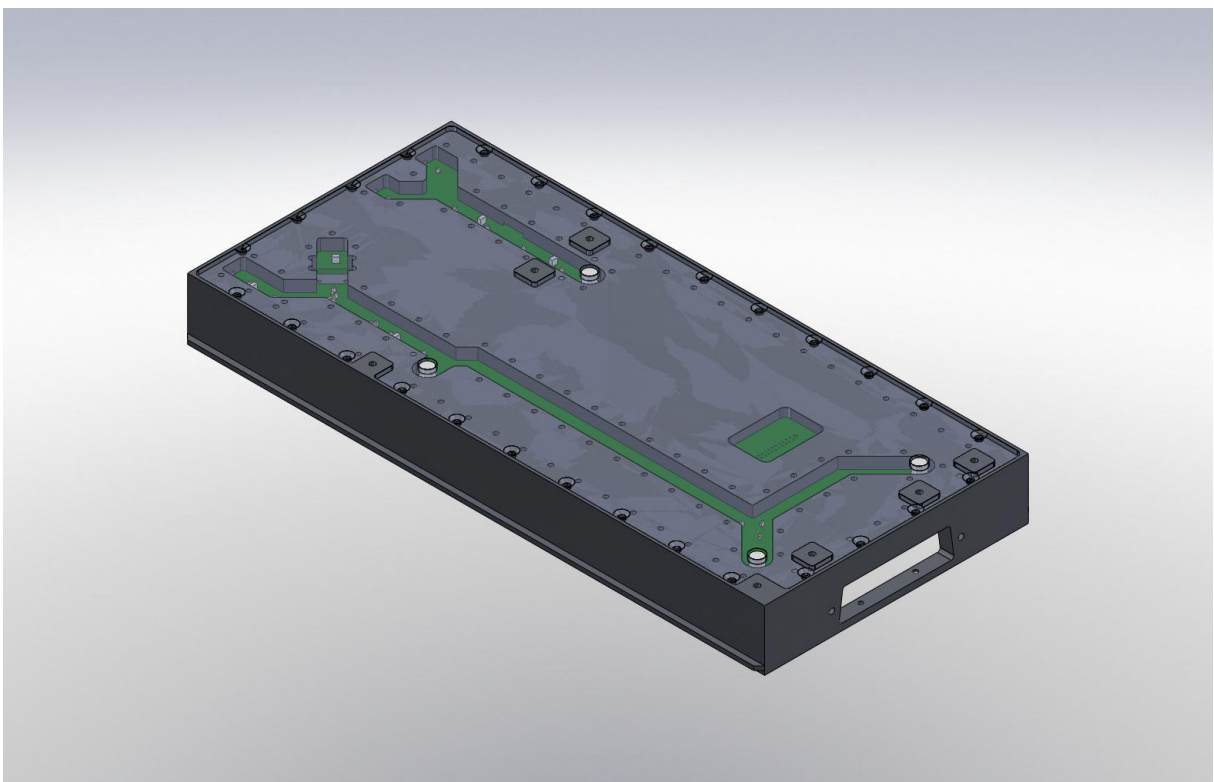


Abbildung 8.1.1: Gehäuse mit transparent dargestelltem Deckel

9. Aufbau und Test des Prototypen

9.1 Aufbau eines Testadapters

Damit der Prototyp getestet werden kann, muss ein Testadapter erstellt werden. Mit Hilfe des Testadapters werden die Schalter angesteuert, das digitale Dämpfungsglied eingestellt und die Spannungsversorgung der Platine realisiert.

Der Testadapter besteht aus neun Kippschaltern und einem Taster, drei Buchsen für die Spannungsversorgung (+15V, GND und -15V) und einem 25-poligen Sub-D Stecker für den Anschluss an den IF-Prozessor. Um die Schalter und das Dämpfungsglied anzusteuern, werden +5V von dem IF-Prozessor in den Testadapter geführt. Die Abbildungen 9.1.1 und 9.1.2 zeigen ein Bild des Testadapters sowie den Schaltplan. Die Pin-Belegung des 25-poligen Sub-D Steckers findet sich in Anhang G. In dem Serienmodell des IF-Prozessors soll diese Funktion von einem Microcontroller übernommen werden.

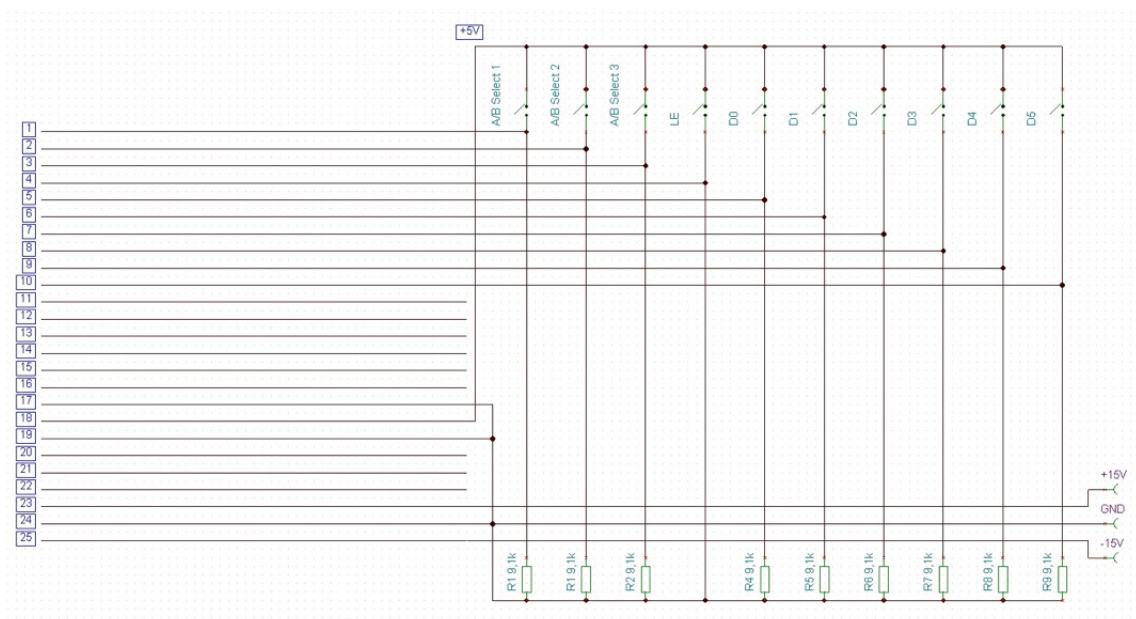


Abbildung 9.1.1: Schaltplan des Testadapters

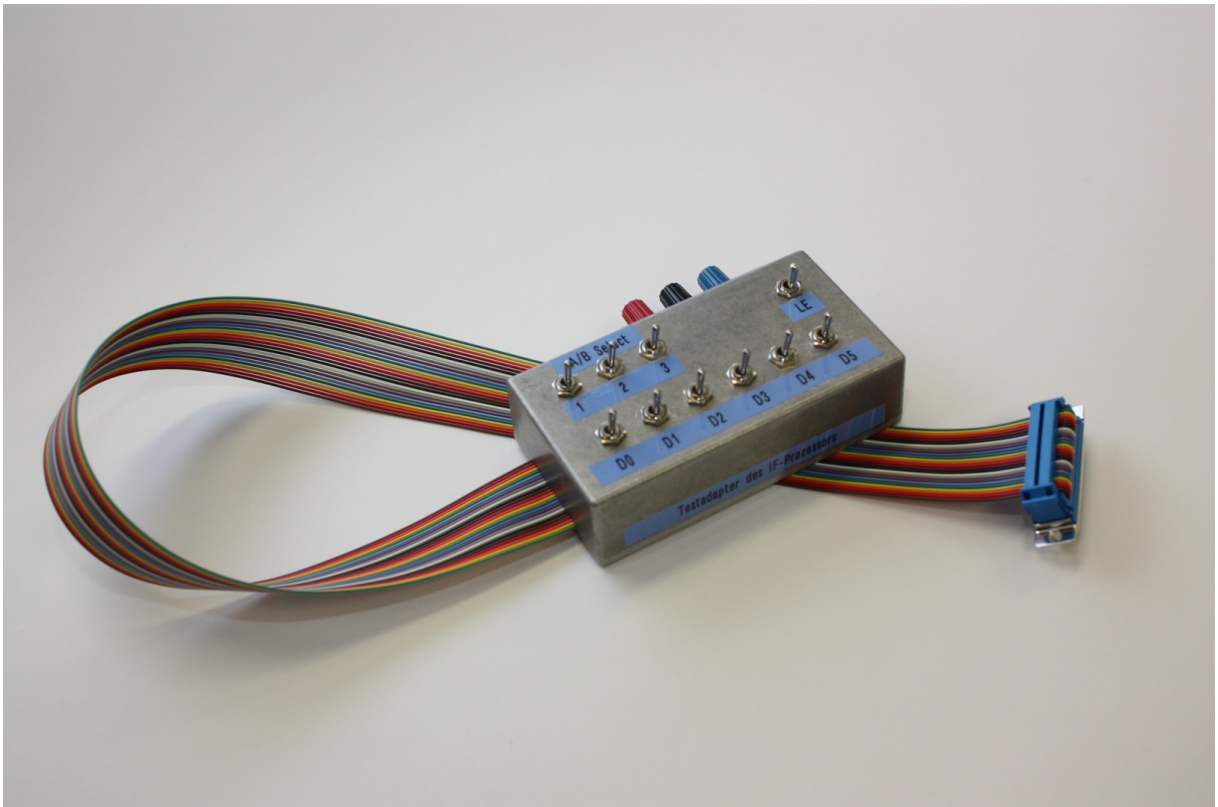


Abbildung 9.1.2: Testadapter für den IF-Processor

9.2 Löten der Platine

Um die Bauteile auf die Platine löten zu können, kann kein einfacher LötKolben genutzt werden. Das wird klar, wenn der Aufbau des Verstärkers, der neun Kontakte unter dem Chip hat, auf die Platine gelötet werden soll.

Das für den IF-Prozessor verwendete Lötverfahren, das Dampfphasenlöten, ist ein gängiges Lötverfahren für das Löten von SMD-Bauteilen (surface-mounted device, deutsch: oberflächenmontiertes Bauelement).

Für dieses Verfahren wird auf die Pads, die Auflageflächen für die Bauteile, eine Lötpaste mit Hilfe einer Druckluftspritze aufgetragen. Anschließend wird die Platine mit den entsprechenden Bauteilen bestückt. Abbildung 9.2.1 zeigt die bestückte Platine des IF-Prozessors.



Abbildung 9.2.1: Bestückte Platine im Reflow-Ofen

Wenn die Platine soweit vorbereitet ist, wird sie in einem Reflow-Ofen auf ein Gitter gelegt. Unter dem Gitter ist eine Flüssigkeit, die erhitzt wird und bei einer Temperatur von 240°C siedet. Dabei wird die Platine, die Bauteile und die Lötpaste auf diese Temperatur erhitzt und die Lötpaste schmilzt. Dieser Prozess dauert bei verschiedenen Platinen unterschiedlich lang. Jede Seite der Platine des IF-Prozessors brauchte 15 Minuten für den Lötvorgang und zwei Minuten für den Abkühlvorgang.

Da nur die SMD-Bauteile mit diesem Verfahren gelötet werden, lötet man die SMP-Stecker und der TFM10-Stecker von Hand auf die Platine. Die gelötete Platine des IF-Prozessors zeigt Abbildung 9.2.2.

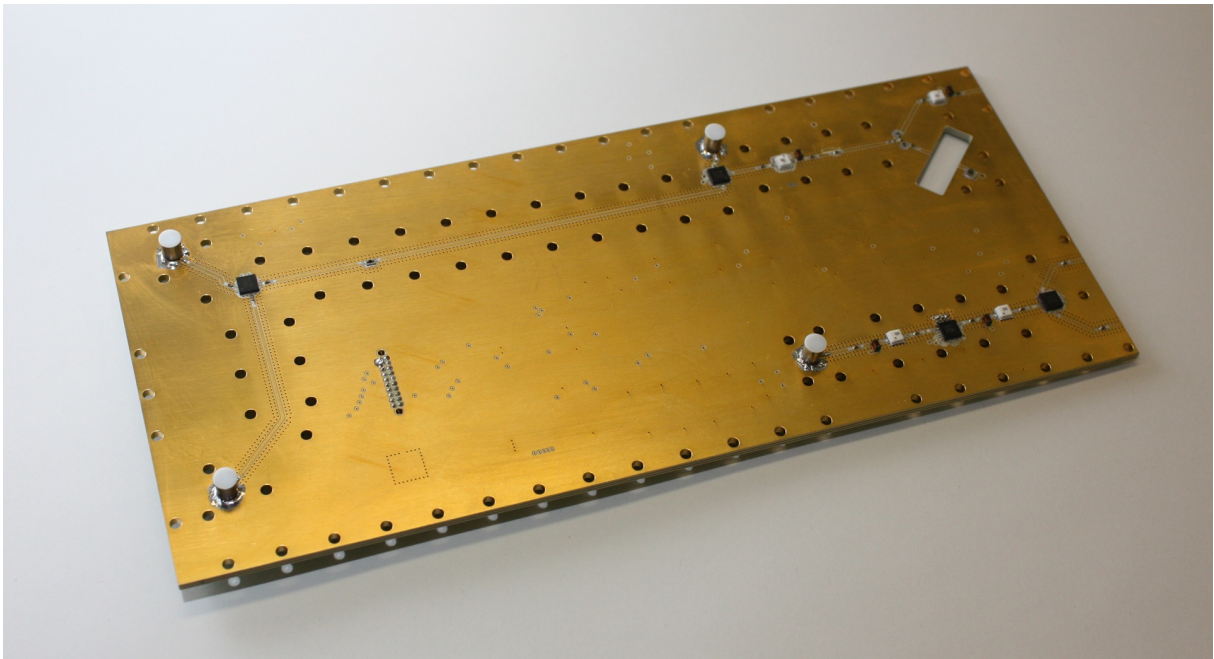


Abbildung 9.2.2: Gelötete Platine des IF-Prozessors

9.3 Einbau der Platine in das Gehäuse

Nachdem die Platine von beiden Seiten gelötet worden ist, wird sie in das Gehäuse eingesetzt. Dort werden die Platine mit M2-Schrauben montiert. Anschließend werden die SMA-Stecker und die Spannungsversorgung angelötet und der Sub-D Stecker eingesetzt. Die Detektordiode bleibt für erste Messungen ausgebaut. Sie wird nach erfolgreichen Tests des HF-Pfades eingelötet. Abbildung 9.3.1 zeigt die eingebaute Platine im Gehäuse. Größere Bilder befinden sich in Anhang I.

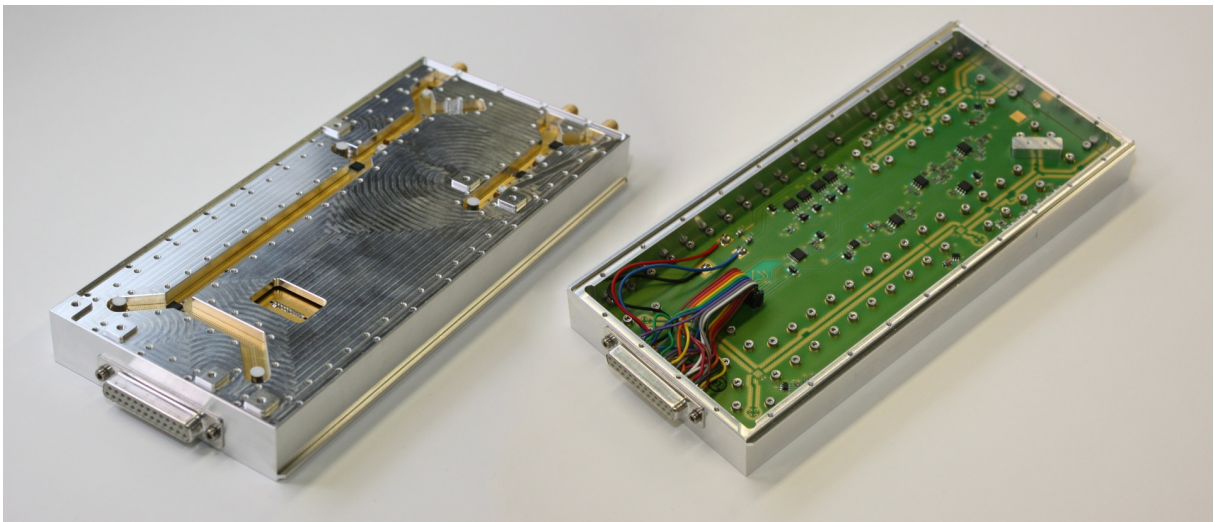


Abbildung 9.3.1: Eingebaute Platine im Gehäuse

9.4 Erste Messungen ohne Gain Equalizer

Die Messungen des IF-Prozessors beginnen mit dem Überprüfen der Spannungswege auf der Platine. Dabei werden alle Pins, an denen eine Gleichspannung anliegt, mit einem Ohmmeter zum Sub-D Stecker bzw. zu den Spannungswandlern gemessen. Anschließend wird überprüft, ob es Kurzschlüsse zum Massepotential oder zum HF-Pfad gibt.

Sobald diese Messungen erfolgreich abgeschlossen sind, wird die Schaltung an die Spannungsversorgung angeschlossen und die S-Parameter des HF-Pfades werden mit einem Netzwerk Analysator gemessen.

Für diese Messungen wird der HF-Pfad zuerst ohne die zwei Tiefpassfilter in vier Teilbereiche unterteilt. Der erste Teilbereich reicht von den Eingängen des IF-Prozessors bis zum ersten SMP-Stecker. Von dem zweiten SMP-Stecker bis zum dritten SMP-Stecker ist der zweite Teilbereich. Der dritte Teilbereich beginnt am letzten SMP-Stecker und endet am Ausgang des IF-Prozessors. Als vierter Teilbereich wird vom zweiten SMP-Stecker ebenfalls zum Ausgang des IF-Prozessors gemessen. Abbildung 9.4.1 zeigt die Teilbereiche des HF-Pfades.

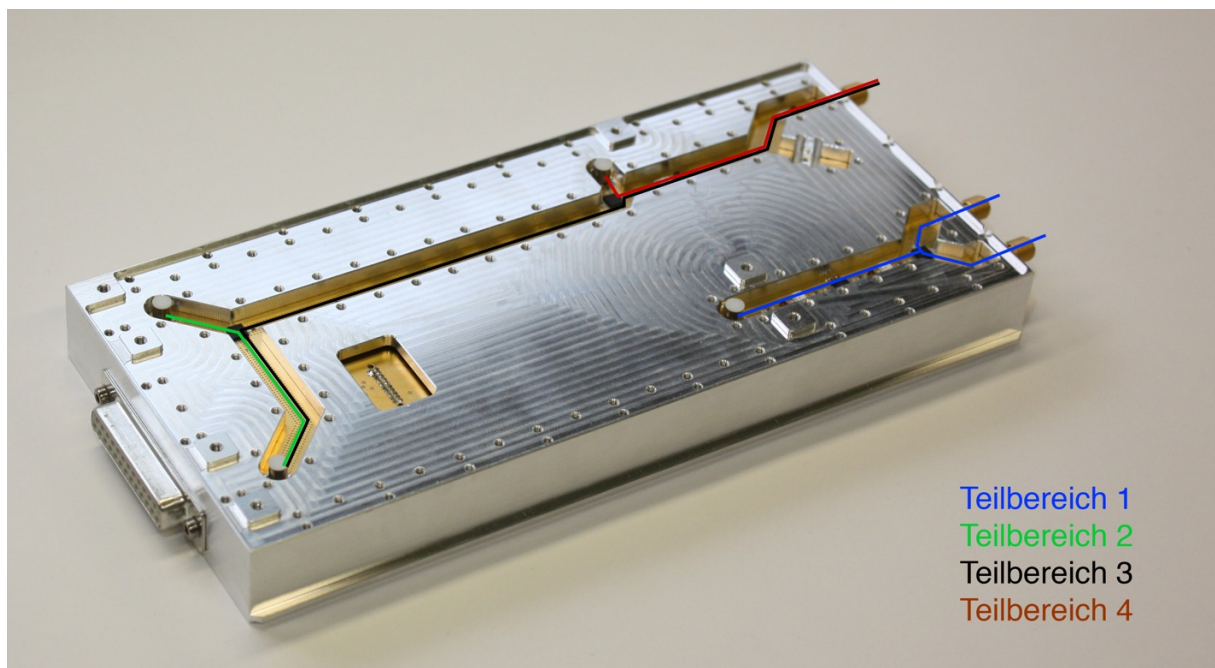


Abbildung 9.4.1: Teilbereiche des HF-Pfades

Die Ergebnisse der vier S-Parametermessungen befinden sich in Anhang I. Die Anpassungen S_{11} , S_{22} und S_{12} sind sehr gut, das heißt bei ca. -20db Dämpfung. Zu sehen ist, dass die Verstärkung der Teilbereiche bei steigender Frequenz abnimmt. Dieses Gefälle, genannt Slope, wird von dem Gesamtsystem gemessen und dann durch einen angepassten Gain Equalizer kompensiert.

Anschließend werden die S-Parameter des IF-Prozessors ohne Filter, die S-Parameter mit dem 2.500 MHz Filter und die S-Parameter mit dem 300 MHz Filter gemessen. Die Ergebnisse dieser Messungen stellen Abbildungen 9.4.2 – 9.4.4 dar.

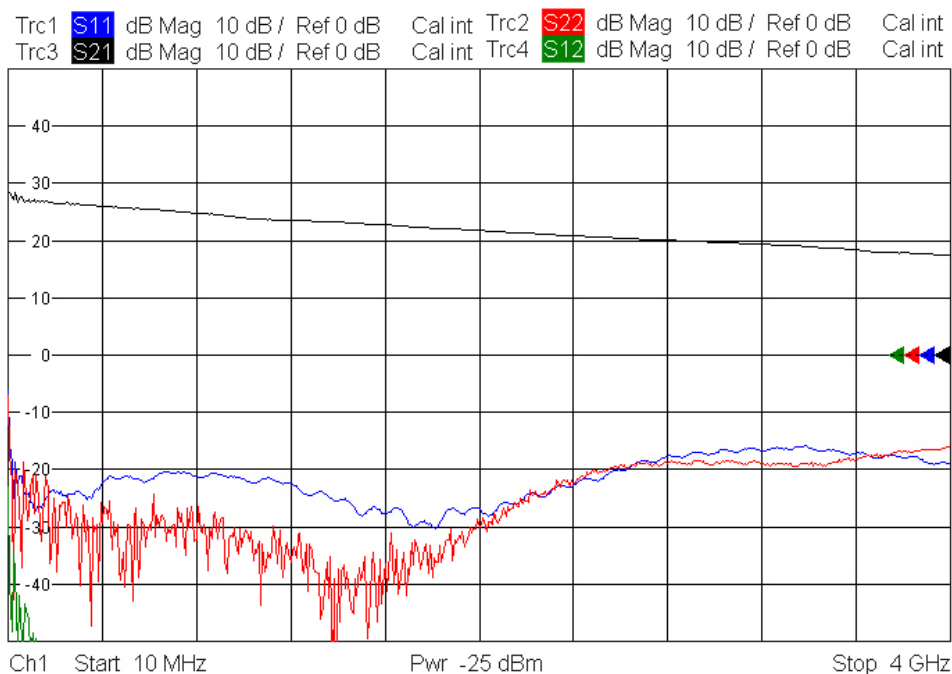


Abbildung 9.4.2: S-Parameter des IF-Prozessors ohne Filter

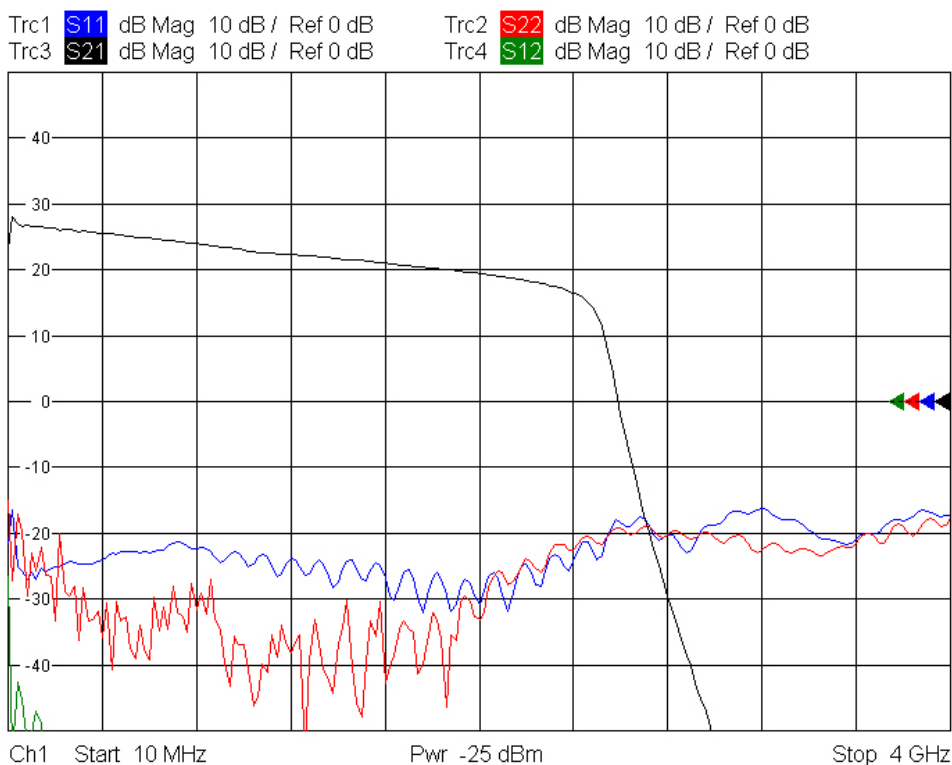


Abbildung 9.4.3: S-Parameter des IF-Prozessors mit 2.500 MHz Filter

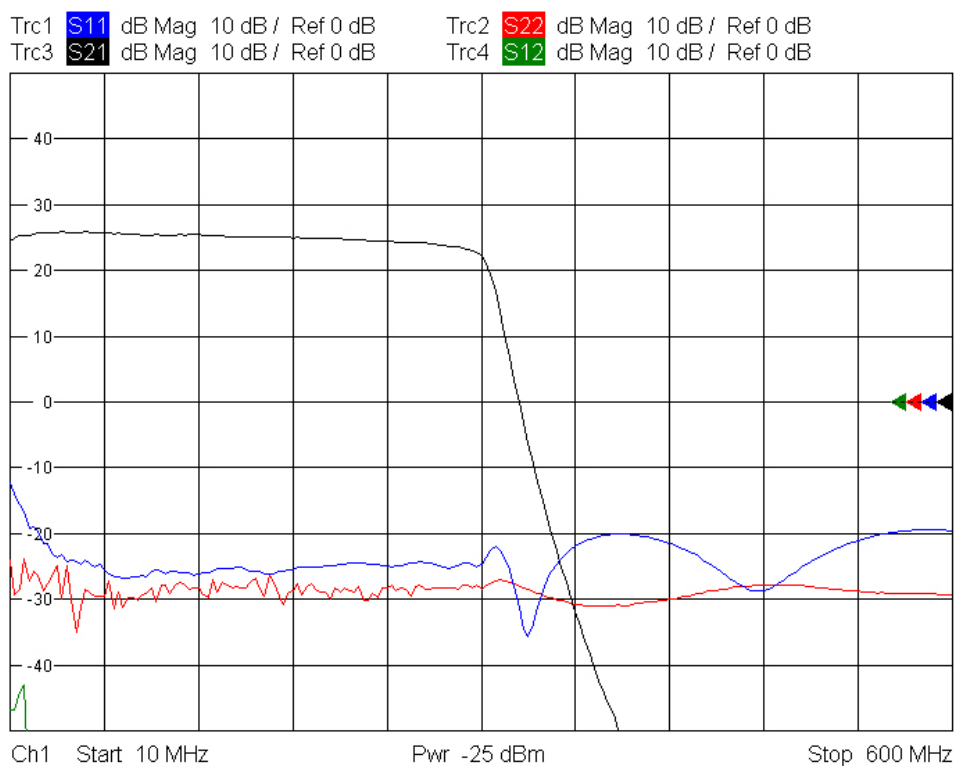


Abbildung 9.4.4: S-Parameter des IF-Prozessors mit 300 MHz Filter

Die Anpassungen des Systems liegen bis 2.500 MHz unter -20db und liefern damit ein sehr zufriedenstellendes Ergebnis. Die Slope ist deutlich zu erkennen und wird mit Hilfe eines Gain Equalizers kompensiert.

9.5 Anpassen des Gain Equalizers

Um den Gain Equalizer anzupassen, muss die Slope in dem Arbeitsbereich von 25 MHz bis 2.500 MHz gemessen werden. Abbildung 9.5.1 zeigt die Messung der Slope. Diese Messung ergibt eine Differenz zwischen den beiden Markern von ca. 8db.

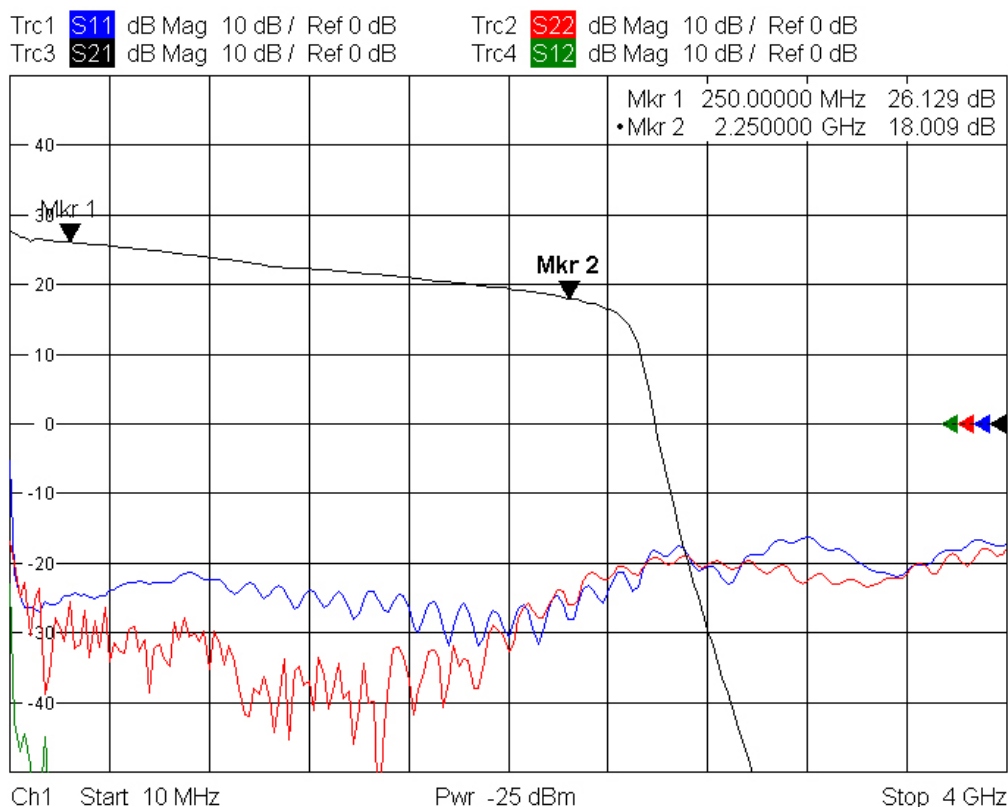


Abbildung 9.5.1: Gemessene Slope für den Einsatzbereich

Der Gain Equalizer wird mit dem Programm Advanced Design System angepasst und simuliert. Abbildung 9.5.2 zeigt den angepassten Gain Equalizer. Die Schaltung und die S-Parameter befinden sich zusätzlich in Anhang J.

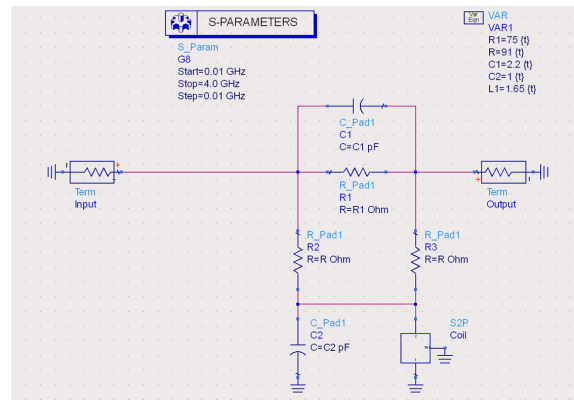
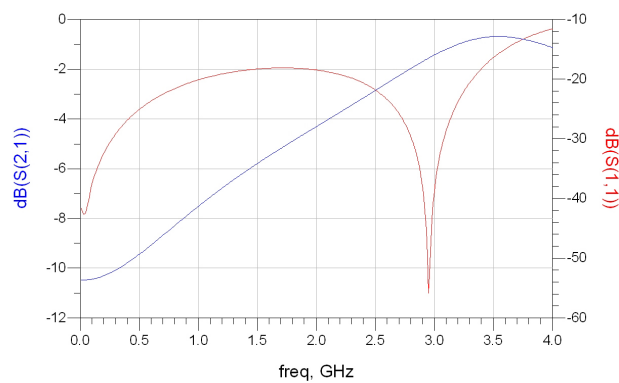


Abbildung 9.5.2: Angepasster Gain Equalizer

Die Spule des Gain Equalizers steht aufgrund der Einbaugröße fest. Diese ist eine 2T-Spule (zwei Windungen) mit 1,65nH. Durch Verändern der Parameter von Widerständen und Kondensatoren lässt sich die Steigung und die Anpassung variieren.

Abbildung 9.5.3 zeigt eine Gegenüberstellung der Verstärkung des System mit und ohne eingebautem Gain Equalizer.

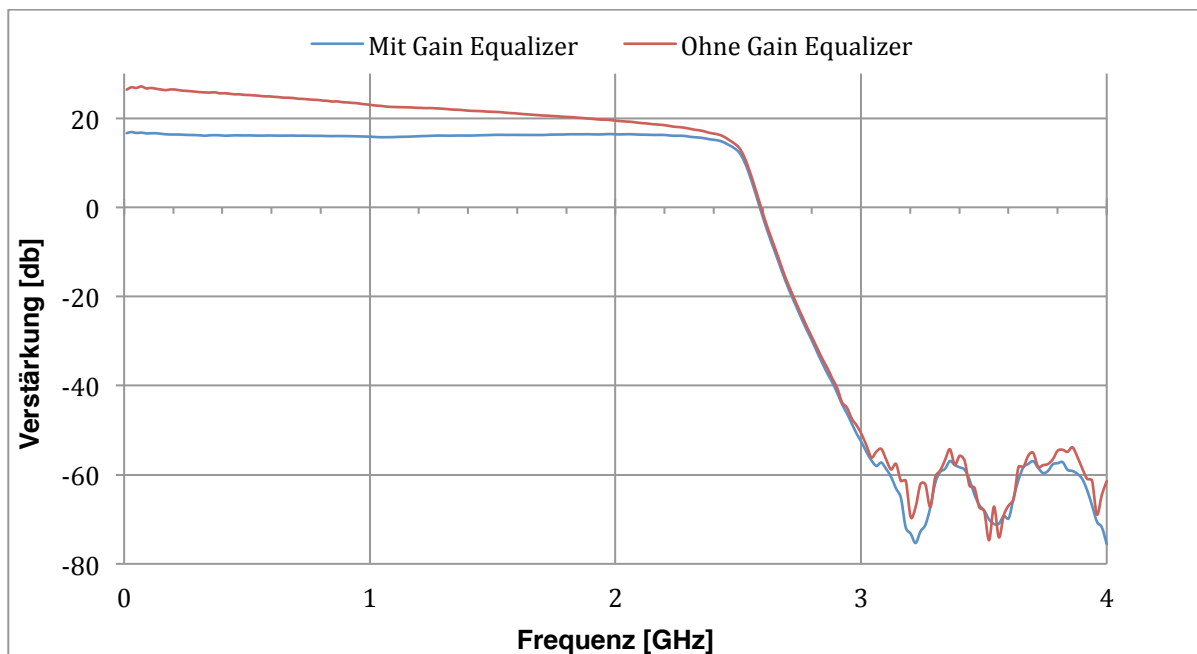


Abbildung 9.5.3: IF-Prozessor mit und ohne Gain Equalizer

9.6 Messungen

Nachdem der Gain Equalizer eingesetzt wurde, ist der IF-Prozessor vollständig. Es werden jetzt die S-Parameter, der Kompressionspunkt, die Rauschtemperatur und die Stabilität des Systems gemessen.

Begonnen wird mit der Messung der S-Parameter. Diese werden mit einem Netzwerkanalysator gemessen. Für den IF-Prozessor werden die S-Parameter jeweils für den Frequenzbereich von 10 MHz bis 300 MHz und für den Frequenzbereich von 10 MHz bis 2.500 MHz gemessen.

Für den Frequenzbereich bis 300 MHz werden mit dem Netzwerkanalysator die S-Parameter von 10 MHz bis 600 MHz aufgezeichnet. Dies zeigt Abbildung 9.6.1.

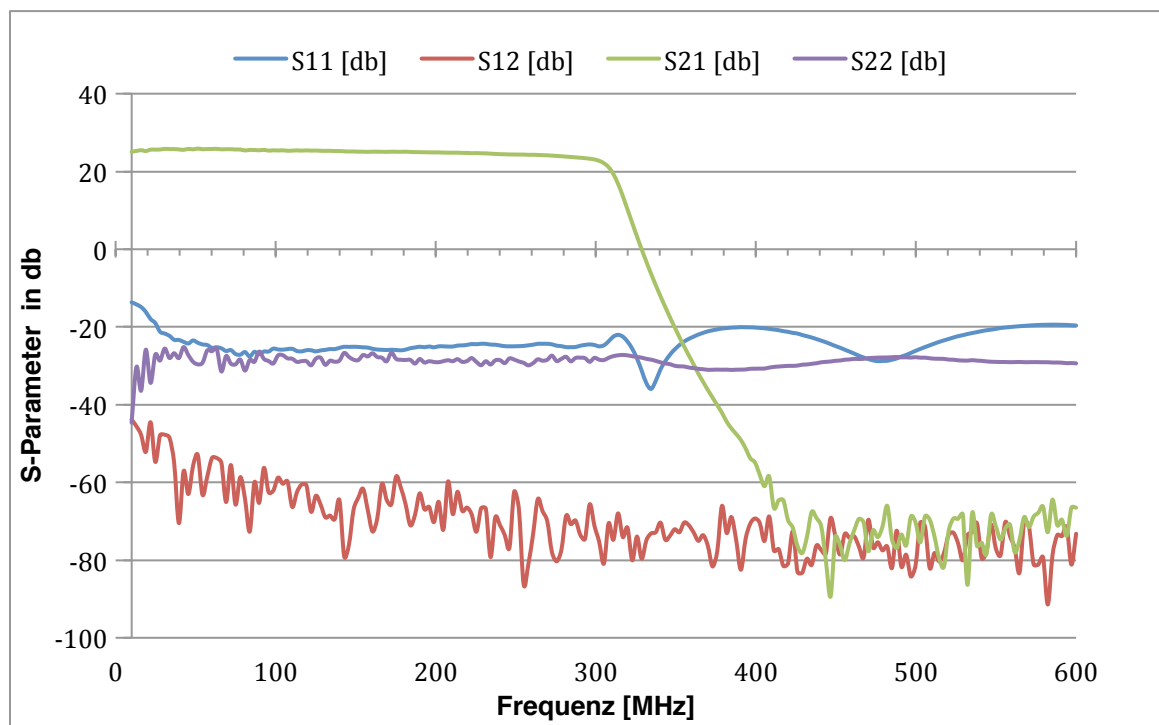


Abbildung 9.6.1: S-Parameter des Frequenzbereichs bis 300 MHz

Für den Frequenzbereich bis 2.500 MHz werden mit dem Netzwerkanalysator die S-Parameter von 10 MHz bis 4 GHz aufgezeichnet. Dies zeigt Abbildung 9.6.2.

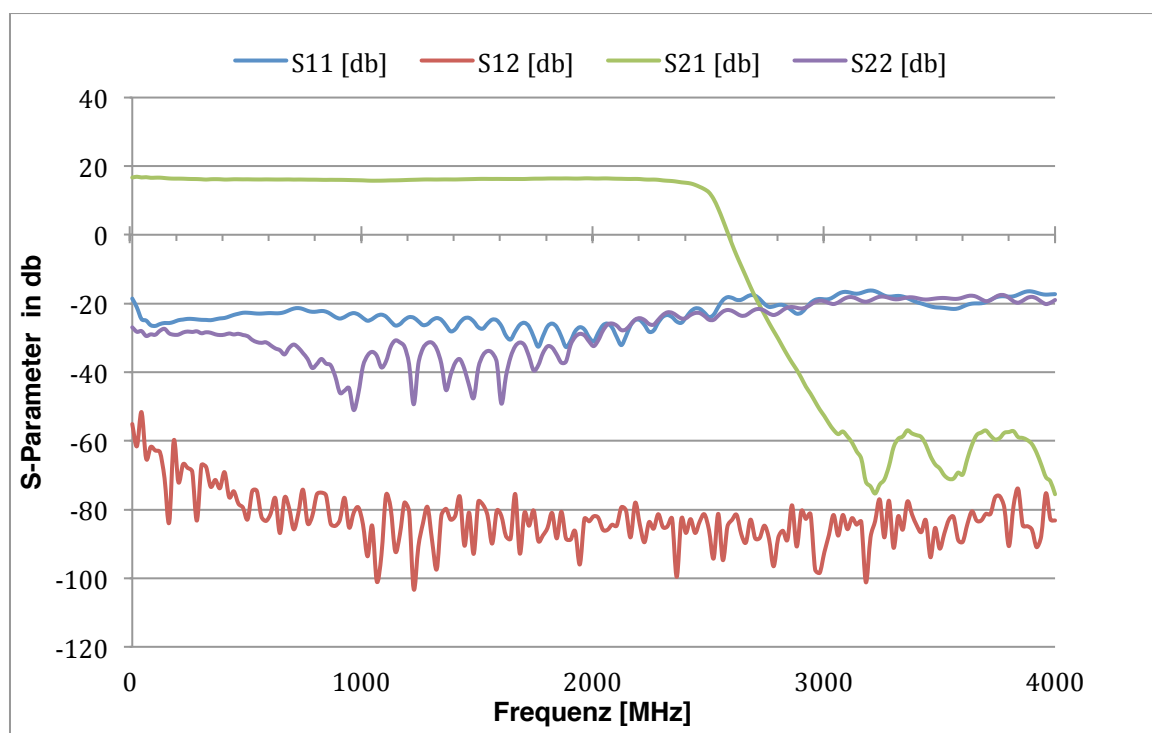


Abbildung 9.6.2: S-Parameter des Frequenzbereichs bis 2.500 MHz

Die Ergebnisse der S-Parametermessungen zeigen, dass die Übertragung von Ein- zu Ausgang konstant bis zur Bandbreitenbegrenzung der Filter verläuft. Die Verstärkung von 16 dbm liegt ungefähr 1,8 dbm unterhalb der erwarteten Verstärkung. Das liegt zum einen daran dass die Leitungsverluste in der theoretischen Betrachtung nicht berücksichtigt wurden. Zum anderen liegt es daran dass der Gain Equalizer etwas mehr Dämpfung macht als erwartet.

Die Anpassung liegt in beiden Frequenzbereichen unter -20db. Es wird also an den Ein- und Ausgängen weniger als 1:100 des Signals reflektiert. Die Rückwärtsübertragung von Ausgang zu Eingang, S12, beträgt im Frequenzbereich von 300 MHz weniger als -60 db. Im Frequenzbereich von 2.500 MHz liegt sie sogar meist unterhalb von -80 db. Vom Ausgang zum Eingang wird also nur 1:1.000.000, bzw. 1:100.000.000 übertragen.

Diese Ergebnisse zeigen, dass der IF-Prozessor sehr gut in größere Systeme integriert werden kann.

Es ist wichtig den Kompressionspunkt des IF-Prozessors zu kennen, um das Ausgangssignal nicht durch ein zu hohes Eingangssignal zu verfälschen. Die Messungen erfolgen, wie bei der S-Parametermessung, mit einem Netzwerkanalysator. Dazu lässt sich der Netzwerkanalysator so einstellen, dass die Verstärkung des Systems zu der Eingangsleistung aufgetragen werden kann. Diese Messungen erfolgen jeweils bei einer fest eingestellten Frequenz.

Abbildung 9.6.3 zeigt die Messung des Kompressionspunktes bei einer Frequenz von 300 MHz. Auf der y-Achse sind die Verstärkung, Gain und die Ausgangsleistung, Pout aufgetragen. Die eingestellte Dämpfung des digitalen Dämpfungsglieds beträgt 5 db. In schwarz ist der Arbeitsbereich eingezeichnet, in dem das Dämpfungsglied eingestellt wird. Der 1db-Kompressionspunkt ist in grün eingezeichnet.

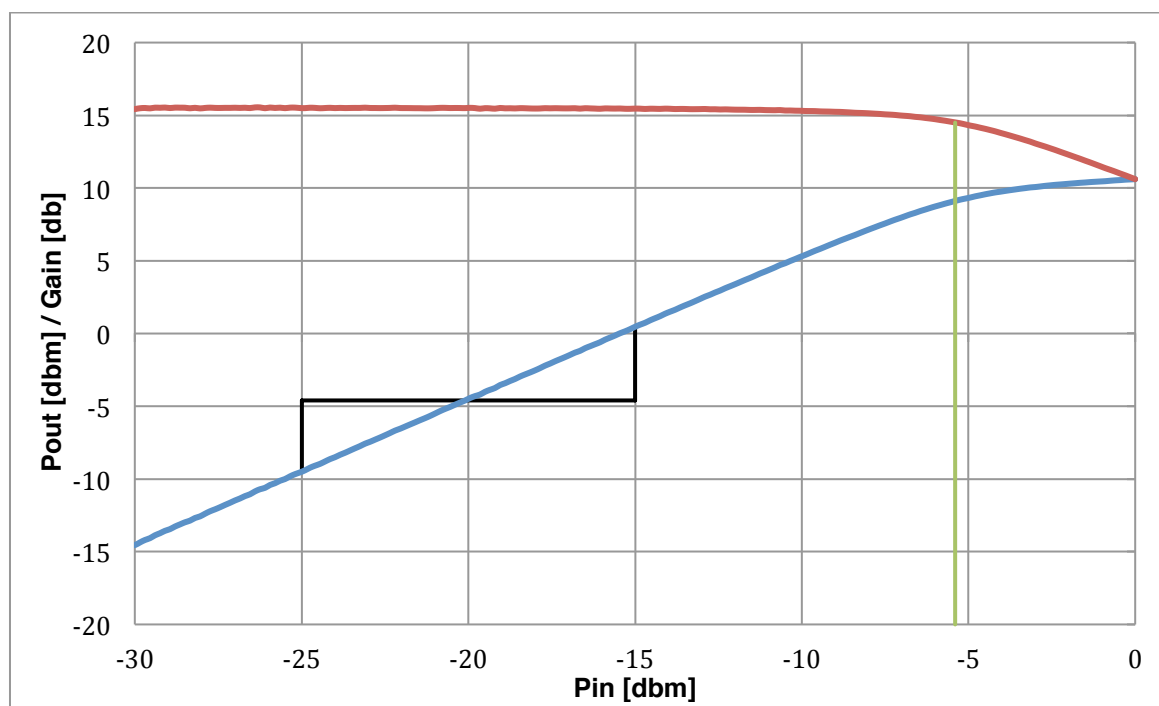


Abbildung 9.6.3: Messung des Kompressionspunktes bei 300 MHz

Für den IF-Prozessor wurden diese Messungen von 100 MHz bis 2.500 MHz im Abstand von 100 MHz durchgeführt. Abbildung 9.6.4 zeigt den 1db-Kompressionspunkt, zu der Frequenz von 100 MHz bis 2.500 MHz. Die Diagramme aller Einzelmessungen befinden sich in Anhang K.

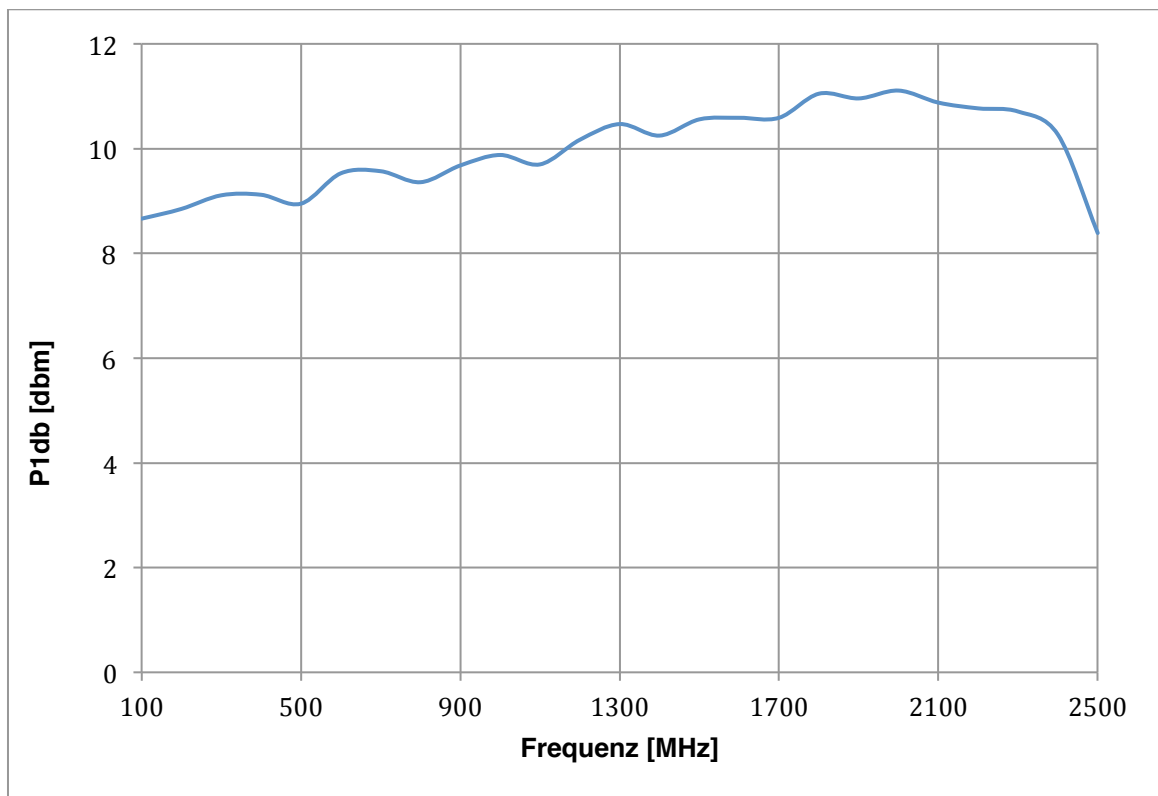


Abbildung 9.6.4: 1db-Kompressionspunkt des IF-Prozessors

Der 1db-Kompressionspunkt liegt ungefähr 10 db oberhalb des Nominalausgangspiegels. Damit ist gewährleistet, dass das Ausgangssignal nicht verzerrt wird.

Um die Stabilität des Systems zu bestimmen, wird ein definiertes Rauschen an den Eingang gelegt. Der Ausgang wird an ein Spektrometer angeschlossen. Das Spektrometer misst das Ausgangssignal des IF-Prozessors für eine Zeit von 50.000 Sekunden, wobei jede Sekunde ein Wert aufgenommen wird. Diese Messung wird für verschiedene Frequenzen durchgeführt. Abbildung 9.6.5 zeigt beispielhaft die gemessenen Werte des Spektrometers für eine Frequenz von 1.220 MHz. Im Header der Diagramme stehen jeweils die beiden genutzten Kanäle des Spektrometers, in Abbildung 9.6.5 sind das CH750 und CH1000, wie auch die beiden gemessenen Frequenzen dieser Messung und welche Frequenz im Diagramm angezeigt wird. In Abbildung 9.6.5 sagt „using 2“, dass die zweite gemessene Frequenz, hier 1.220 MHz angezeigt wird. Wenn die erste gemessene Frequenz angezeigt wird, wird diese als „using 1“ und die Differenz der beiden Frequenzen wird als „using 0“ bezeichnet.

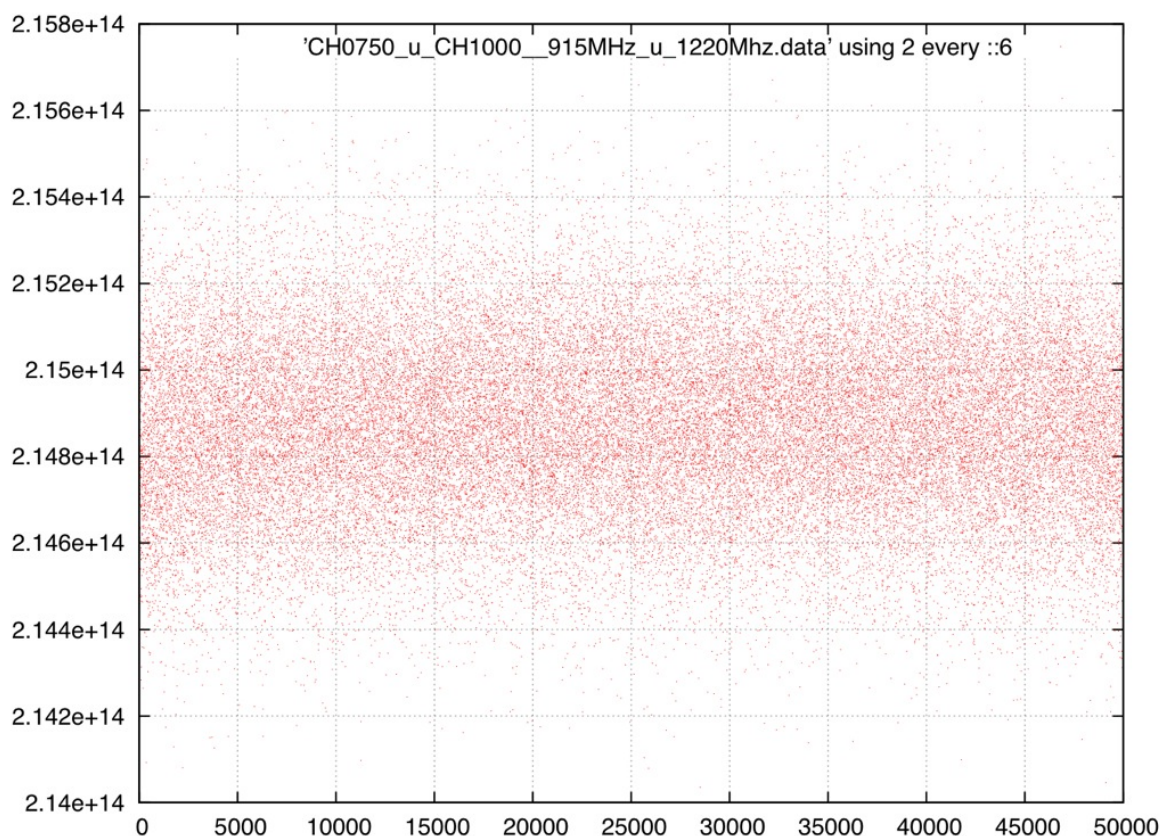


Abbildung 9.6.5: Aufgenommene Daten bei 1.220 MHz

Dieses aufgenommenen Daten werden mit Hilfe der Allan-Varianz auf Stabilität überprüft. Die Allan-Varianz bildet zuerst den RMS-Wert der aufgenommenen Daten. Danach werden zwei aufeinanderfolgende Werte addiert und deren RMS-Wert gebildet. Anschließend wird die Anzahl der addierten Werte jeweils verdoppelt und der RMS-Wert gebildet.

Abbildung 9.6.6 zeigt das Diagramm, in dem die RMS-Werte gegenüber der Zeit eingetragen sind.

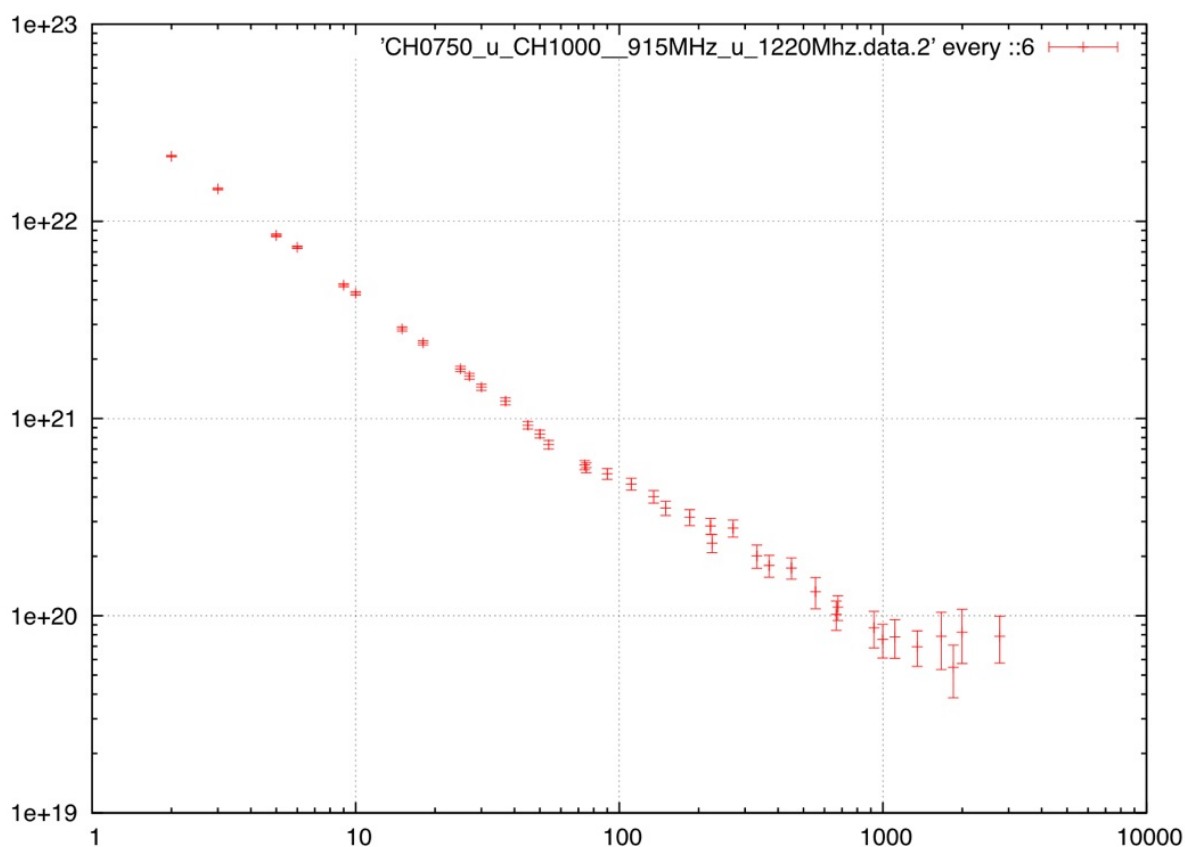


Abbildung 9.6.6: Zeitliche Stabilität bei 1.220 MHz

Es ist zu sehen, dass der IF-Prozessor bei einer Eingangsfrequenz von 1.220 MHz ungefähr für 2.000 Sekunden stabil arbeitet.

Da der IF-Prozessor in verschiedenen Frequenzen arbeitet, werden noch andere Frequenzen aufgenommen und mit Hilfe der Allan-Varianz auf Stabilität überprüft. Um die Stabilität eines Frequenzspektrums zu berechnen, wird die Differenz von zwei aufgenommenen Rauschspektren gebildet. Anschließend wird mit Hilfe der Allan-Varianz die Stabilität bestimmt.

Abbildung 9.6.7 zeigt die Allan-Varianz der Differenz der Frequenzen 915 MHz und 1.220 MHz.

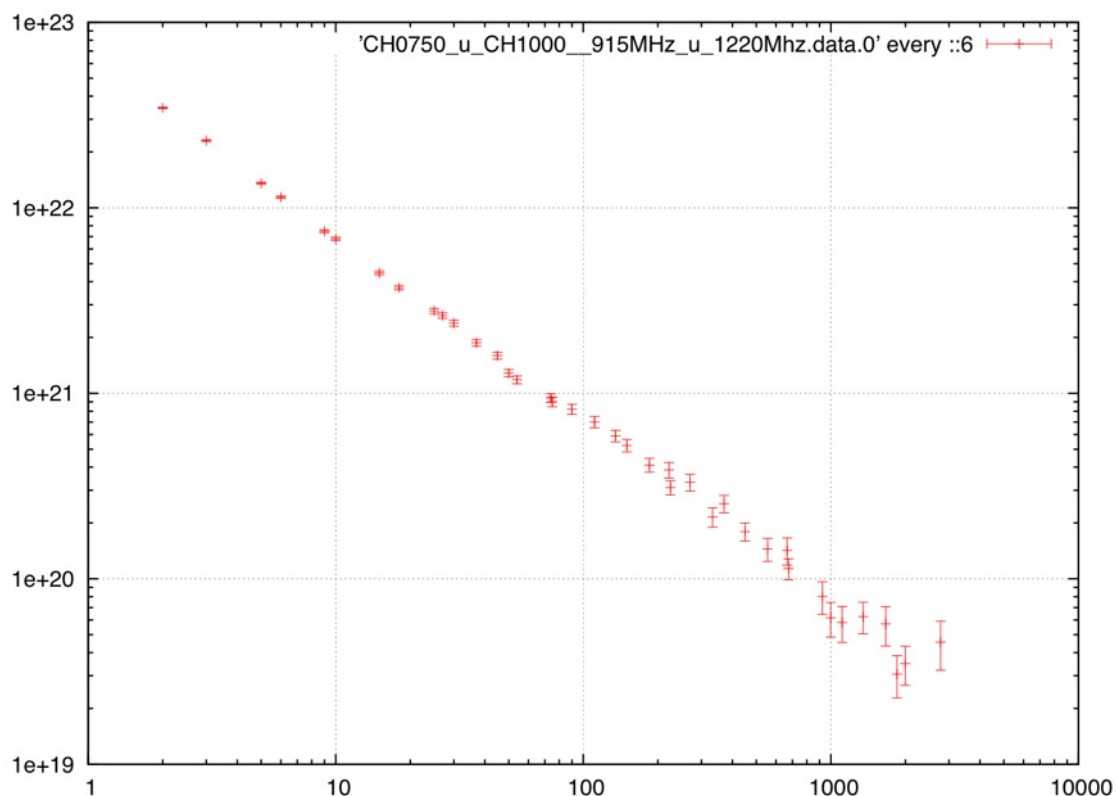


Abbildung 9.6.7: Zeitliche Stabilität bei 915 MHz und 1.220 MHz

Das System ist innerhalb der Frequenzen von 915 MHz und 1.220 MHz für ca. 3.000 Sekunden stabil. Die Stabilität für verschiedene Frequenzen findet sich in Anhang L.

Die Rauschtemperatur wird mithilfe eines Noise Figure Analysers gemessen. Dafür werden in jeder Bandbreitenbegrenzung, 2.500 MHz und 300 MHz, jeweils 11 Messungen durchgeführt. Das digitale Dämpfungsglied wird bei der ersten Messung auf 0 db und dann bei jeder weiteren Messung in 1 db Schritten bis 10 db eingestellt. In Tabelle 9.6.1 und Abbildung 9.6.8 sind die berechneten und die gemessenen Werte gegenübergestellt.

Tabelle 9.6.1: Berechnete und gemessene Rauschtemperatur

Rauschtemperatur				
	2500 MHz		300 MHz	
Dämpfung [db]	Berechnet	Gemessen	Berechnet	Gemessen
0	1132 K	1163 K	998 K	805 K
1	1200 K	1264 K	1031 K	836 K
2	1285 K	1370 K	1073 K	865 K
3	1393 K	1526 K	1125 K	908 K
4	1529 K	1702 K	1192 K	952 K
5	1699 K	1947 K	1275 K	1020 K
6	1914 K	2216 K	1379 K	1092 K
7	2184 K	2605 K	1512 K	1195 K
8	2525 K	3032 K	1678 K	1296 K
9	2953 K	3635 K	1887 K	1461 K
10	3493 K	4300 K	2151 K	1631 K

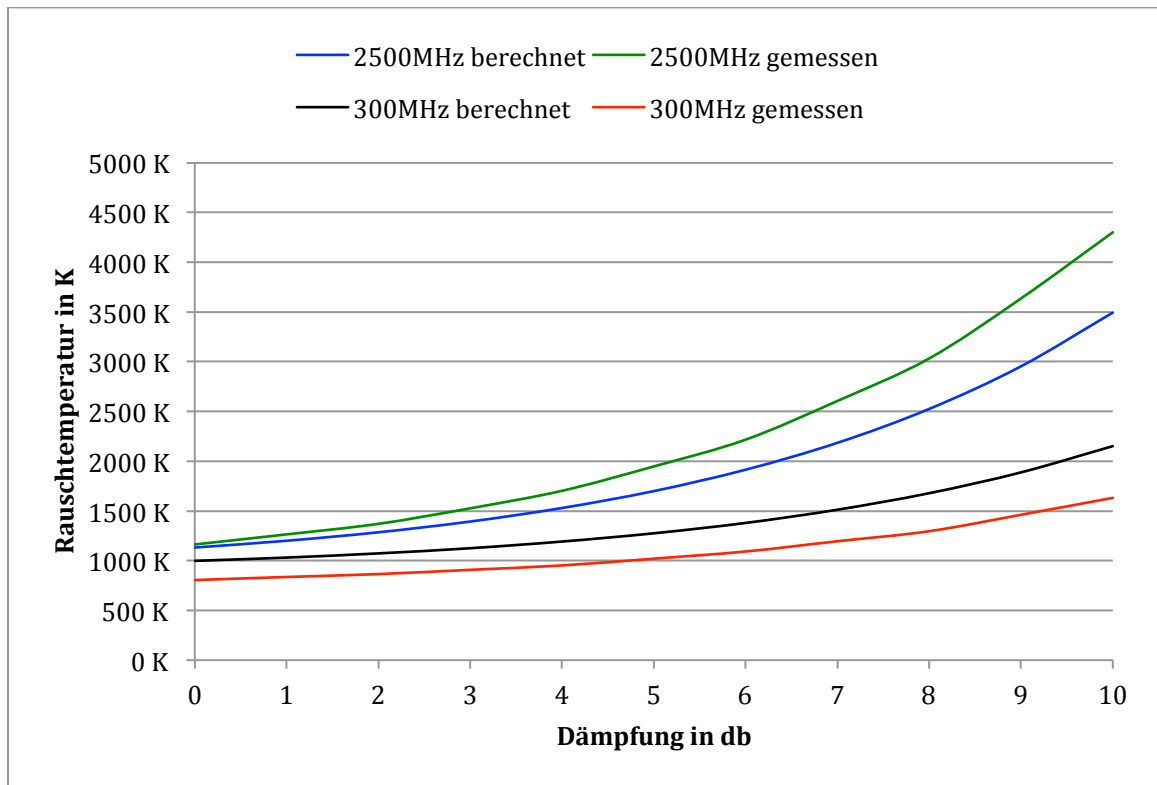


Abbildung 9.6.8: Berechnete und gemessene Rauschtemperatur

Der Vergleich zeigt, dass die gemessenen Werte leicht von denen der berechneten abweichen. Der Grund liegt darin, dass die Verluste der Leiterbahnen nicht in die Berechnungen eingeflossen sind.

Das Ergebnis der Messung der Rauschtemperatur ist trotz der Abweichungen zufriedenstellend.

Um die Leistungsmessung zu testen, muss die Detektordiode eingebaut werden. Da diese sehr empfindlich und teuer ist, werden erst die Spannungen der Referenzspannungsquelle und des digitalen Potentiometers gemessen. Das digitale Potentiometer ist so aufgebaut, dass es zu Beginn 2,5 V ausgibt. Anschließend wird die Spannung an Pin 7 von U6 und an Pin 1 von U7 überprüft. Die Spannung an Pin 7 von U6 soll einen Wert von 50 mV und an Pin 1 von U7 0 V betragen.

Nachdem alle Spannungen überprüft worden sind, wird die Detektordiode eingelötet. Jetzt wird ein Rauschsignal mit einer Leistung von -20 dbm auf den Eingang des IF-Prozessors gegeben. Das digitale Dämpfungsglied wird auf 3,5 db gesetzt. Das ergibt eine Ausgangsleistung von -2 dbm. Dazu wird die Spannung am Ausgang der Leistungsmessung, TPower, gemessen.

Die Spannung proportional zur Eingangsleistung hat einen Wert von 0,26 V. Da die Schaltung eine Spannung von 0 V bis +5 V ausgeben soll, sollte die Spannung bei nominaler Ausgangsleistung der RF-Schaltung bei 2,5 V liegen. Das nur ca. ein Zehntel der Spannung ausgegeben wird liegt daran, dass die Empfindlichkeit der Detektordiode anders als erwartet ist. Die Schaltung muss also so verändert werden, dass die Verstärkung um ungefähr ein Zehnfaches größer ist.

Die einfachste Art dies zu erreichen ist, die Verstärkung des ersten Operationsverstärkers zu erhöhen. Dieser hat eine Verstärkung von $G = 1 + \frac{R_{37}}{R_{41}} = 10$. Zusätzlich muss eine Verstärkung von $\frac{2,5 V}{0,26 V} = 9,542$ hinzukommen. Damit ergibt sich eine Gesamtverstärkung von 95,42 und ein neuer Widerstandswert für R_{37} von 95,42 Ω . Da es diesen Wert in der E24-Reihe nicht gibt, wird ein Widerstand von 100 Ω verwendet.

Nachdem die Schaltung modifiziert wurde, wird ein Spannungswert an TPower von 2,65 V gemessen. Tabelle 9.6.2 und Abbildung 9.6.9 zeigen die Spannungsänderungen an TPower bei sich ändernder Ausgangsleistung.

Tabelle 9.6.2: Leistungsmessung

Leistung [dbm]	Spannung [V]
1	5.300
-2	2.650
-5	1.370
-8	0.680
-11	0.360
-14	0.180
-17	0.090
-20	0.050
-23	0.029
-26	0.018
-29	0.012

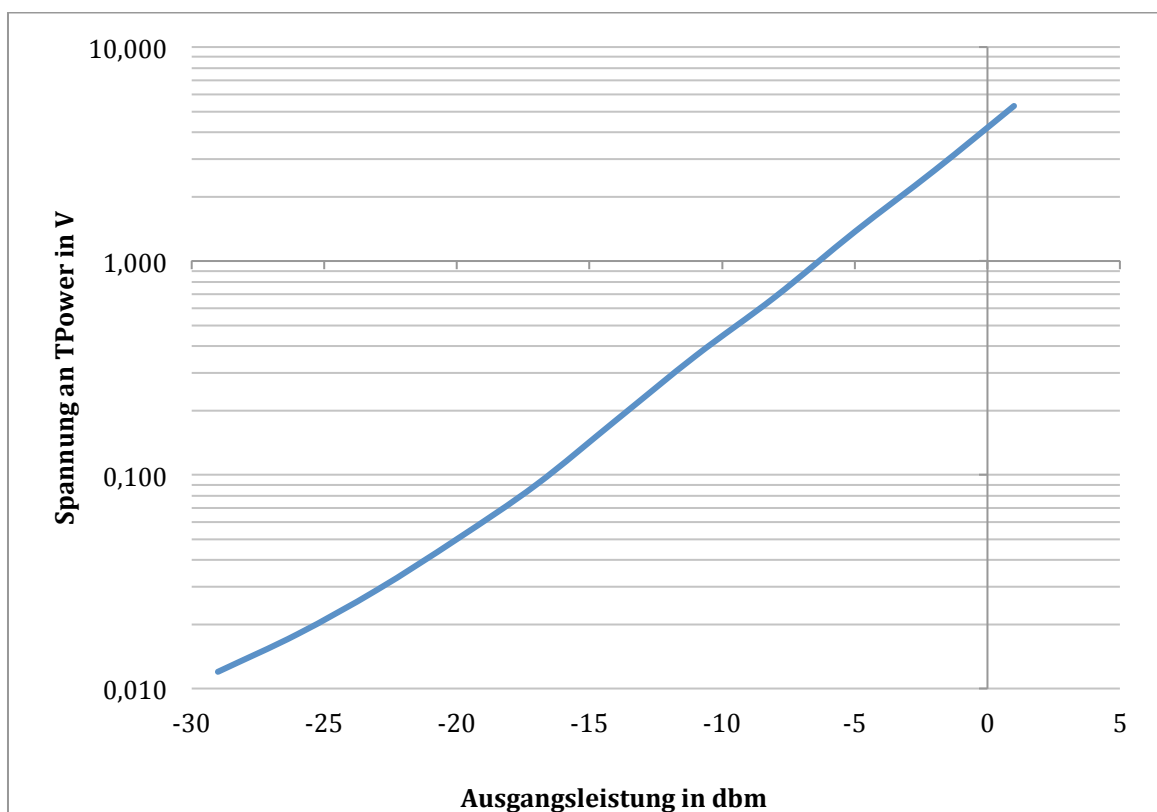


Abbildung 9.6.9: Ausgangsleistung zu Spannung an TPower

Die Spannung ändert sich zur Ausgangsleistung wie gewünscht. Mit dieser Spannung lässt sich später mit Hilfe eines Mikrocontrollers das digitale Dämpfungsglied steuern.

Nachdem die Änderung der Spannung zur Ausgangsleistung gemessen wurde, wird die Spannungsvariation über der Frequenz bei gleich bleibender Eingangsleistung gemessen. Dafür wird an den Eingang des IF-Prozessors ein Signal von 25 MHz bis 2,5 GHz mit einer konstanten Leistung von -24 db, -20 db des Funktionsgenerators, -3 db Dämpfungsglied und -1 db Dämpfung der Leitung, angelegt. Die Spannung der Leistungsmessung wird mit einem Oszilloskop aufgenommen. Abbildung 9.6.10 zeigt die aufgenommene Spannung.

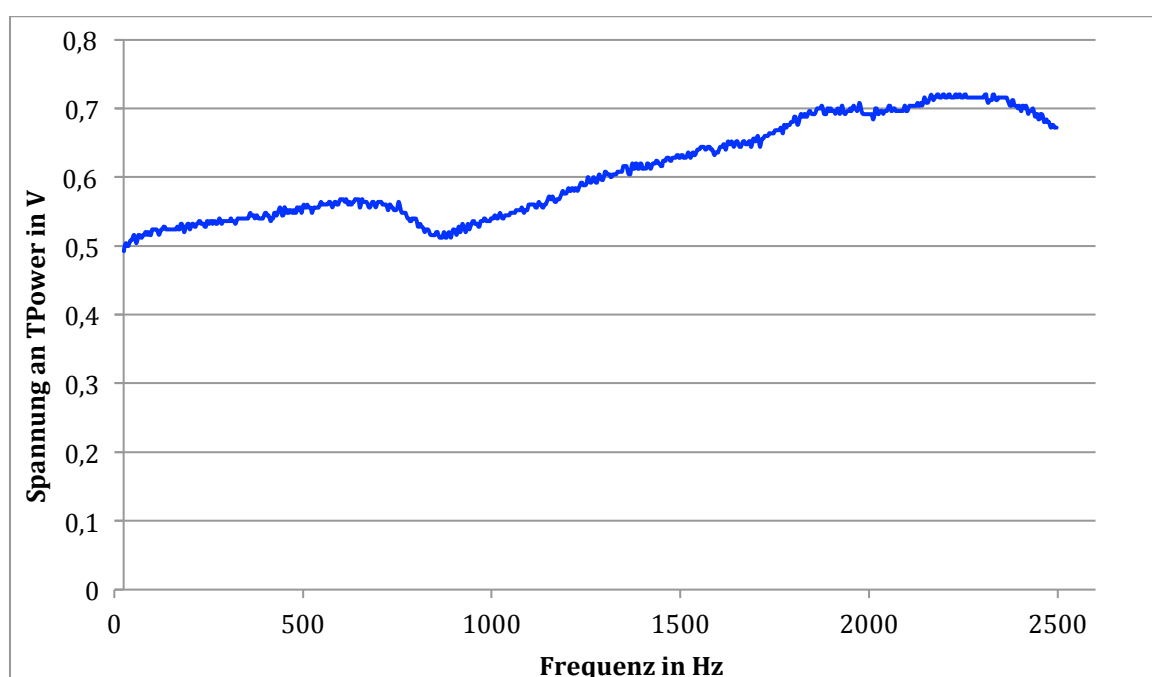


Abbildung 9.6.10: Spannung der Leistungsmessung zur Frequenz

Die Abweichung der Spannung beträgt über das gesamte Frequenzband 0,21 V. Diese Abweichung tritt aufgrund des Gain Equalizers auf da dieser so konzipiert ist, dass er das Kabel vom IF-Prozessor zum Spektrometer kompensiert. Für die Leistungsmessung ist diese Abweichung nicht störend.

10. Zusammenfassung und Ausblick

10.1 Zusammenfassung

Ziel dieser Bachelorarbeit war es, einen Prototyp eines IF-Prozessors zu entwickeln, der ein Frequenzband von 25 bis 300 MHz und 25 bis 2.500 MHz abdeckt. Diese beiden Frequenzbereiche sollten umgeschaltet werden können. Dabei sollte die Leistung des Eingangssignals so angepasst werden, dass das Ausgangssignal eine Leistung zwischen -5 dbm bis 0 dbm erreicht. Der IF-Prozessor sollte eine gute Anpassung besitzen, um gut in größere Systeme integriert werden zu können.

Das Ergebnis dieser Bachelorarbeit ist ein entwickelter Prototyp der alle Anforderungen erfüllt. Alle Messungen sind erfolgreich verlaufen. Die Serienproduktion kann auf der Grundlage dieses Prototyps gestartet werden.

10.2 Einsatz des IF-Prozessors

Eingesetzt wird der IF-Prozessor in zwei verschiedenen Empfängern. Zum einen, wie auch in der Einleitung beschrieben, im K-Band-Empfänger und zum anderen in einem Ultrabreitbandempfänger (UBB-Empfänger).

Im K-Band-Empfänger werden 28 IF-Prozessoren eingesetzt. Dieser Empfänger wird voraussichtlich Mitte 2012 in Betrieb genommen. Der UBB-Empfänger wird vier IF-Prozessoren beherbergen und voraussichtlich Ende 2011 in Betrieb genommen.

Des weiteren ist der IF-Prozessor so aufgebaut, bezüglich des Formats und wechselbarer Filter, dass ein universeller Einsatz vor jedem Spektrometer möglich ist.

Tabellen- und Abbildungsverzeichnis

Tabelle 5.4.1	Einstellen der Dämpfung über Pin 16 und 17 [5.4]	45
Tabelle 5.4.2	Einstellen der Dämpfung parallel über Pin 19 bis 24 [5.4]	45
Tabelle 5.6.1	Excel-Tabelle zur Berechnung des Leistungsteilers	50
Tabelle 5.8.1	Tabelle zur Bestimmung der Bauteilreihenfolge (ca. 0 – 2,5 GHz)	53
Tabelle 5.8.2	Tabelle zur Bestimmung der Bauteilreihenfolge (ca. 0 – 0,3 GHz)	53
Tabelle 9.6.1	Berechnete und gemessene Rauschtemperatur	82
Tabelle 9.6.2	Leistungsmessung	85
Abbildung 2.1	Aufgenommener Abschnitt des Himmels per optischem Teleskop und dem Radioteleskop Effelsberg [1]	9
Abbildung 2.1.1	Max-Planck-Institut für Radioastronomie in Bonn	10
Abbildung 2.1.2	12m-Radioteleskop in Chile [2.1.2]	11
Abbildung 2.2.1	Radioteleskop Effelsberg [2.2.1]	12
Abbildung 2.2.2	Strahlengang am Radioteleskop [2.2.2]	13
Abbildung 2.3.1	System Layout des K-Band Empfängers	14
Abbildung 3.1.1	Mikrostreifenleitung	15
Abbildung 3.1.2	Symmetrische Streifenleitung	16
Abbildung 3.1.3	Grounded Coplanar Leiterbahn	17
Abbildung 3.4.1	Kompressionspunkt eines Verstärkers (NBB310)	23
Abbildung 3.5.1	Zweiter	24
Abbildung 3.5.2	S-Parameter eines Bandpasses	25
Abbildung 4.1.1	Benutzeroberfläche zur Berechnung einer Koplunar-Leiterbahn. 26	
Abbildung 4.2.1	Simulation mit Advanced Designer System 2009	27
Abbildung 4.3.1	Benutzeroberfläche von Altium Designer Summer 08	28
Abbildung 4.3.2	Benutzeroberfläche, um Platinen zu entwickeln	29

Abbildung 4.3.3	Platinenausschnitt in der 2D-Ansicht	30
Abbildung 5.1.1	Verhalten von S21, S11 und S22 des 0,3 GHz und 2,5 GHz Filters	32
Abbildung 5.1.2	Verhalten von S21, S11 und S22 bei Reihenschaltung der Filter	32
Abbildung 5.1.3	Erste Struktur des IF-Prozessors.....	34
Abbildung 5.2.1	Dämpfung des Eingangs zu den Ausgängen [5.2]	35
Abbildung 5.2.2	Reflexionsverluste der Schalter [5.2]	36
Abbildung 5.2.3	Kompressionspunkt der Schalter [5.2].....	36
Abbildung 5.2.4	Ansteuerschaltung des Schalters HMC232LP4 von Hittite [5.2]..	37
Abbildung 5.3.1	Gehäuseformen des NBB-310 und NBB-312 [5.3]	38
Abbildung 5.3.2	S21 der Verstärker NBB-310 und NBB-312 [5.3]	39
Abbildung 5.3.3	Dämpfung des Signals zwischen Ausgang und Eingang [5.3]	40
Abbildung 5.3.4	Reflexionsverluste S11 der Verstärker [5.3]	40
Abbildung 5.3.5	Reflexionsverluste S22 der Verstärker [5.3]	41
Abbildung 5.3.6	Verhalten des Kompressionspunktes der Verstärker [5.3]	41
Abbildung 5.3.7	Beschaltung der Verstärker [5.3]	42
Abbildung 5.4.1	Interne Verluste und einstellbare Dämpfung [5.4]	43
Abbildung 5.4.2	Reflexionsverluste des Ein- und Ausgangs [5.4]	44
Abbildung 5.4.3	Anschlüsse des digitalen Dämpfungsgliedes HMC624LP4 [5.4].	44
Abbildung 5.6.1	Ungleicher Leistungsteiler	47
Abbildung 5.6.2	Messung der S-Parameter bei idealem Leistungsteiler	48
Abbildung 5.6.3	Messung der S-Parameter bei 1mm Abstand der Widerstände ..	48
Abbildung 5.6.4	Messung der S-Parameter bei 5mm Abstand der Widerstände ..	49
Abbildung 5.7.1	Schaltung und Verhalten eines Schwingkreises	51
Abbildung 5.7.2	Gain Equalizer und sein Verhalten	52
Abbildung 5.8.1	Struktur des IF-Prozessors	54
Abbildung 6.3.1	Programmoberfläche, um Symbole für Bausteine zu erstellen....	56
Abbildung 6.3.2	Programmoberfl., um Footprints und 3D-Modelle zu erstellen	57

Abbildung 7.1.1	Aufbau der Platine	60
Abbildung 7.1.2	Eingegebene Werte für einen 50 Ohm Leitungswellenwiderstand.....	61
Abbildung 7.1.3	Vorbereitete Platine des IF-Prozessors	61
Abbildung 8.1.1	Gehäuse mit transparent dargestelltem Deckel.....	64
Abbildung 9.1.1	Schaltplan des Testadapters	65
Abbildung 9.1.2	Testadapter für den IF-Prozessor.....	66
Abbildung 9.2.1	Bestückte Platine im Reflow-Ofen	67
Abbildung 9.2.2	Gelötete Platine des IF-Prozessors	68
Abbildung 9.3.1	Eingebaute Platine im Gehäuse	69
Abbildung 9.4.1	Teilabschnitte des HF-Pfades.....	70
Abbildung 9.4.2	S-Parameter des IF-Prozessors ohne Filter	71
Abbildung 9.4.3	S-Parameter des IF-Prozessor mit 2.500 MHz Filter	71
Abbildung 9.4.4	S-Parameter des IF-Prozessor mit 300 MHz Filter.....	72
Abbildung 9.5.1	Gemessene Slope für den Einsatzbereich.....	73
Abbildung 9.5.2	Angepasster Gain Equalizer	74
Abbildung 9.5.3	IF-Prozessor mit und ohne Gain Equalizer	74
Abbildung 9.6.1	S-Parameter des Frequenzbereichs bis 300 MHz.....	75
Abbildung 9.6.2	S-Parameter des Frequenzbereichs bis 2.500 MHz.....	76
Abbildung 9.6.3	Messung des Kompressionspunktes bei 300 MHz.....	77
Abbildung 9.6.4	1db-Kompressionspunkt des IF-Prozessors.....	78
Abbildung 9.6.5	Aufgenommene Daten bei 1.220 MHz.....	79
Abbildung 9.6.6	Zeitliche Stabilität bei 1.220 MHz	80
Abbildung 9.6.7	Zeitliche Stabilität bei 915 MHz und 1.220 MHz	81
Abbildung 9.6.8	Berechnete und gemessene Rauschtemperatur	83
Abbildung 9.6.9	Ausgangsleistung zu Spannung an TPower.....	85
Abbildung 9.6.10	Spannung der Leistungsmessung zur Frequenz	86

Literaturverzeichnis

- [1] ©VLT: Alves et al. (2001); ©Effelsberg – Hotzel et al. (2002)
- [2] <http://www.mpifr-bonn.mpg.de>
(Stand: 15.02.2011)
- [2.1.2] http://www.mpifr-bonn.mpg.de/div/mm/apex/handover-images/APEX_handover_001-half.jpg
(Stand: 22.02.2011)
- [2.2.1] Fotografie von Alexander Busch
MPIfR-Bonn (2010)
- [2.2.2] http://www.mpifr-bonn.mpg.de/bildobjekte/techn_daten_1/Web_Zoom.gif
(Stand: 15.02.2011)
- [3.2.1] David M.Pozar: Microwave Engineering
3rd Edition
John Wiley & Sons, Inc.
- [3.2.2] J. Detlefsen und U. Siart: Grundlagen der Hochfrequenztechnik
3. Auflage
Oldenbourg Verlag München
- [3.2.3] <http://www.microwaves101.com/encyclopedia/why50ohms.cfm>
(Stand 16.02.2011)

- [3.3] David M.Pozar: Microwave Engineering
3rd Edition
John Wiley & Sons, Inc.
- [3.5] <http://www.microwaves101.com/encyclopedia/sparameters.cfm>
(Stand: 15.02.2011)
- [5.2] Datenblätter der Schalter HMC232LP4 und HMC349LP4C von Hittite;
hmc232lp4.pdf und hmc349lp4c.pdf von <http://www.hittite.com>
(Stand: 22.02.2011)
- [5.3] Datenblätter der Verstärker NBB-310 und NBB-312 der Firma RF Micro
Devices; Nbb-310DS.pdf und Nbb-312DS.pdf von <http://www.rfmd.com>
(Stand 22.02.2011)
- [5.4] Datenblatt des digitalen Dämpfungsglied HMC624LP4 von Hittite;
hmc624lp4.pdf von <http://www.hittite.com>
(Stand 22.02.2011)
- [7.1] <http://de.wikipedia.org/wiki/Europakarte>
(Stand: 15.02.2011)

Anhang A

Tabelle zur Erstellung der Bauteilreihenfolge

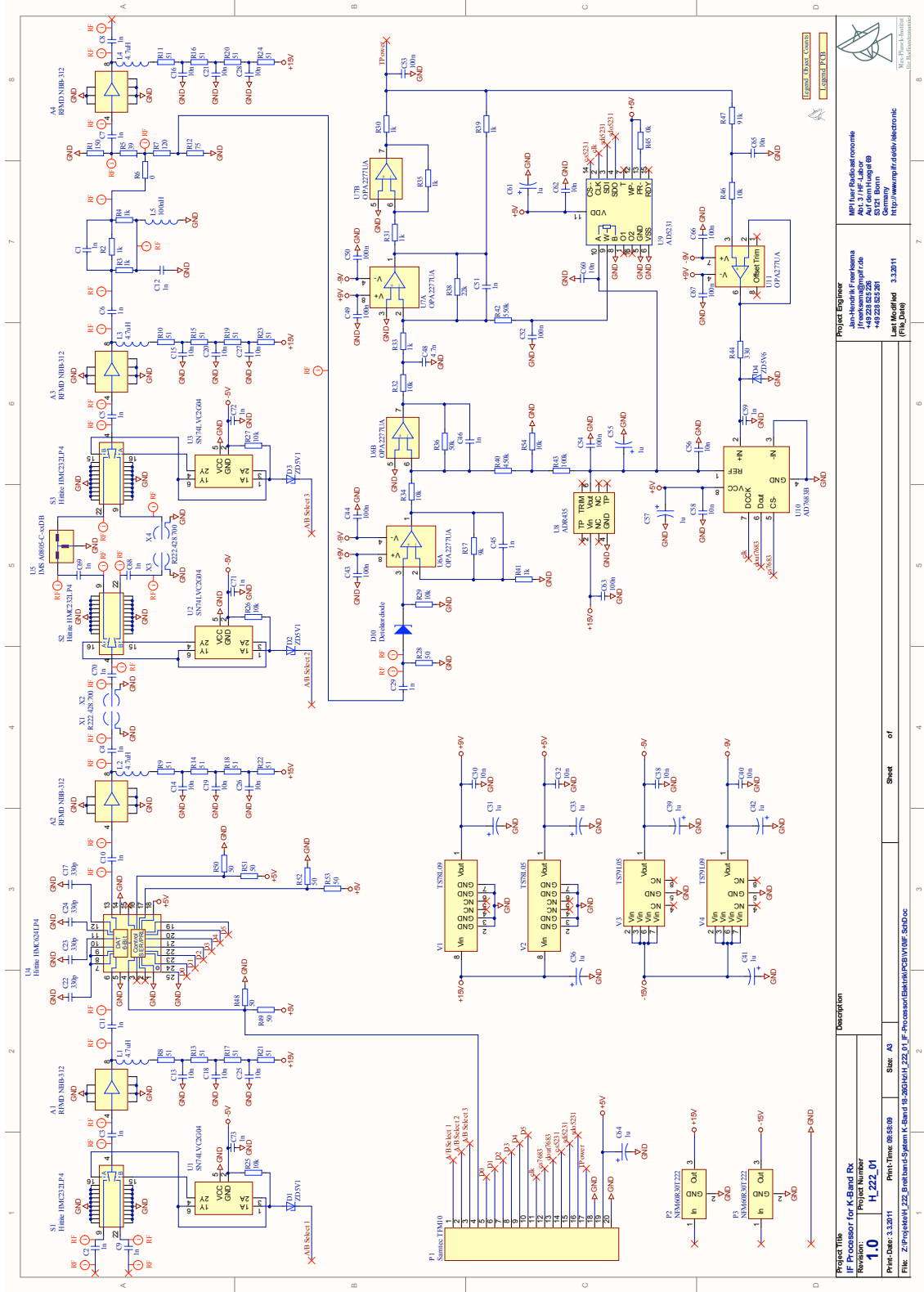
Struktur des IF-Prozessors für eine Frequenzbandbreite von 2.500 MHz								
Component	Identification	Gain	Gain	Noise Figure	Noise Temp.	After every component		Comp. Point
						Power	Noise Temp.	
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-21.40 dbm	110.31 K	27
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-8.90 dbm	947.09 K	14
Digi. Attenuator	HMC624LP4	-5.00 db	0.316	10.00 db	2610.00 K	-13.90 dbm	1149.69 K	30
Digi. Attenuator	Insertion Loss	-2.00 db	0.631	2.00 db	170.00 K	-15.90 dbm	1191.42 K	30
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-3.40 dbm	1427.25 K	14
TP2.5G		-1.00 db	0.794	1.00 db	75.09 K	-4.40 dbm	1428.89 K	30
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-5.80 dbm	1431.93 K	27
Attenuator	IMS A0805-C-09	-9.00 db	0.126	9.00 db	2013.55 K	-14.80 dbm	1508.48 K	30
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-16.20 dbm	1541.80 K	27
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-3.70 dbm	1844.97 K	14
GainEqualizer		-5.00 db	0.316	5.00 db	627.06 K	-8.70 dbm	1809.20 K	30
Splitter		-6.00 db	0.251	6.00 db	864.51 K	-14.70 dbm	1873.29 K	30
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-2.20 dbm	2052.19 K	14
Input Power =		-20.00 dbm	Gain =		17.80 db			
		1.00E-02 mW	Bandbreite =		2500 MHz			
Output Power =		-2.20 dbm	Noise Temp. =		2052.19 K			

Struktur des IF-Prozessors für eine Frequenzbandbreite von 300 MHz								
Component	Identification	Gain	Gain	Noise Figure	Noise Temp.	After every component		Comp. Point
						Power	Noise Temp.	
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-30.61 dbm	110.31 K	27
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-18.11 dbm	947.09 K	14
Digi. Attenuator	HMC624LP4	-5.00 db	0.316	10.00 db	2610.00 K	-23.11 dbm	1149.69 K	30
Digi. Attenuator	Insertion Loss	-2.00 db	0.631	2.00 db	170.00 K	-25.11 dbm	1191.42 K	30
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-12.61 dbm	1427.25 K	14
TP2.5G		-1.00 db	0.794	1.00 db	75.09 K	-13.61 dbm	1428.89 K	30
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-15.01 dbm	1431.93 K	27
TP0.3G		-1.00 db	0.794	1.00 db	75.06 K	-16.01 dbm	1434.79 K	30
Switch	HMC232LP4	-1.40 db	0.724	1.40 db	110.31 K	-17.41 dbm	1440.07 K	27
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-4.91 dbm	1480.12 K	14
GainEqualizer		-5.00 db	0.316	5.00 db	627.06 K	-9.91 dbm	1482.45 K	30
Splitter		-6.00 db	0.251	6.00 db	864.51 K	-15.91 dbm	1492.60 K	30
Amplifier	NBB-312	12.50 db	17.783	4.90 db	606.19 K	-3.41 dbm	1520.96 K	14
Input Power =		-29.21 dbm	Gain =		25.80 db			
		1.20E-03 mW	Bandbreite =		300 MHz			
Output Power =		-3.41 dbm	Noise Temp. =		1520.96 K			

Noise Figure in Noise Temp.	
1.40 dB	110.31 K
Umrechnung mit:	
$T = 290K \cdot \left(10^{\frac{NF(db)}{10}} - 1 \right)$	

Berechnung: Owen-Splitter	
S21	R = [Ω]
-6.00 dB	
R1 = 37.35	
R2 = 150.48	
R3 = 120.49	
R4 = 74.88	
S21:	-6.00 dB
S31:	-14.01 dB
Noise Temp.:	864.51 K

Anhang B



Anhang C

Stückliste

Designator	Anzahl	Bezeichnung	Hersteller	Beschreibung	Footprint
A1, A2, A3, A4	4	NBB-312	RF Micro Devices	Verstärker	RFMD NBB-312
C1, C2, C3, C4, C5, C6, C7, C8, C9, C10, C11, C12, C29, C68, C69, C70	16	1nF		Kondensator	0402
C13, C14, C15, C16, C18, C19, C20, C21, C25, C26, C27, C28, C30, C32, C38, C40, C56, C58, C60, C62, C65	21	10nF		Kondensator	0805
C17, C22, C23, C24	4	330pF		Kondensator	0402
C31, C33, C36, C39, C41, C42, C55, C57, C61, C64	10	1uF		Kondensator, Tantal	1206
C43, C44, C49, C50, C52, C53, C54, C63, C66, C67	10	100nF		Kondensator	0805
C45, C46, C51, C59, 71, C72, C73	7	1nF		Kondensator	0805
C48	1	4,7nF		Kondensator	0805
D1, D2, D3	3	ZD5V1		Z-Diode 5,1V	MiniMelf 0204
D4	1	ZD5V6		Z-Diode 5,6V	MiniMelf 0204
D10	1			Tunnel Diode	
L1, L2, L3, L4	4	4,7uH		Spule	0805
L5	1	100nH		Spule	Inductor Coilcraft Micro 0906
P1	1	TFM110-01-S-D-LC	Samtec	Stecker	TFM10
P2, P3	2	NFM60R30T22		PI-Filter	NFM60R
R1	1	150Ω		Widerstand	0402
R2, R3, R4	3	1kΩ		Widerstand	0402
R5	1	39Ω		Widerstand	0402
R6	1	0Ω		Widerstand	0402
R7	1	120Ω		Widerstand	0402
R8, R9, R10, R11, R13, R14, R15, R16, R17, R18, R19, R20, R21, R22, R23, R24	16	51Ω		Widerstand	1206
R12	1	150Ω		Widerstand	0402
R25, R26, R27, R29, R32, R34, R46, R51	8	10kΩ		Widerstand	0805
R28	1	51Ω		Widerstand	0402
R30, R31, R33, R35, R39, R41	6	1kΩ		Widerstand	0805
R36	1	51kΩ		Widerstand	0805
R37	1	9kΩ		Widerstand	0805
R38	1	22kΩ		Widerstand	0805
R40	1	449kΩ		Widerstand	0805
R42	1	553kΩ		Widerstand	0805
R43	1	100kΩ		Widerstand	0805
R44	1	330Ω		Widerstand	0805
R45	1	0Ω		Widerstand	0805
R47	1	91kΩ		Widerstand	0805
R48, R49, R50, R51, R52, R53	6	51Ω		Widerstand	0805
S1, S2, S3	3	HMC232LP4	Hittite	Schalter	QFN24 4x4mm
U1, U2, U3	3	SN74LVC2G04	Texas Instruments	Dual-Inverter	SOT-23 A
U4	1	HMC624LP4	Hittite	Digitales Dämpfungsglied	SMT24 4x4mm
U5	1	A0805-C-9DB	IMS	Dämpfungsglied	0805
U6, U7	2	OPA2277UA	Texas Instruments	Operationsverstärker	SO-8 N
U8	1	ADR435	Analog Devices	+5V Referenzspannung	SO-8 N
U9	1	AD5231	Analog Devices	Digitales Potentiometer	RU-16
U10	1	AD7683B	Analog Devices	Analog/Digital-Wandler	RM-8
U11	1	OPA277UA	Texas Instruments	Operationsverstärker	SO-8 N
V1	1	TS78L09	Taiwan Semiconductor	Spannungswandler (15V -> +9V)	SO-8 N
V2	1	TS78L05	Taiwan Semiconductor	Spannungswandler (15V -> +5V)	SO-8 N
V3	1	TS79L05	Taiwan Semiconductor	Spannungswandler (15V -> -5V)	SO-8 N
V4	1	TS79L09	Taiwan Semiconductor	Spannungswandler (15V -> -9V)	SO-8 N
X1, X2, X3, X4	4	SMP R222.428.700	Radiall	Stecker	Radiall SMP Hole

Anhang D

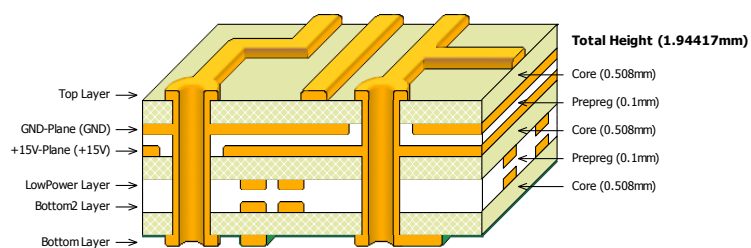
Leiterplattenaufbau der Platine „IF Processor“

Anzahl der Lagen: 6

- 1.: Top Layer
- 2.: Signal GND
- 3.: +15V
- 4.: LowPower Layer
- 5.: Bottom2 Layer
- 6.: Bottom Layer

Anzahl der Kerne: 3

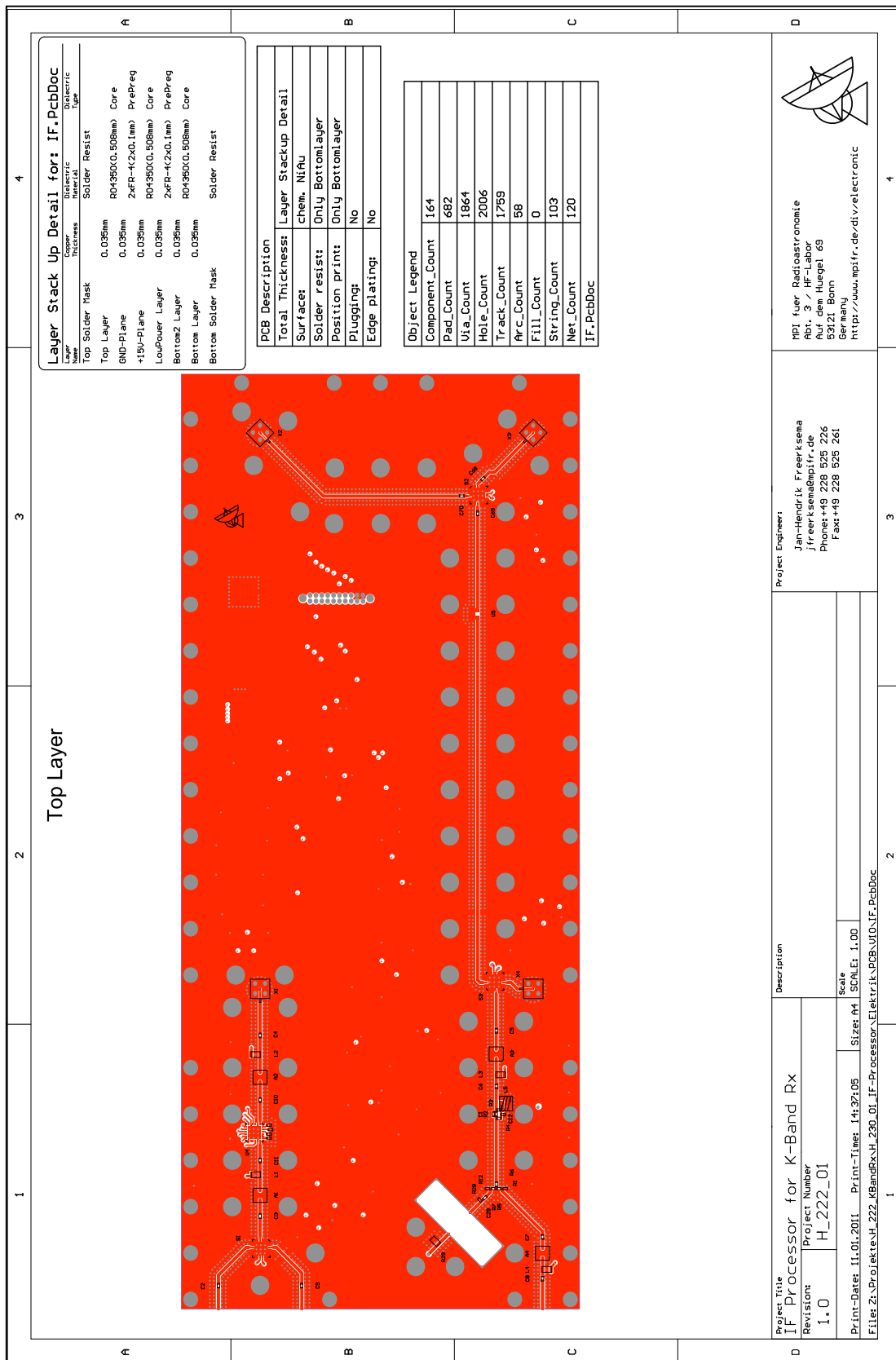
alle Kerne RO4350; $\epsilon_r = 3,48$; Dicke: 0,508mm



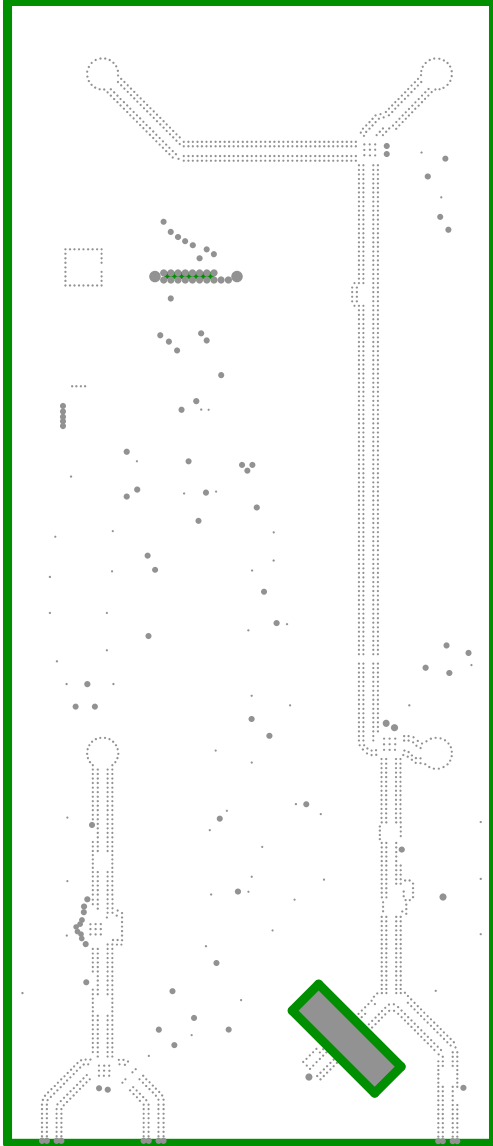



Gesamthöhe der Platine: ca. 1,9mm

Kupfer: 35 μ m
Oberfläche: chem. Ni/Au
Bestückungsdruck Top Layer: Nein
Bestückungsdruck Bottom Layer: Ja
Lötstopplack: Bottom Layer

Anhang E - 1



Anhang E - 2

1	2	3	4																																								
GND Plane																																											
																																											
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <th colspan="4">Layer Stack Up Detail for: IF_PcbDoc</th> </tr> <tr> <th>Layer Name</th> <th>Material</th> <th>Thickness</th> <th>Is Solder Resist</th> </tr> <tr> <td>Top Solder Mask</td> <td></td> <td></td> <td></td> </tr> <tr> <td>Top Layer</td> <td>RO4350(O, 508mm)</td> <td>0,095mm</td> <td>Core</td> </tr> <tr> <td>GND-Plane</td> <td>2xFR-4(2x0,1mm)</td> <td>0,095mm</td> <td>PrePreg</td> </tr> <tr> <td>+15V-Plane</td> <td>RO4350(O, 508mm)</td> <td>0,095mm</td> <td>Core</td> </tr> <tr> <td>LowPower Layer</td> <td>2xFR-4(2x0,1mm)</td> <td>0,095mm</td> <td>PrePreg</td> </tr> <tr> <td>Bottom2 Layer</td> <td>RO4350(O, 508mm)</td> <td>0,095mm</td> <td>Core</td> </tr> <tr> <td>Bottom Layer</td> <td>RO4350(O, 508mm)</td> <td>0,095mm</td> <td>Core</td> </tr> <tr> <td>Bottom Solder Mask</td> <td></td> <td></td> <td></td> </tr> </table>				Layer Stack Up Detail for: IF_PcbDoc				Layer Name	Material	Thickness	Is Solder Resist	Top Solder Mask				Top Layer	RO4350(O, 508mm)	0,095mm	Core	GND-Plane	2xFR-4(2x0,1mm)	0,095mm	PrePreg	+15V-Plane	RO4350(O, 508mm)	0,095mm	Core	LowPower Layer	2xFR-4(2x0,1mm)	0,095mm	PrePreg	Bottom2 Layer	RO4350(O, 508mm)	0,095mm	Core	Bottom Layer	RO4350(O, 508mm)	0,095mm	Core	Bottom Solder Mask			
Layer Stack Up Detail for: IF_PcbDoc																																											
Layer Name	Material	Thickness	Is Solder Resist																																								
Top Solder Mask																																											
Top Layer	RO4350(O, 508mm)	0,095mm	Core																																								
GND-Plane	2xFR-4(2x0,1mm)	0,095mm	PrePreg																																								
+15V-Plane	RO4350(O, 508mm)	0,095mm	Core																																								
LowPower Layer	2xFR-4(2x0,1mm)	0,095mm	PrePreg																																								
Bottom2 Layer	RO4350(O, 508mm)	0,095mm	Core																																								
Bottom Layer	RO4350(O, 508mm)	0,095mm	Core																																								
Bottom Solder Mask																																											
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <th colspan="2">PCB Description</th> </tr> <tr> <td>Total Thickness:</td> <td>Layer Stackup Detail</td> </tr> <tr> <td>Surface:</td> <td>chem. Ni/Au</td> </tr> <tr> <td>Solder resist:</td> <td>Only BottomLayer</td> </tr> <tr> <td>Position print:</td> <td>Only BottomLayer</td> </tr> <tr> <td>Plugging:</td> <td>No</td> </tr> <tr> <td>Edge plating:</td> <td>No</td> </tr> </table>				PCB Description		Total Thickness:	Layer Stackup Detail	Surface:	chem. Ni/Au	Solder resist:	Only BottomLayer	Position print:	Only BottomLayer	Plugging:	No	Edge plating:	No																										
PCB Description																																											
Total Thickness:	Layer Stackup Detail																																										
Surface:	chem. Ni/Au																																										
Solder resist:	Only BottomLayer																																										
Position print:	Only BottomLayer																																										
Plugging:	No																																										
Edge plating:	No																																										
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <th colspan="2">Object Legend</th> </tr> <tr> <td>Component_Count</td> <td>164</td> </tr> <tr> <td>Pad_Count</td> <td>682</td> </tr> <tr> <td>Via_Count</td> <td>1864</td> </tr> <tr> <td>Hole_Count</td> <td>2006</td> </tr> <tr> <td>Track_Count</td> <td>1759</td> </tr> <tr> <td>Arc_Count</td> <td>58</td> </tr> <tr> <td>Fill_Count</td> <td>0</td> </tr> <tr> <td>String_Count</td> <td>103</td> </tr> <tr> <td>Net_Count</td> <td>120</td> </tr> <tr> <td colspan="2">IF_PcbDoc</td> </tr> </table>				Object Legend		Component_Count	164	Pad_Count	682	Via_Count	1864	Hole_Count	2006	Track_Count	1759	Arc_Count	58	Fill_Count	0	String_Count	103	Net_Count	120	IF_PcbDoc																			
Object Legend																																											
Component_Count	164																																										
Pad_Count	682																																										
Via_Count	1864																																										
Hole_Count	2006																																										
Track_Count	1759																																										
Arc_Count	58																																										
Fill_Count	0																																										
String_Count	103																																										
Net_Count	120																																										
IF_PcbDoc																																											
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td>Project Title</td> <td>IF Processor for K-Band Rx</td> </tr> <tr> <td>Revision</td> <td>1.0</td> </tr> <tr> <td>Project Number</td> <td>H_222_01</td> </tr> <tr> <td>Print-Date:</td> <td>11.01.2011</td> </tr> <tr> <td>Print-Time:</td> <td>14:37:06</td> </tr> <tr> <td>Scale:</td> <td>SCALE: 1.00</td> </tr> <tr> <td>Size:</td> <td>A4</td> </tr> <tr> <td colspan="2">Files Z:\Projekte\H_222_KBandRx_V_230_01_IF-Processor\Elektronik\PCB\10-IF_PcbDoc</td> </tr> </table>		Project Title	IF Processor for K-Band Rx	Revision	1.0	Project Number	H_222_01	Print-Date:	11.01.2011	Print-Time:	14:37:06	Scale:	SCALE: 1.00	Size:	A4	Files Z:\Projekte\H_222_KBandRx_V_230_01_IF-Processor\Elektronik\PCB\10-IF_PcbDoc		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td colspan="2">Project Engineer:</td> </tr> <tr> <td colspan="2">Jan-Hendrik Freerksena</td> </tr> <tr> <td colspan="2">jfreerksena@mpifr.de</td> </tr> <tr> <td>Phone:</td> <td>+49 228 525 226</td> </tr> <tr> <td>Fax:</td> <td>+49 228 525 261</td> </tr> </table>		Project Engineer:		Jan-Hendrik Freerksena		jfreerksena@mpifr.de		Phone:	+49 228 525 226	Fax:	+49 228 525 261														
Project Title	IF Processor for K-Band Rx																																										
Revision	1.0																																										
Project Number	H_222_01																																										
Print-Date:	11.01.2011																																										
Print-Time:	14:37:06																																										
Scale:	SCALE: 1.00																																										
Size:	A4																																										
Files Z:\Projekte\H_222_KBandRx_V_230_01_IF-Processor\Elektronik\PCB\10-IF_PcbDoc																																											
Project Engineer:																																											
Jan-Hendrik Freerksena																																											
jfreerksena@mpifr.de																																											
Phone:	+49 228 525 226																																										
Fax:	+49 228 525 261																																										
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td colspan="2">  </td> </tr> <tr> <td colspan="2"> MPI fuer Radioastronomie Abt. 3 / IF-Lab0 Aufm Hügel 69 53121 Bonn Germany http://www.mpifr.de/div/electronic </td> </tr> </table>						MPI fuer Radioastronomie Abt. 3 / IF-Lab0 Aufm Hügel 69 53121 Bonn Germany http://www.mpifr.de/div/electronic																																					
																																											
MPI fuer Radioastronomie Abt. 3 / IF-Lab0 Aufm Hügel 69 53121 Bonn Germany http://www.mpifr.de/div/electronic																																											
1	2	3	4																																								

Anhang E - 3

1
2
3
4

A
B
C
D

Layer Stack Up Detail for: IF.PcbDoc

Layer Name	Thickness	Material	PreProc Type
Top Solder Mask	0.095mm	Solder Resist	
Top Layer	0.095mm	R04350(X.508mm)	Core
GND-Plane	0.095mm	2xFB-4(2x0.1mm)	PrePreg
+15V-Plane	0.095mm	R04350(X.508mm)	Core
LowPower Layer	0.095mm	2xFB-4(2x0.1mm)	PrePreg
Bottom2 Layer	0.095mm	R04350(X.508mm)	Core
Bottom Layer	0.095mm	Solder Resist	
Bottom Solder Mask	0.095mm	Solder Resist	

PCB Description

Total Thickness:	Layer Stackup Detail
Surface:	chem. Ni/Au
Solder resist:	Only Bottomlayer
Position print:	Only Bottomlayer
Plugging:	No
Edge plating:	No

Object Legend

Component_Count	164
Pad_Count	682
Via_Count	1864
Hole_Count	2006
Track_Count	1769
Arc_Count	58
Fill_Count	0
String_Count	103
Net_Count	120
IF_PcbDoc	

+15V Plane

Project Information:

Project Title	IF-processor for K-Band Rx		
Revision	Project Number	H_222_01	
Print-Date: 11.01.2011	Print-Time: 14:37:06	Size: A4	Scale: 1:00
Files: Z:\Projekt\tech\222_KBandRx_H_230_01_IF-processor\Elektrik\PCB\U00\IF_PcbDoc			

Project Engineer:

Jan-Hendrik Freerksema
jfreerksema@mpifr.de
Phone: +49 228 525 226
Fax: +49 228 525 261

MPFR Logo:

MPFR fuer Radioastronomie
Box 3 / IF-Labor
Aufm Hügel 69
53121 Bonn
Germany
<http://www.mpifr.de/div/electronic>

1
2
3
4

Anhang E - 4

1
2
3
4

A
B
C
D

Layer Stack Up Detail for: IF.PcbDoc

Layer Name	Thickness	Material	Prepreg Type
Top Solder Mask		Solder Resist	
Top Layer	0.095mm	RO4350(X.508mm)	Core
GND-Plane	0.095mm	2xFB-4(2x0.1mm)	PrePreg
+15V-Plane	0.095mm	RO4350(X.508mm)	Core
LowPower Layer	0.095mm	2xFB-4(2x0.1mm)	PrePreg
Bottom2 Layer	0.095mm	RO4350(X.508mm)	Core
Bottom Layer	0.095mm	Solder Resist	

LowPower Layer

PCB Description

Total Thickness:	Layer Stackup Detail
Surface:	chem. Ni/Au
Solder resist:	Only Bottomlayer
Position print:	Only Bottomlayer
Plugging:	No
Edge plating:	No

Object Legend

Component_Count	164
Pad_Count	682
Via_Count	1864
Hole_Count	2006
Track_Count	1769
Arc_Count	58
Fill_Count	0
String_Count	103
Net_Count	120

IF.PcbDoc

Project Title
IF-processor for K-Band Rx


Revision
1.0

Print-Date: 11.01.2011 **Print-Time:** 14:32:06 **Size:** A4 **Scale:** 1:00

Files: Z:\Projekt\tech\222_KBandRx_H_230_OI_IF-processor\Elektrik\PCB\UO\IF_PcbDoc

Description

Project Engineer:
Jan-Hendrik Freerksena
jfreerksena@mpifr.de
Phone:+49 228 525 226
Fax:+49 228 525 261



MPI fuer Radioastronomie
Abt. 3 / IF-Labor
Aufm Hügel 69
53121 Bonn
Germany
<http://www.mpifr.de/div/electronic>

1
2
3
4

Anhang E - 5

1	2	3	4	
A	Bottom2 Layer			B
				C
				D

Layer Stack Up Detail for: IF_PcbDoc	
Layer Name	Layer Type
Top Solder Mask	Solder Resist
Top Layer	R04350(X.508mm) Core
GND-Plane	2xFB-4(2x0.1mm) PrePreg
+15V-Plane	R04350(X.508mm) Core
LowPower Layer	2xFB-4(2x0.1mm) PrePreg
Bottom2 Layer	R04350(X.508mm) Core
Bottom Layer	Solder Resist
Bottom Solder Mask	Solder Resist

PCB Description	Layer Stackup Detail
Total Thickness:	chem. Ni/Au
Surface:	Only Bottomlayer
Solder resist:	Only Bottomlayer
Position print:	No
Plugging:	No
Edge plating:	No

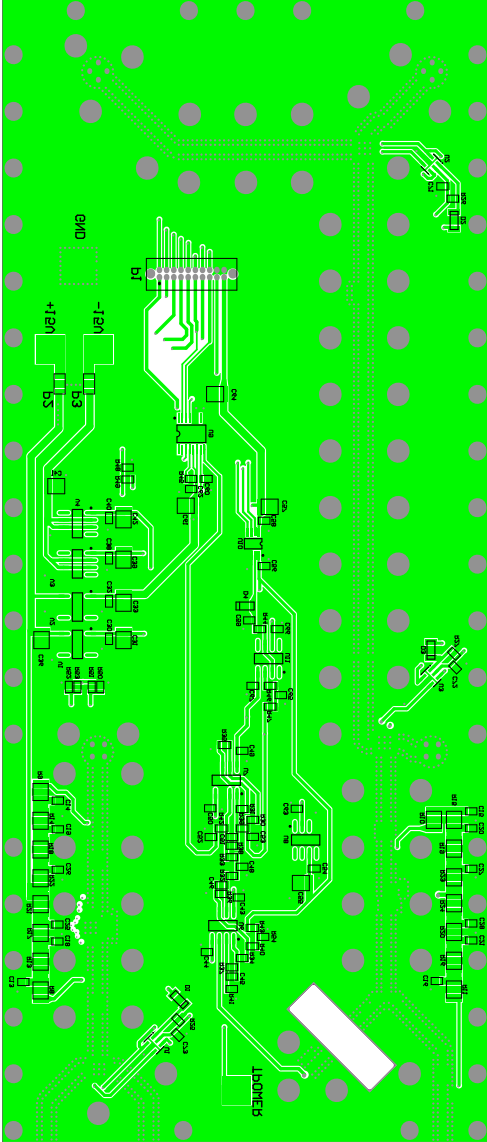

Object Legend	
Component_Count	164
Pad_Count	682
Via_Count	1864
Hole_Count	2006
Track_Count	1769
Arc_Count	58
Fill_Count	0
String_Count	103
Net_Count	120
IF_PcbDoc	

Project Title	IF Processor for K-Band Rx
Revision	H_222_01
Print-Date: 11.01.2011	Print-Time: 14:37:07
Files Z:\Projekt\tech\222_KBandRx\H_222_01_IF-Processor\Elektrik\PCB\U00\IF_PcbDoc	Scale: 1:00
	Size: A4

Project Engineer:	Jan-Hendrik Freerksena
	jfreerksena@mpifr.de
	Phone: +49 228 525 226
	Fax: +49 228 525 261

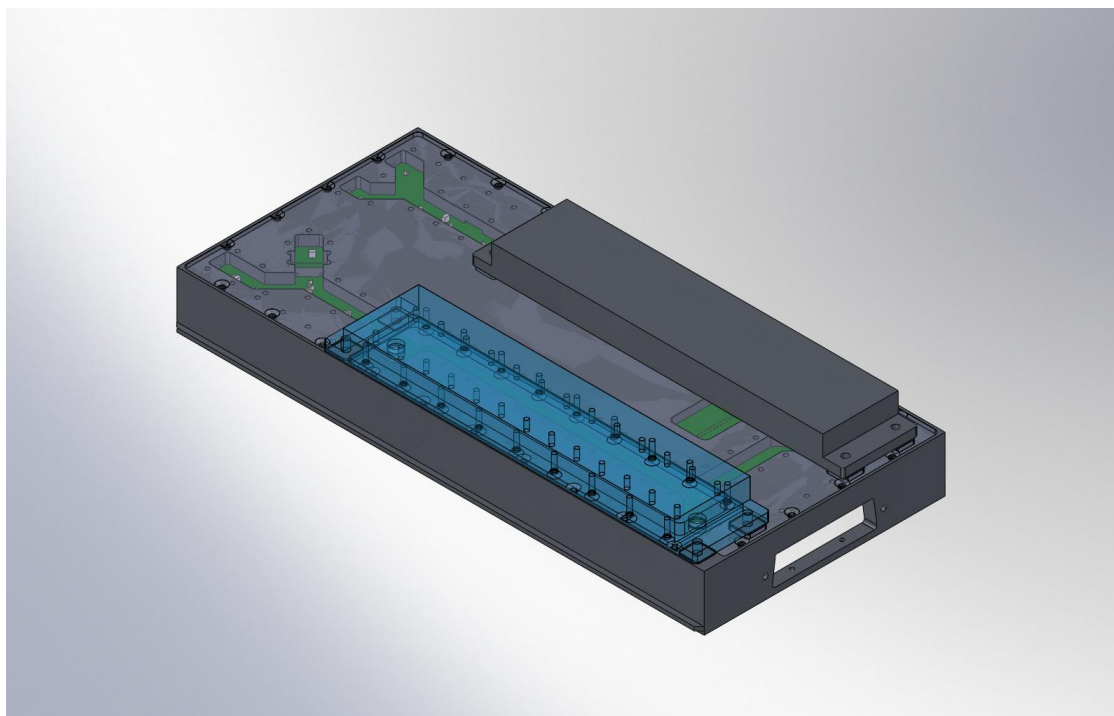
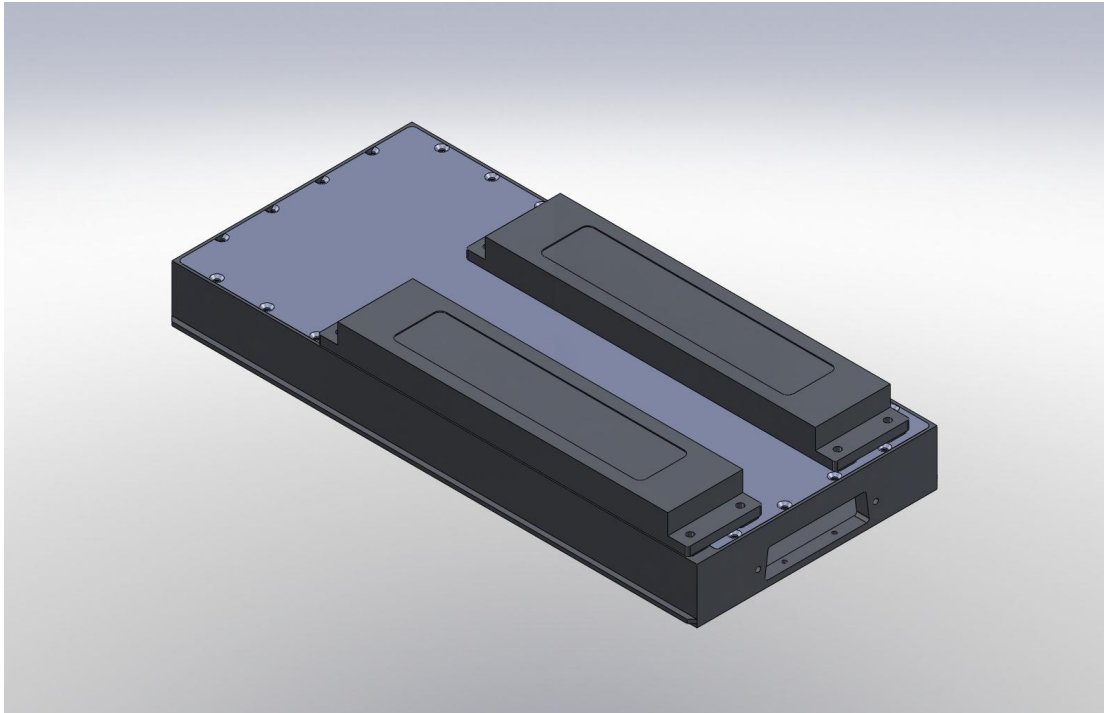
MPI fuer Radioastronomie
Abt. 3 / IF-Labor
Aufm Hügel 69
53121 Bonn
Germany
<http://www.mpifr.de/div/electronic>

Anhang E - 6

1	2	3	4																																				
Bottom Layer																																							
																																							
<table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th colspan="4">Layer Stack Up Detail for: IF_PcbDoc</th> </tr> <tr> <th>Layer Name</th> <th>Material</th> <th>Thickness</th> <th>Is Solder Resist</th> </tr> </thead> <tbody> <tr> <td>Top Layer</td> <td>RO4350(O.508mm)</td> <td>0.035mm</td> <td></td> </tr> <tr> <td>GND-Plane</td> <td>2xFR-4(2x0.1mm)</td> <td>0.035mm</td> <td>Core</td> </tr> <tr> <td>+15V-Plane</td> <td>RO4350(O.508mm)</td> <td>0.035mm</td> <td>Core</td> </tr> <tr> <td>LowPower Layer</td> <td>2xFR-4(2x0.1mm)</td> <td>0.035mm</td> <td>Core</td> </tr> <tr> <td>Bottom2 Layer</td> <td>RO4350(O.508mm)</td> <td>0.035mm</td> <td>Core</td> </tr> <tr> <td>Bottom Layer</td> <td>RO4350(O.508mm)</td> <td>0.035mm</td> <td>Core</td> </tr> <tr> <td>Bottom Solder Mask</td> <td></td> <td></td> <td>Solder Resist</td> </tr> </tbody> </table>				Layer Stack Up Detail for: IF_PcbDoc				Layer Name	Material	Thickness	Is Solder Resist	Top Layer	RO4350(O.508mm)	0.035mm		GND-Plane	2xFR-4(2x0.1mm)	0.035mm	Core	+15V-Plane	RO4350(O.508mm)	0.035mm	Core	LowPower Layer	2xFR-4(2x0.1mm)	0.035mm	Core	Bottom2 Layer	RO4350(O.508mm)	0.035mm	Core	Bottom Layer	RO4350(O.508mm)	0.035mm	Core	Bottom Solder Mask			Solder Resist
Layer Stack Up Detail for: IF_PcbDoc																																							
Layer Name	Material	Thickness	Is Solder Resist																																				
Top Layer	RO4350(O.508mm)	0.035mm																																					
GND-Plane	2xFR-4(2x0.1mm)	0.035mm	Core																																				
+15V-Plane	RO4350(O.508mm)	0.035mm	Core																																				
LowPower Layer	2xFR-4(2x0.1mm)	0.035mm	Core																																				
Bottom2 Layer	RO4350(O.508mm)	0.035mm	Core																																				
Bottom Layer	RO4350(O.508mm)	0.035mm	Core																																				
Bottom Solder Mask			Solder Resist																																				
<table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th colspan="2">PCB Description</th> </tr> </thead> <tbody> <tr> <td>Total Thickness:</td> <td>Layer Stackup Detail</td> </tr> <tr> <td>Surface:</td> <td>chem. NiAu</td> </tr> <tr> <td>Solder resist:</td> <td>Only BottomLayer</td> </tr> <tr> <td>Position print:</td> <td>Only BottomLayer</td> </tr> <tr> <td>Plugging:</td> <td>No</td> </tr> <tr> <td>Edge plating:</td> <td>No</td> </tr> </tbody> </table>				PCB Description		Total Thickness:	Layer Stackup Detail	Surface:	chem. NiAu	Solder resist:	Only BottomLayer	Position print:	Only BottomLayer	Plugging:	No	Edge plating:	No																						
PCB Description																																							
Total Thickness:	Layer Stackup Detail																																						
Surface:	chem. NiAu																																						
Solder resist:	Only BottomLayer																																						
Position print:	Only BottomLayer																																						
Plugging:	No																																						
Edge plating:	No																																						
<table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th colspan="2">Object Legend</th> </tr> </thead> <tbody> <tr> <td>Component_Count</td> <td>164</td> </tr> <tr> <td>Pad_Count</td> <td>682</td> </tr> <tr> <td>Via_Count</td> <td>1864</td> </tr> <tr> <td>Hole_Count</td> <td>2006</td> </tr> <tr> <td>Track_Count</td> <td>1759</td> </tr> <tr> <td>Arc_Count</td> <td>58</td> </tr> <tr> <td>Fill_Count</td> <td>0</td> </tr> <tr> <td>String_Count</td> <td>103</td> </tr> <tr> <td>Net_Count</td> <td>120</td> </tr> <tr> <td colspan="2">IF_PcbDoc</td> </tr> </tbody> </table>				Object Legend		Component_Count	164	Pad_Count	682	Via_Count	1864	Hole_Count	2006	Track_Count	1759	Arc_Count	58	Fill_Count	0	String_Count	103	Net_Count	120	IF_PcbDoc															
Object Legend																																							
Component_Count	164																																						
Pad_Count	682																																						
Via_Count	1864																																						
Hole_Count	2006																																						
Track_Count	1759																																						
Arc_Count	58																																						
Fill_Count	0																																						
String_Count	103																																						
Net_Count	120																																						
IF_PcbDoc																																							
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td>Project Title</td> <td>IF Processor for K-Band Rx</td> </tr> <tr> <td>Revision</td> <td>Project Number 1, 0 H_222_01</td> </tr> <tr> <td>Print-Date:</td> <td>11.01.2011 Print-Time: 14:37:07</td> </tr> <tr> <td>File:</td> <td>Z:\Projekte\H_222_KBandRx\1_230_01_IF-Processor\Elektrik\PCB\U0\IF_PcbDoc</td> </tr> </table>		Project Title	IF Processor for K-Band Rx	Revision	Project Number 1, 0 H_222_01	Print-Date:	11.01.2011 Print-Time: 14:37:07	File:	Z:\Projekte\H_222_KBandRx\1_230_01_IF-Processor\Elektrik\PCB\U0\IF_PcbDoc	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td colspan="2">Description</td> </tr> <tr> <td>Scale</td> <td>SCALE: 1:00</td> </tr> <tr> <td>Size:</td> <td>A4</td> </tr> </table>		Description		Scale	SCALE: 1:00	Size:	A4																						
Project Title	IF Processor for K-Band Rx																																						
Revision	Project Number 1, 0 H_222_01																																						
Print-Date:	11.01.2011 Print-Time: 14:37:07																																						
File:	Z:\Projekte\H_222_KBandRx\1_230_01_IF-Processor\Elektrik\PCB\U0\IF_PcbDoc																																						
Description																																							
Scale	SCALE: 1:00																																						
Size:	A4																																						
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td colspan="2">Project Engineer:</td> </tr> <tr> <td colspan="2">Jan-Hendrik Freerksena jfreerksena@mpifr.de Phone:+49 228 525 226 Fax:+49 228 525 261</td> </tr> </table>		Project Engineer:		Jan-Hendrik Freerksena jfreerksena@mpifr.de Phone:+49 228 525 226 Fax:+49 228 525 261		 <p>MPF fuer Radioastronomie Abt. 3 / HF-Labbe Am Stern 169 53121 Bonn Germany http://www.mpifr.de/div/electronic</p>																																	
Project Engineer:																																							
Jan-Hendrik Freerksena jfreerksena@mpifr.de Phone:+49 228 525 226 Fax:+49 228 525 261																																							
1	2	3	4																																				

Anhang F

Gehäuseansichten

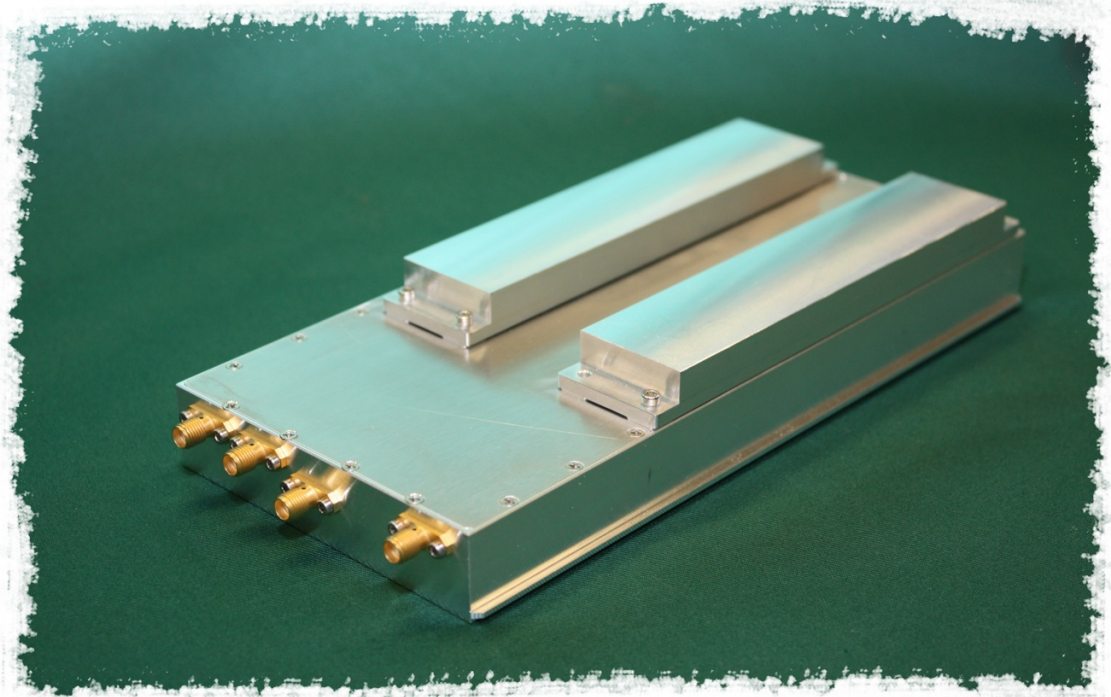
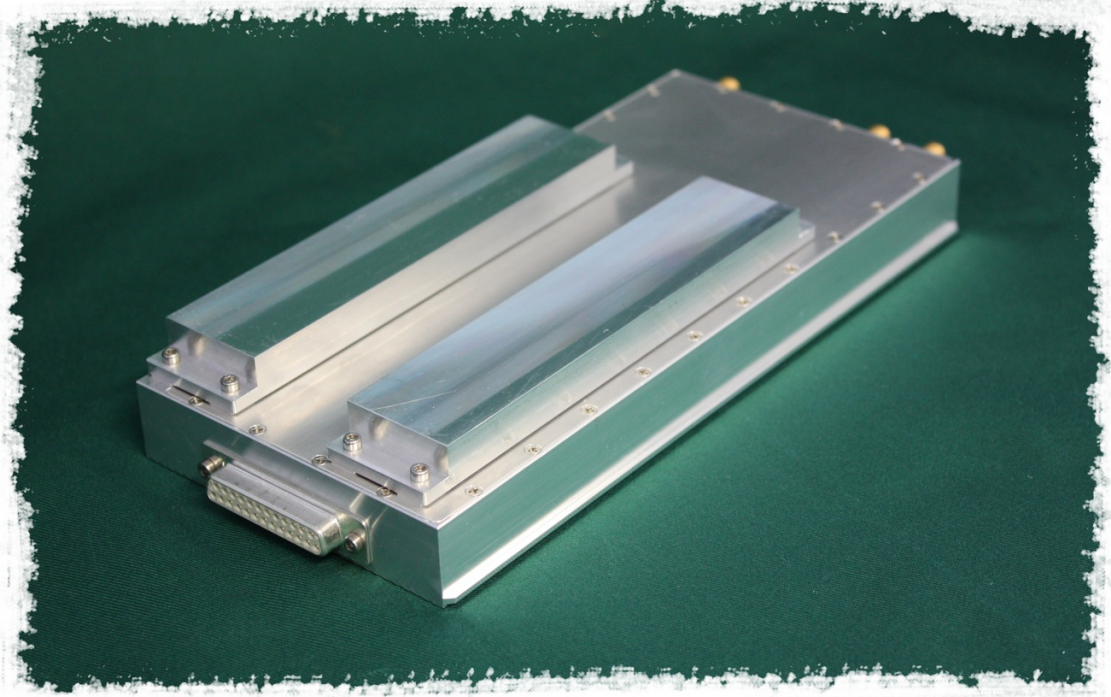


Anhang G

Pinbelegung des Testadapters

A/B Select 1	1	Grün
A/B Select 2	2	Gelb
A/B Select 3	3	Orange
LE	4	Rot
D0	5	Braun
D1	6	Schwarz
D2	7	Weiß
D3	8	Grau
D4	9	Lila
D5	10	Blau
	11	Grün
	12	Gelb
	13	Orange
	14	Rot
	15	Braun
	16	Schwarz
	17	Weiß
GND	18	Grau
+5V	19	Lila
GND	20	Blau
	21	Grün
	22	Gelb
+15V	23	Orange
GND	24	Rot
-15V	25	Braun

Anhang H

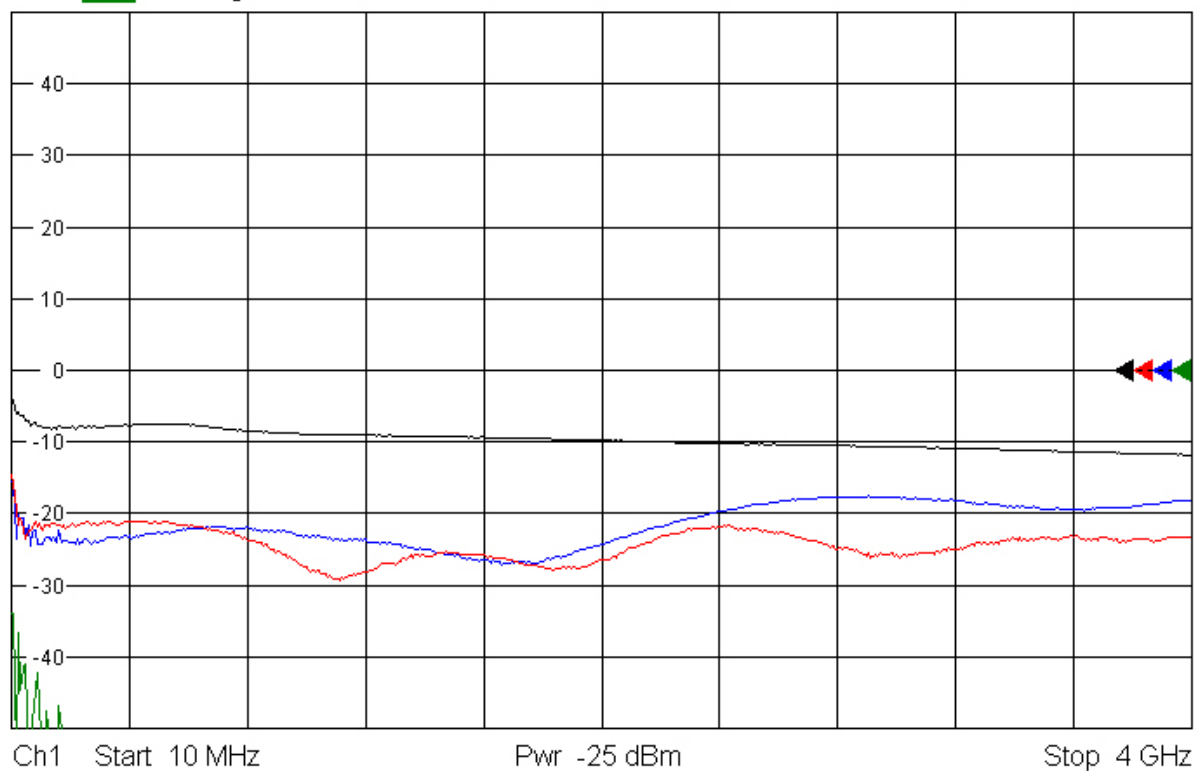


Anhang I - 1

S-Parameter des Teilabschnitt 1

Trc1	S11	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc2	S22	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc3	S21	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc4	S12	dB Mag	10 dB / Ref 0 dB	Cal int	

1

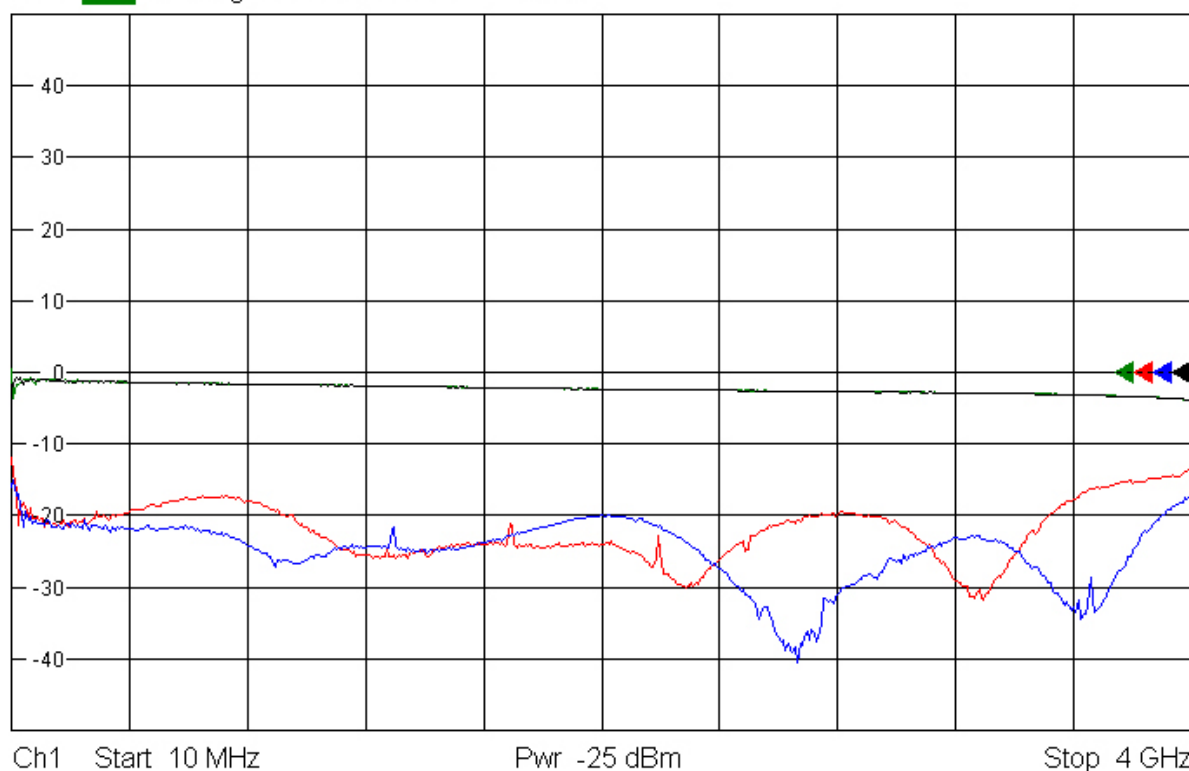


Anhang I - 2

S-Parameter des Teilabschnitt 2

Trc1	S11	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc2	S22	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc3	S21	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc4	S12	dB Mag	10 dB / Ref 0 dB	Cal int	

1

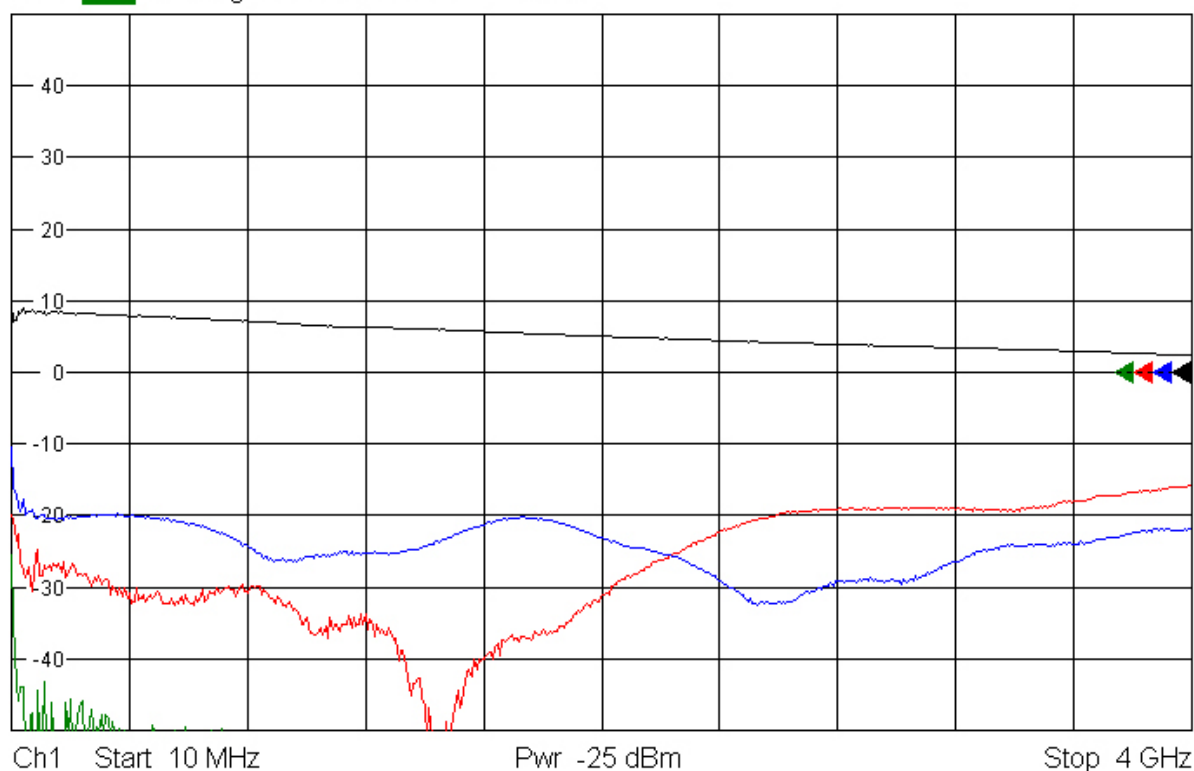


Anhang I - 3

S-Parameter des Teilabschnitt 3

Trc1	S11	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc2	S22	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc3	S21	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc4	S12	dB Mag	10 dB / Ref 0 dB	Cal int	

1

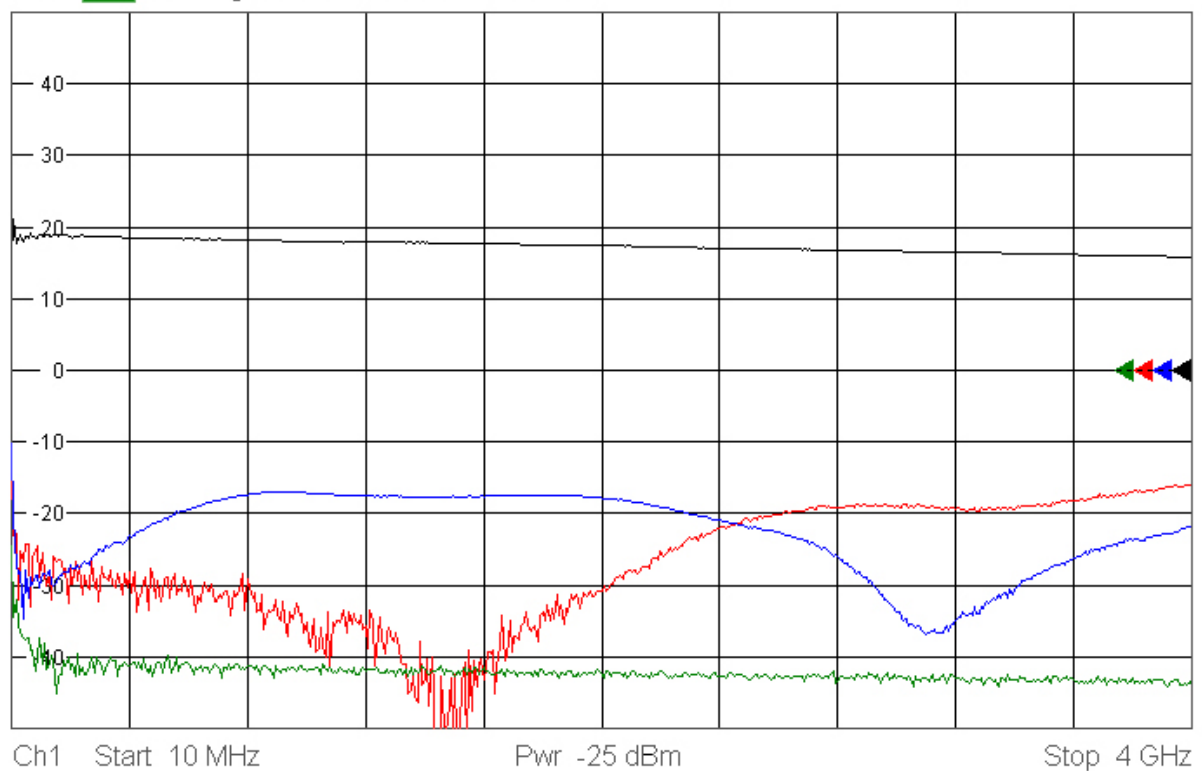


Anhang I - 4

S-Parameter des Teilabschnitt 4

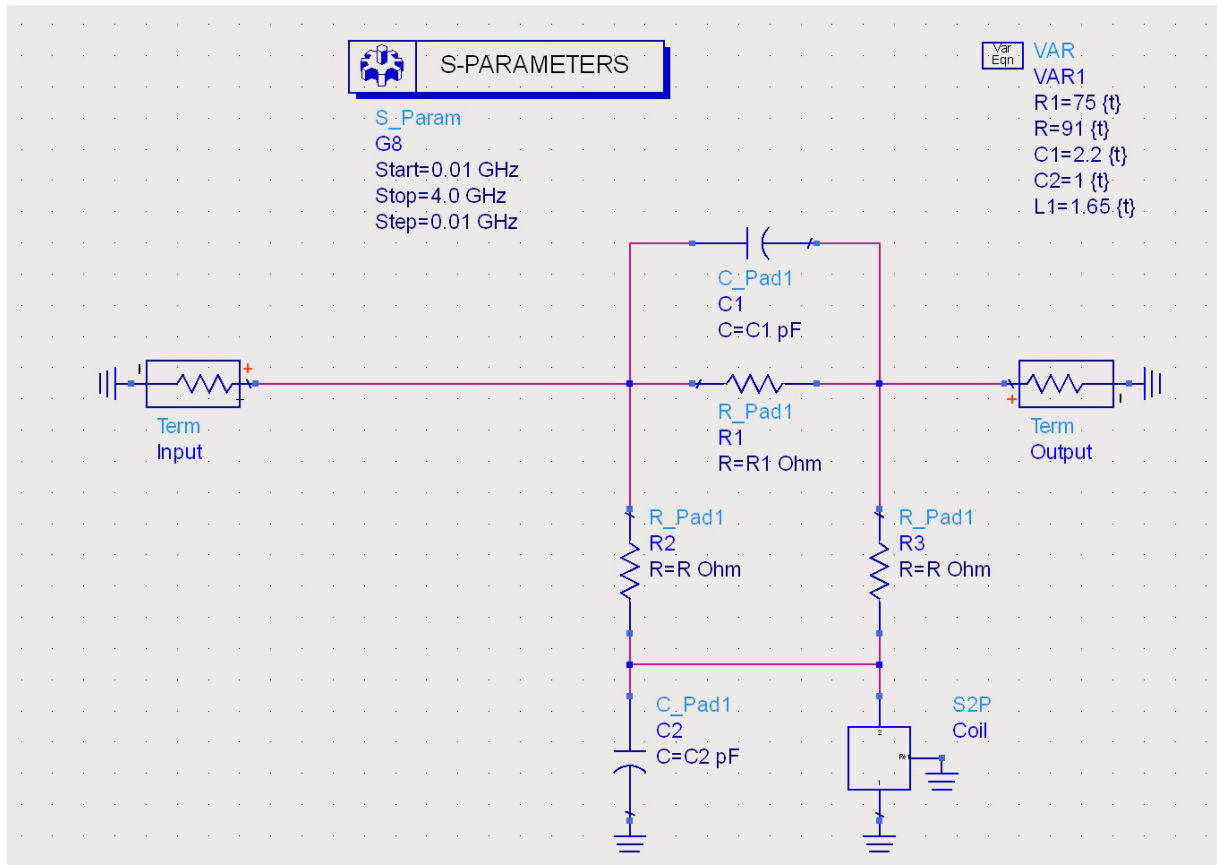
Trc1	S11	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc2	S22	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc3	S21	dB Mag	10 dB / Ref 0 dB	Cal int	
Trc4	S12	dB Mag	10 dB / Ref 0 dB	Cal int	

1



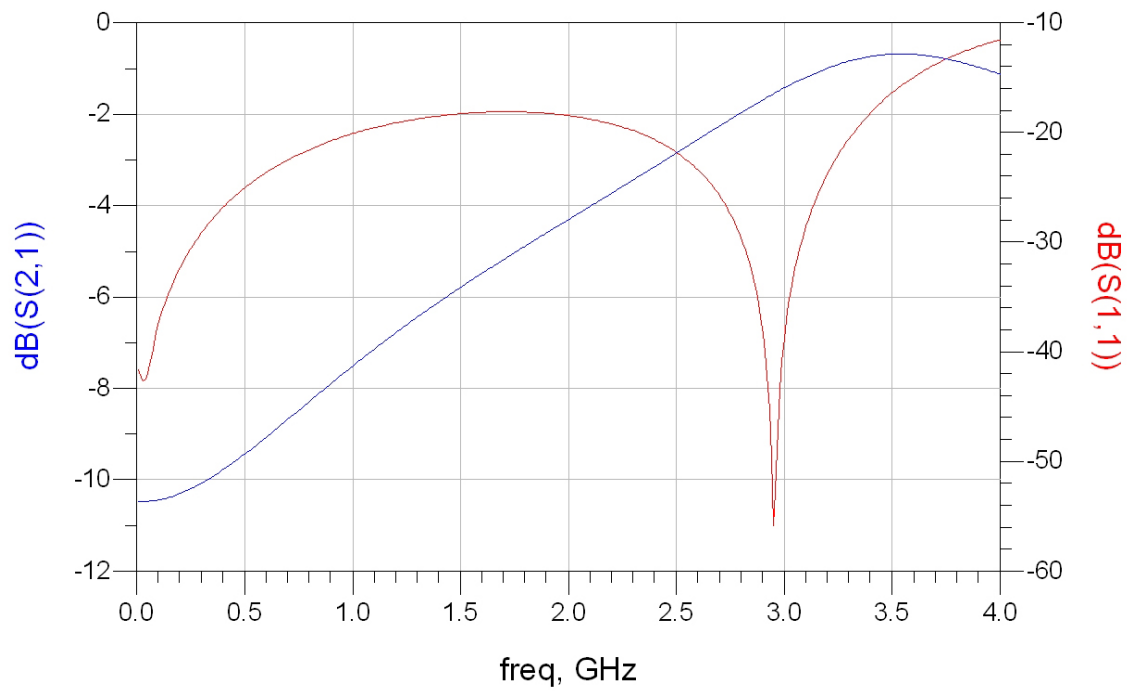
Anhang J - 1

Schaltung des angepassten Gain Equalizers



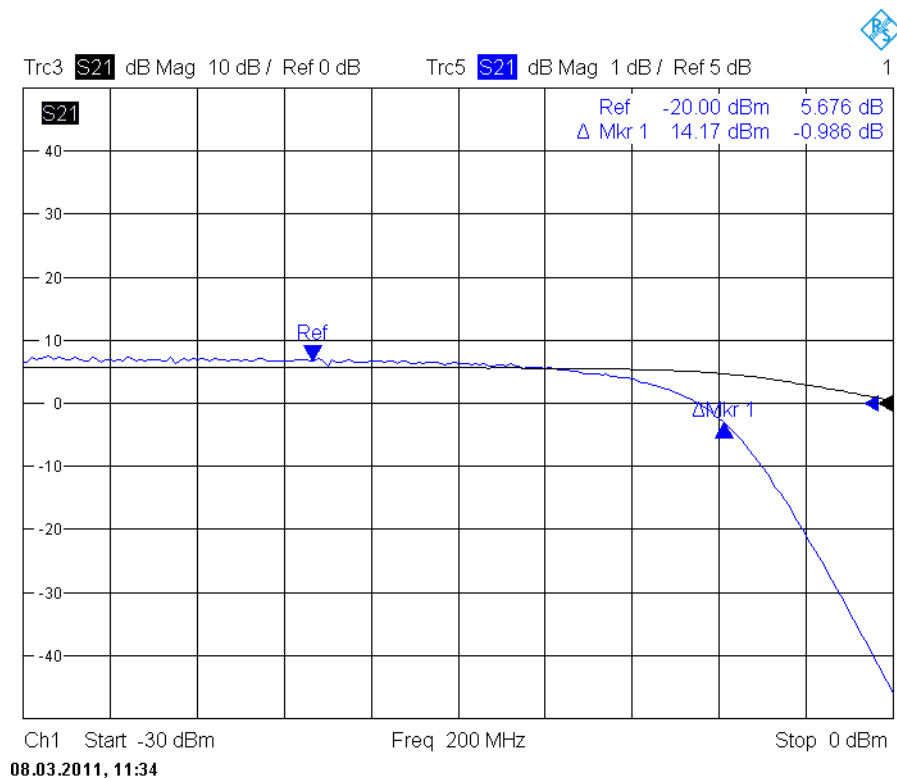
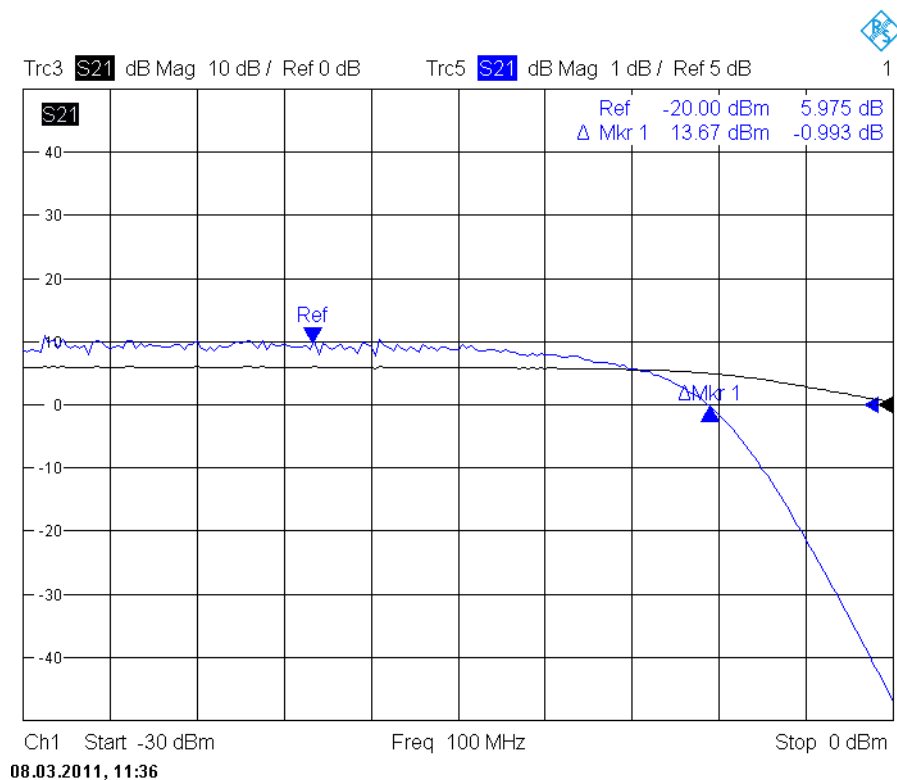
Anhang J - 2

S-Parameter S21 und S11 des angepassten Gain Equalizers



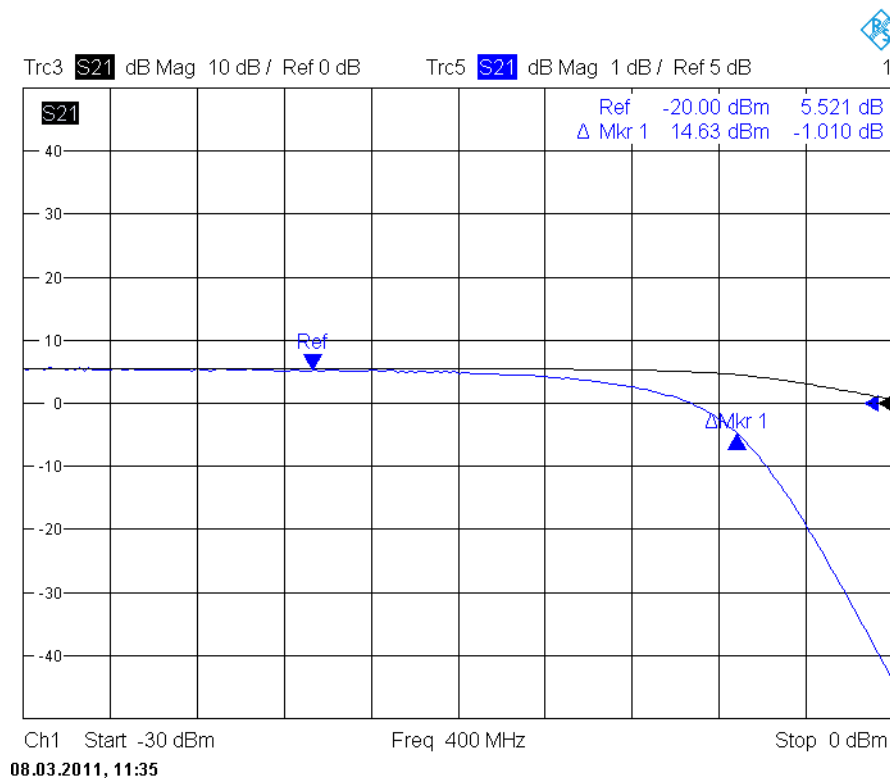
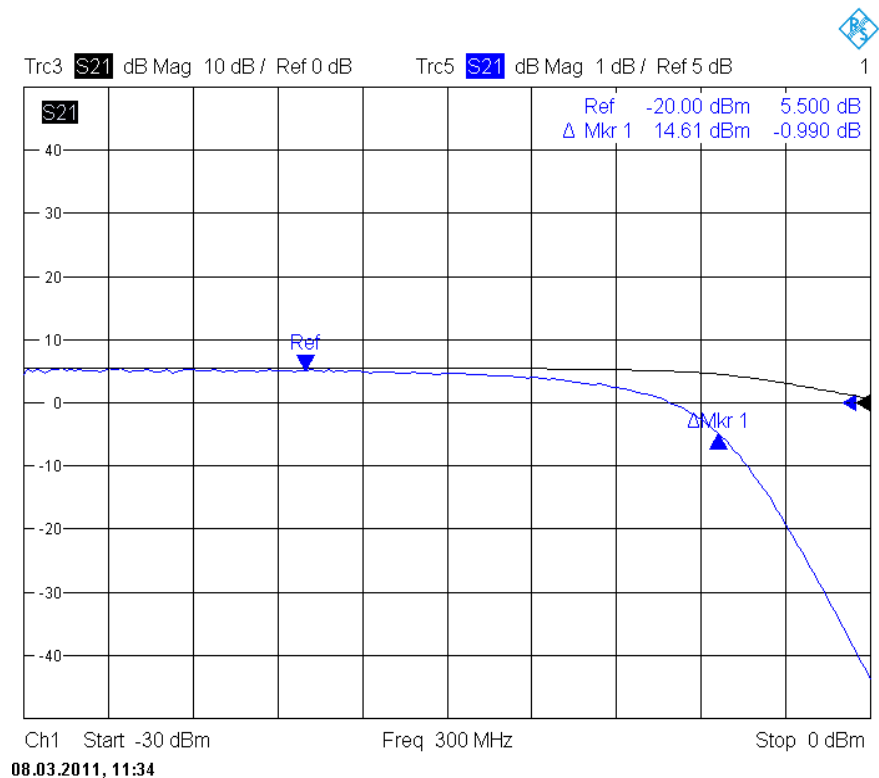
Anhang K - 1

Messungen des Kompressionspunktes bei 100 MHz und 200 MHz



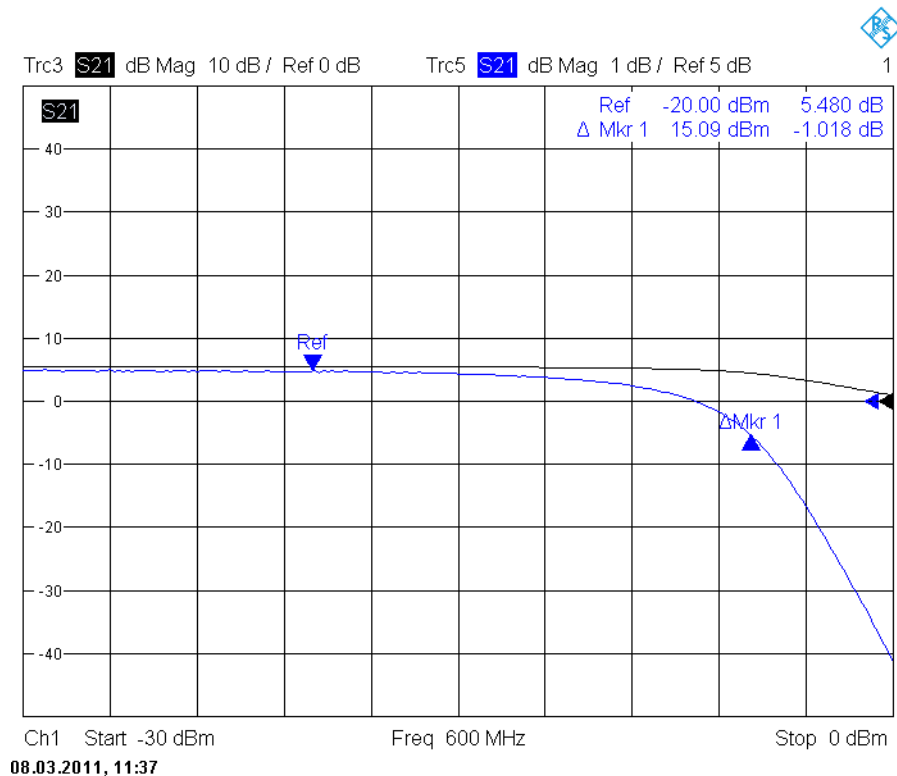
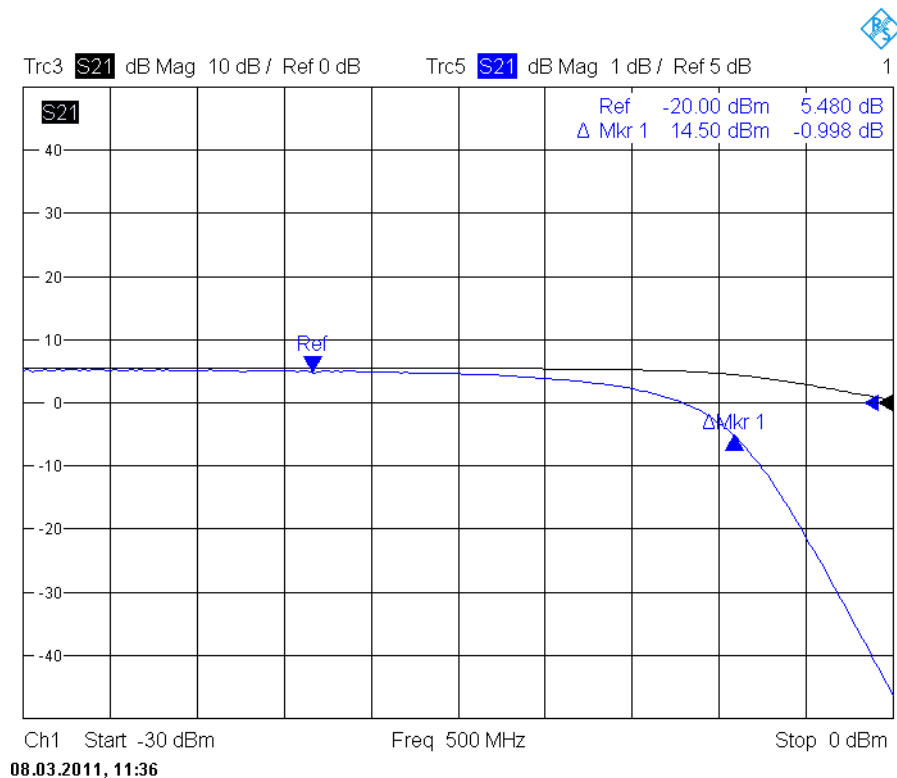
Anhang K - 2

Messungen des Kompressionspunktes bei 300 MHz und 400 MHz



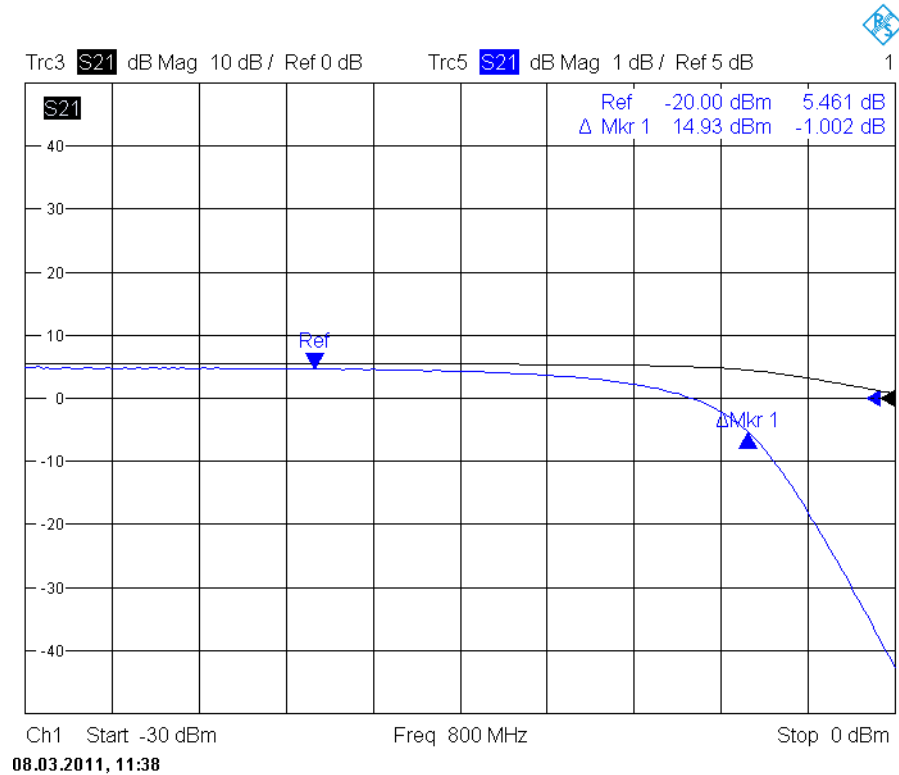
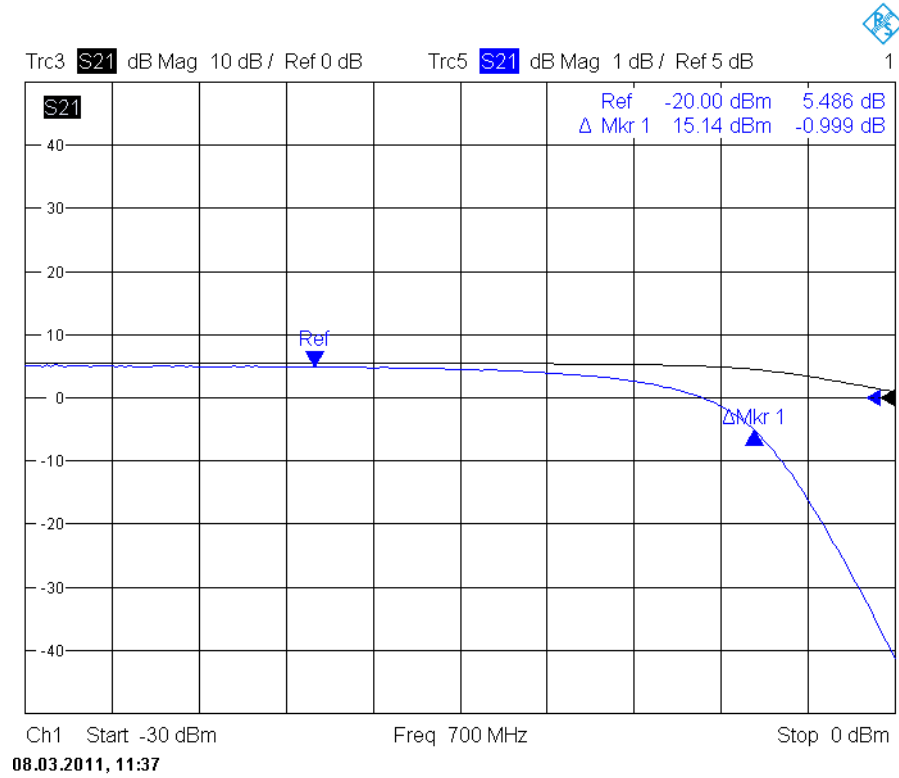
Anhang K - 3

Messungen des Kompressionspunktes bei 500 MHz und 600 MHz



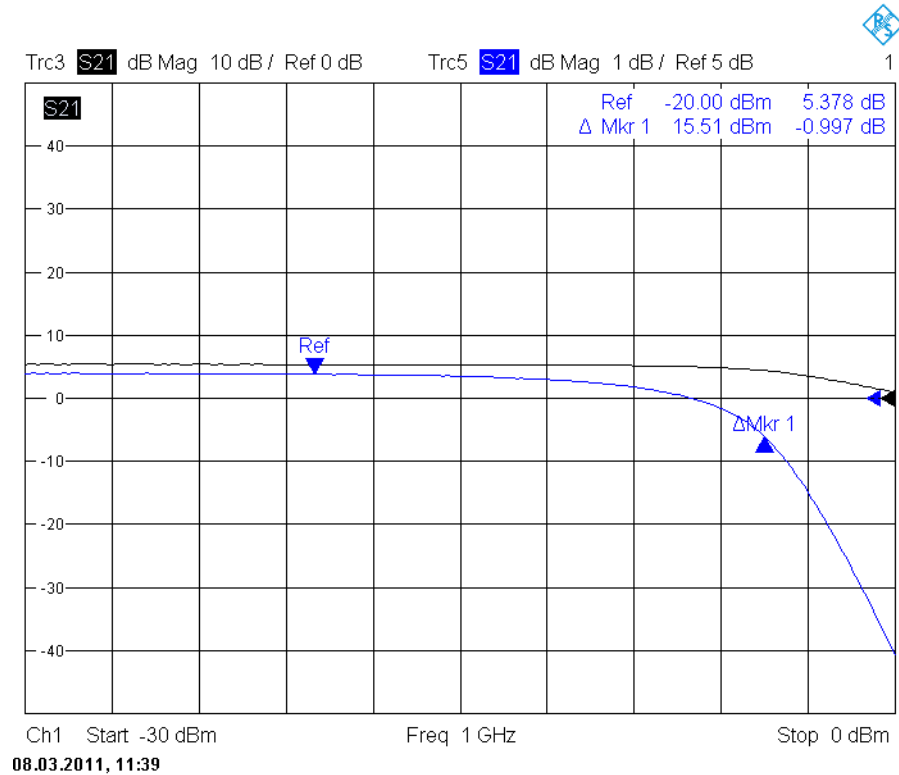
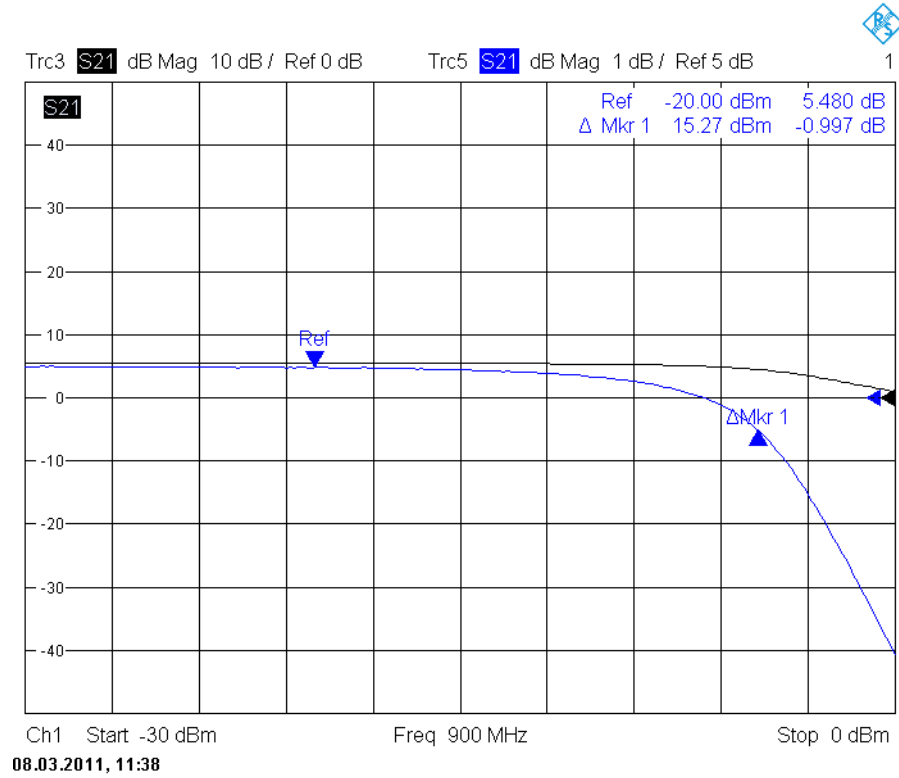
Anhang K - 4

Messungen des Kompressionspunktes bei 700 MHz und 800 MHz



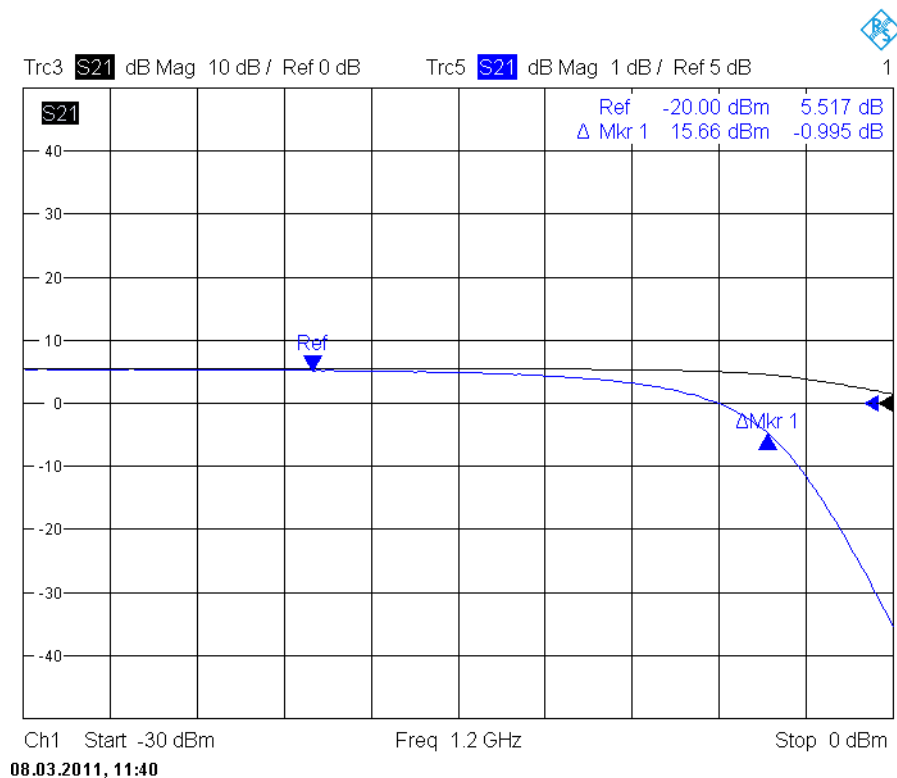
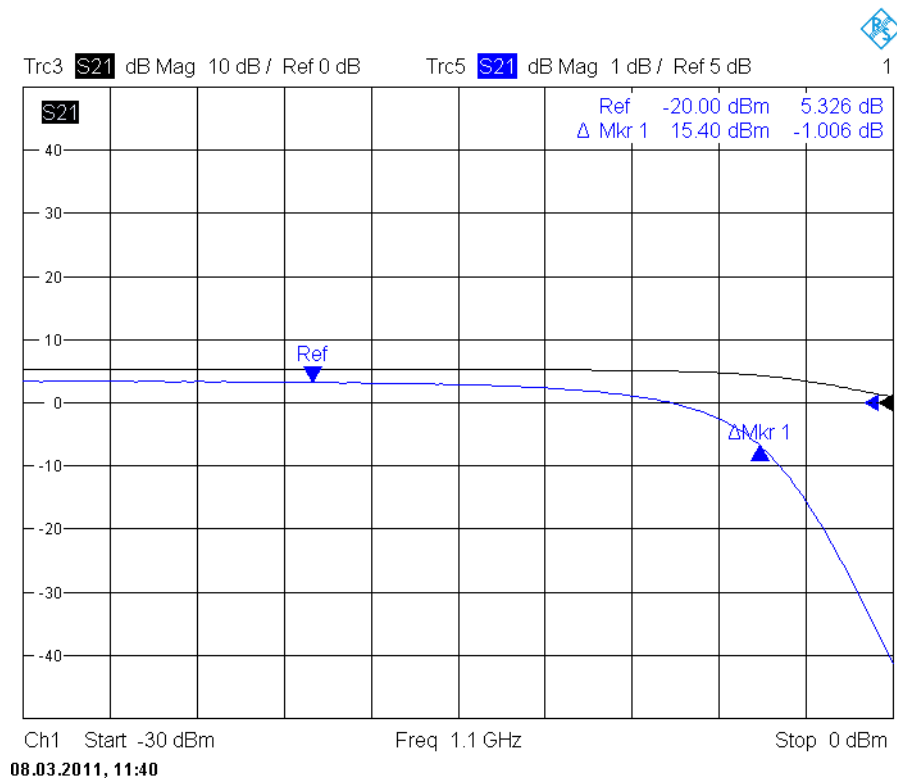
Anhang K - 5

Messungen des Kompressionspunktes bei 900 MHz und 1.000 MHz



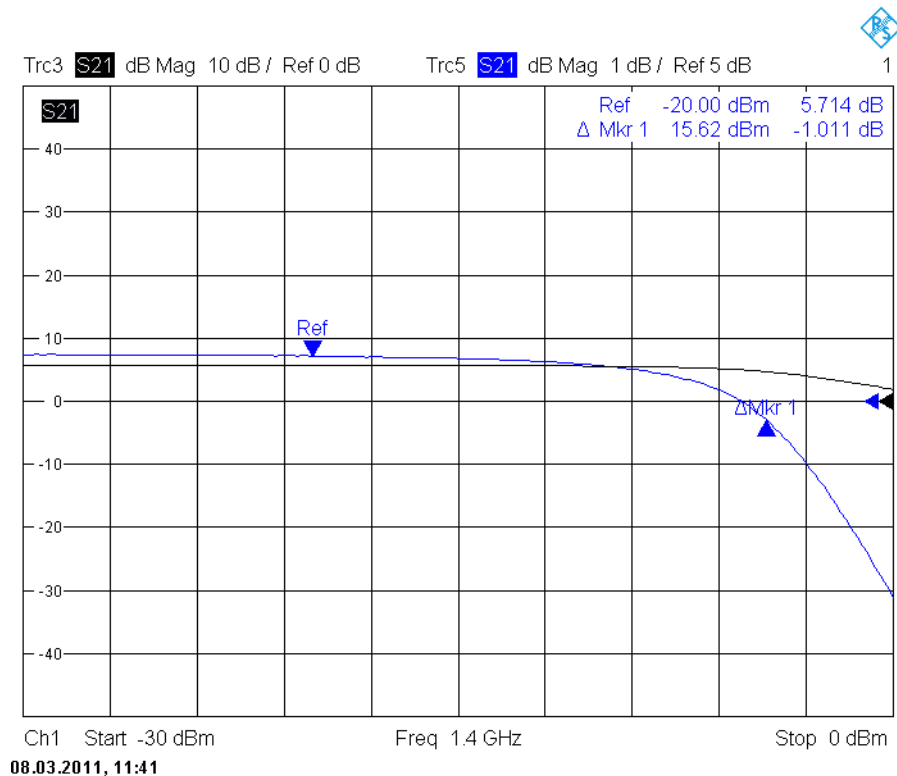
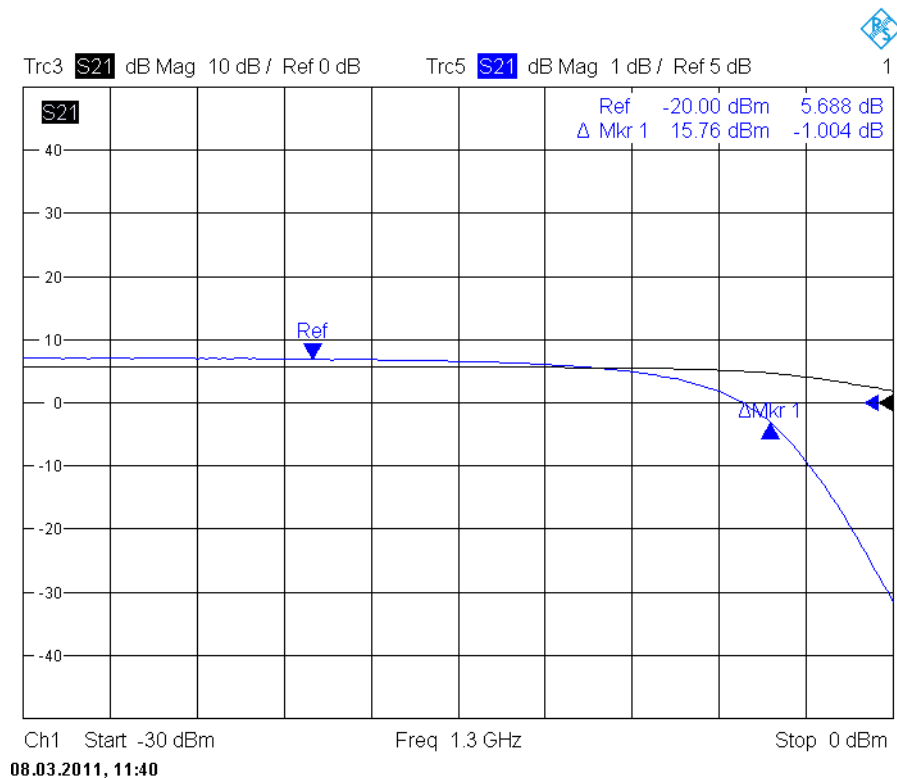
Anhang K - 6

Messungen des Kompressionspunktes bei 1.100 MHz und 1.200 MHz



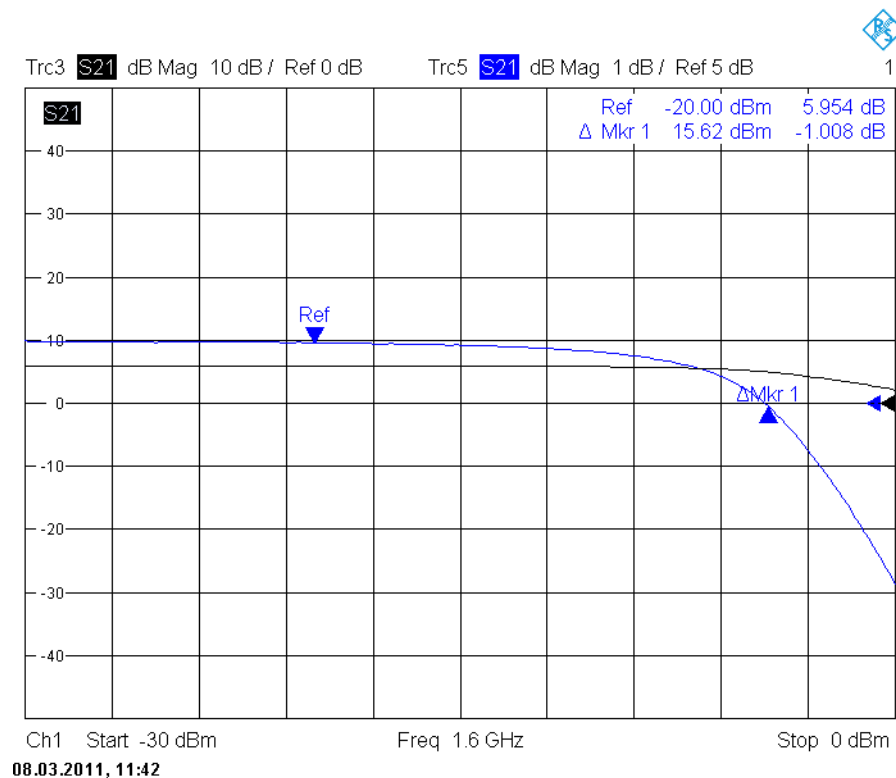
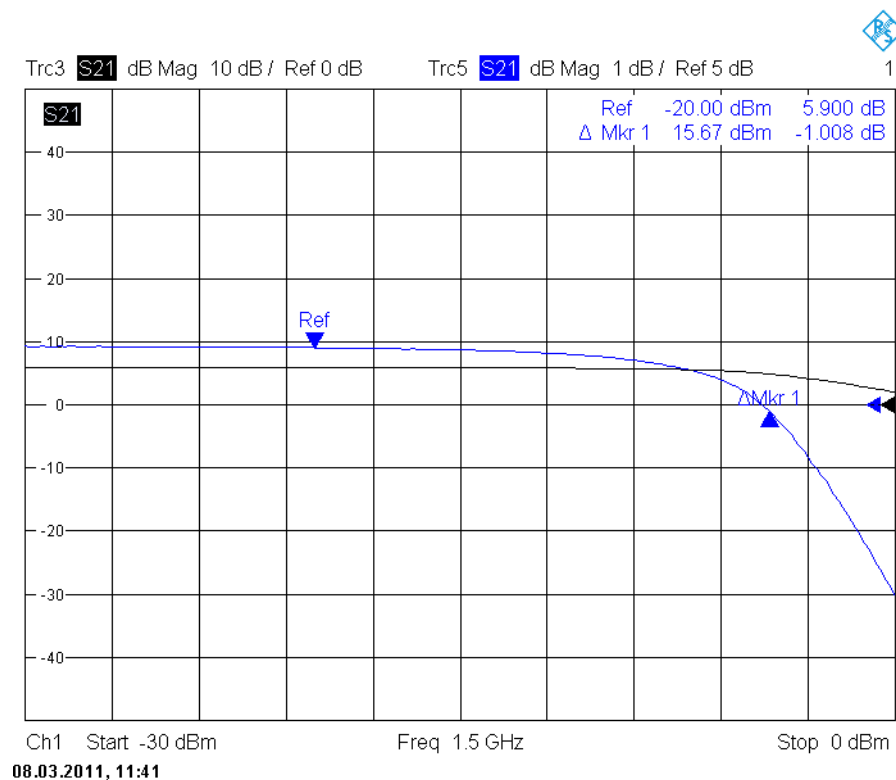
Anhang K - 7

Messungen des Kompressionspunktes bei 1.300 MHz und 1.400 MHz



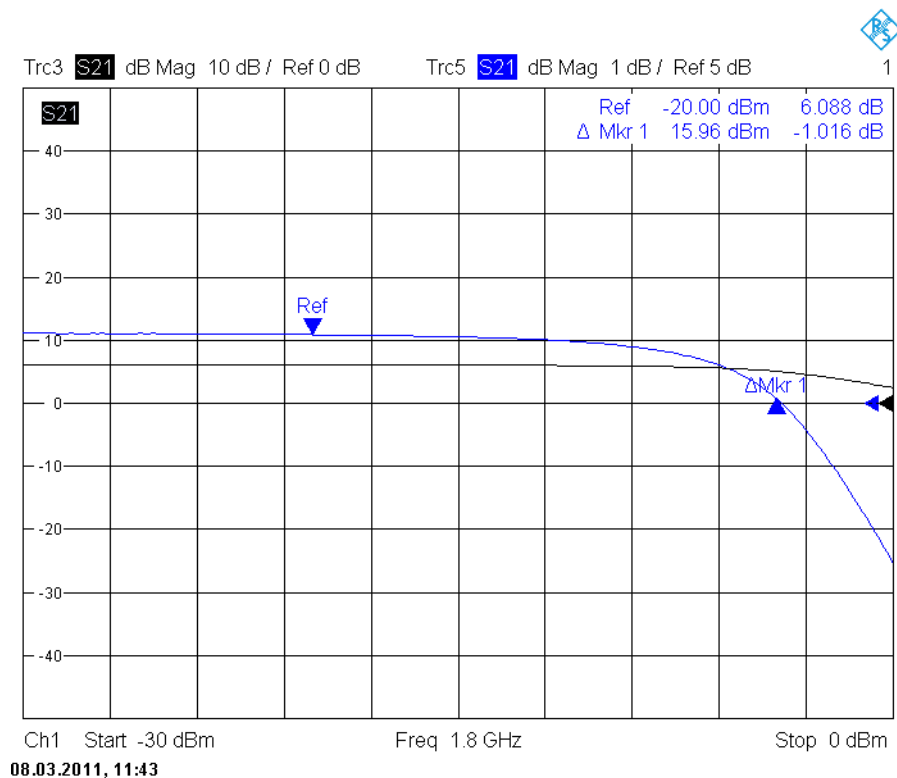
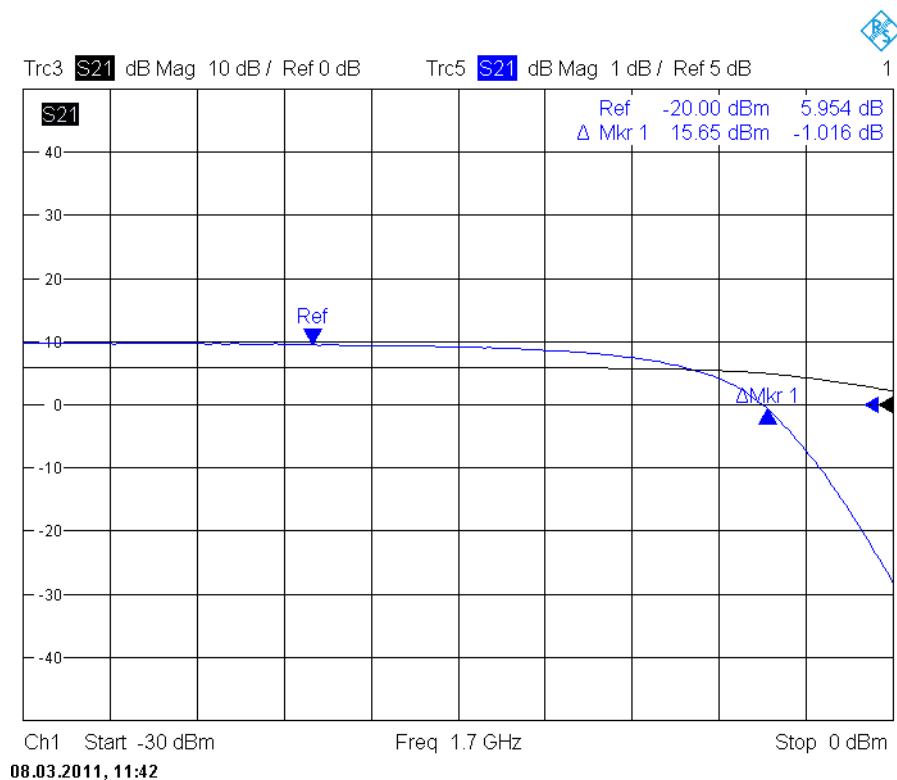
Anhang K - 8

Messungen des Kompressionspunktes bei 1.500 MHz und 1.600 MHz



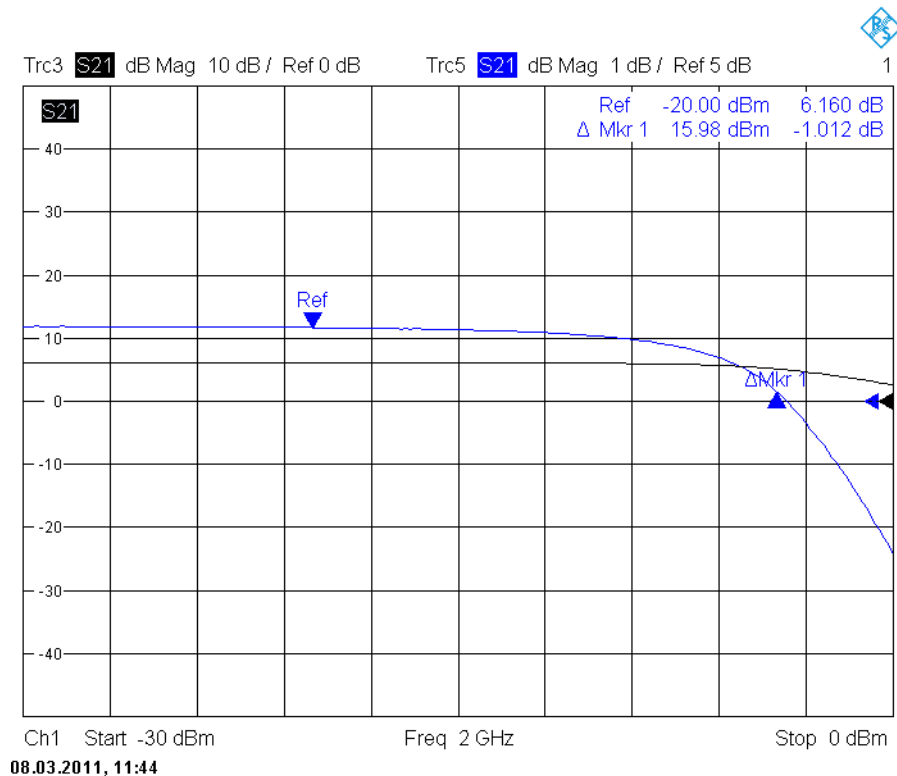
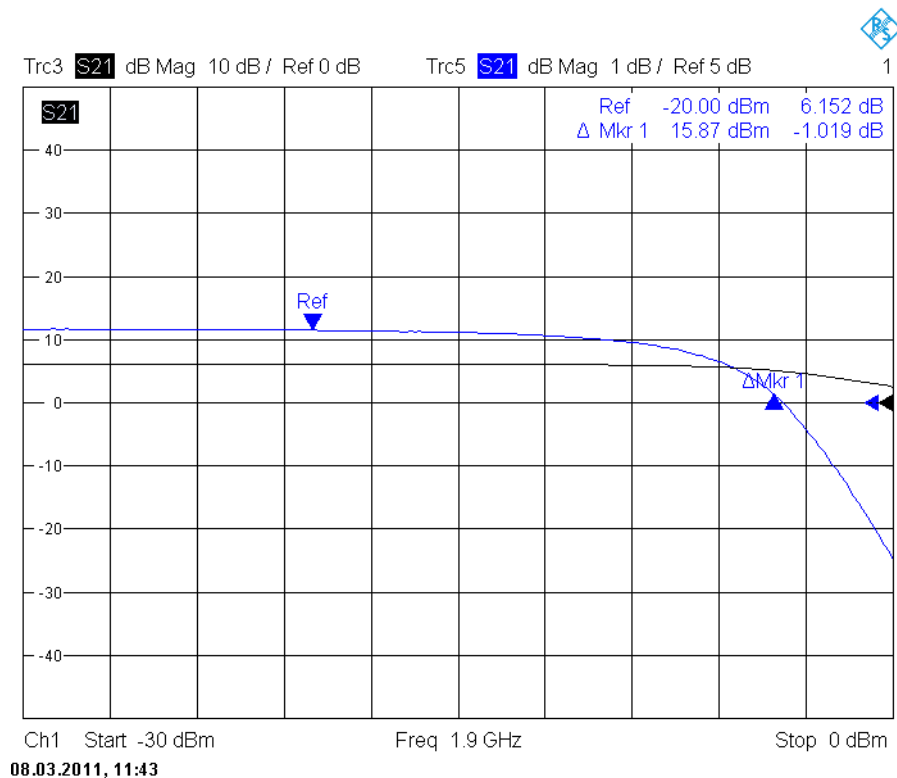
Anhang K - 9

Messungen des Kompressionspunktes bei 1.700 MHz und 1.800 MHz



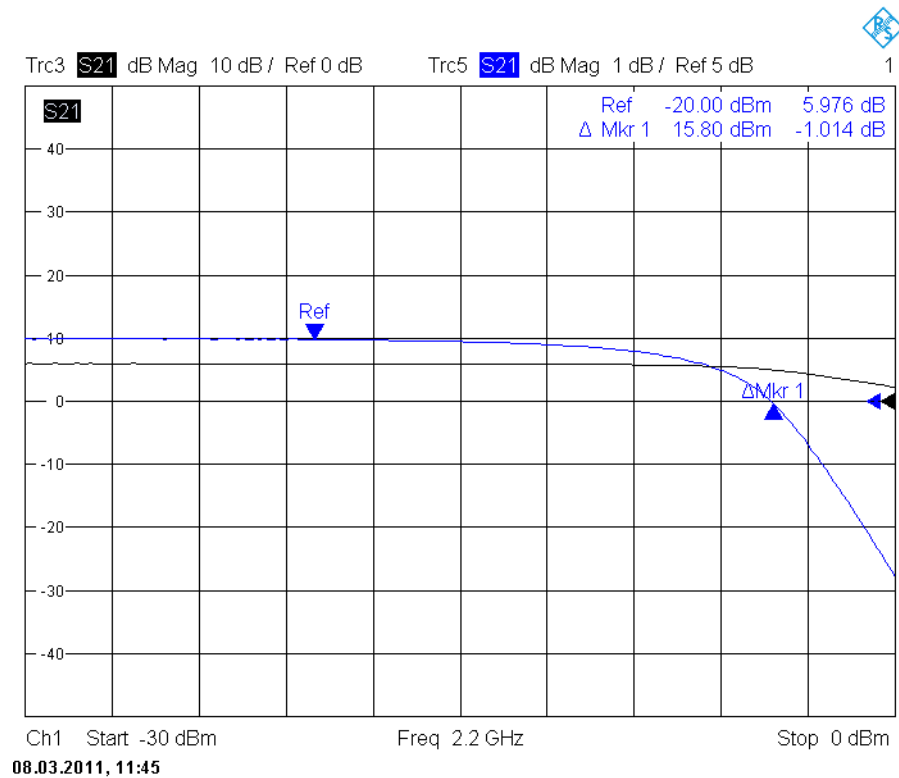
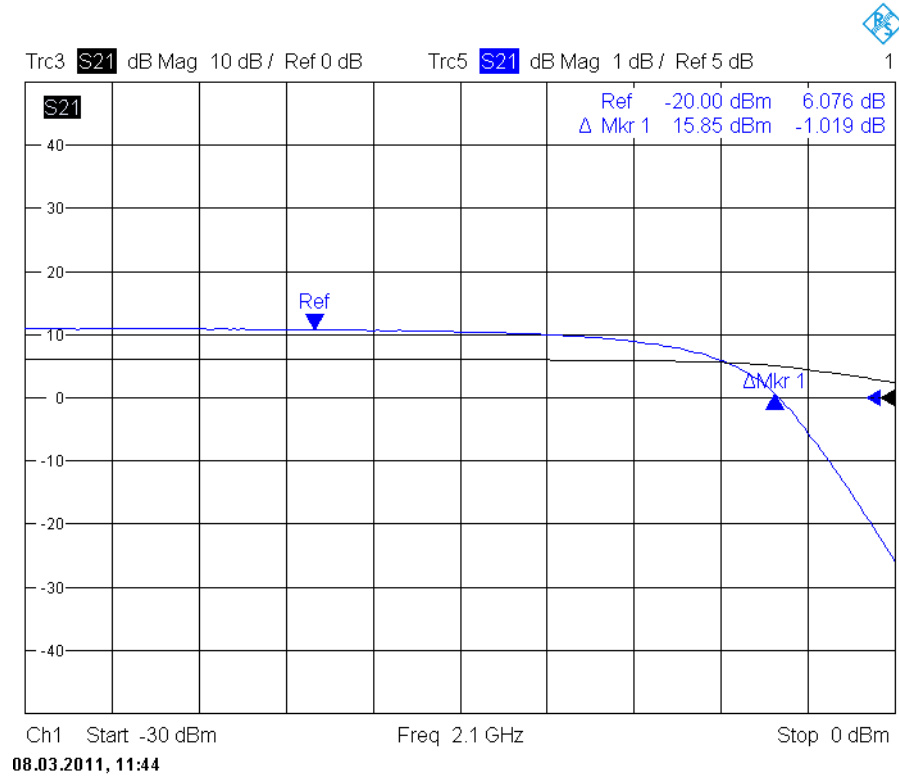
Anhang K - 10

Messungen des Kompressionspunktes bei 1.900 MHz und 2.000 MHz



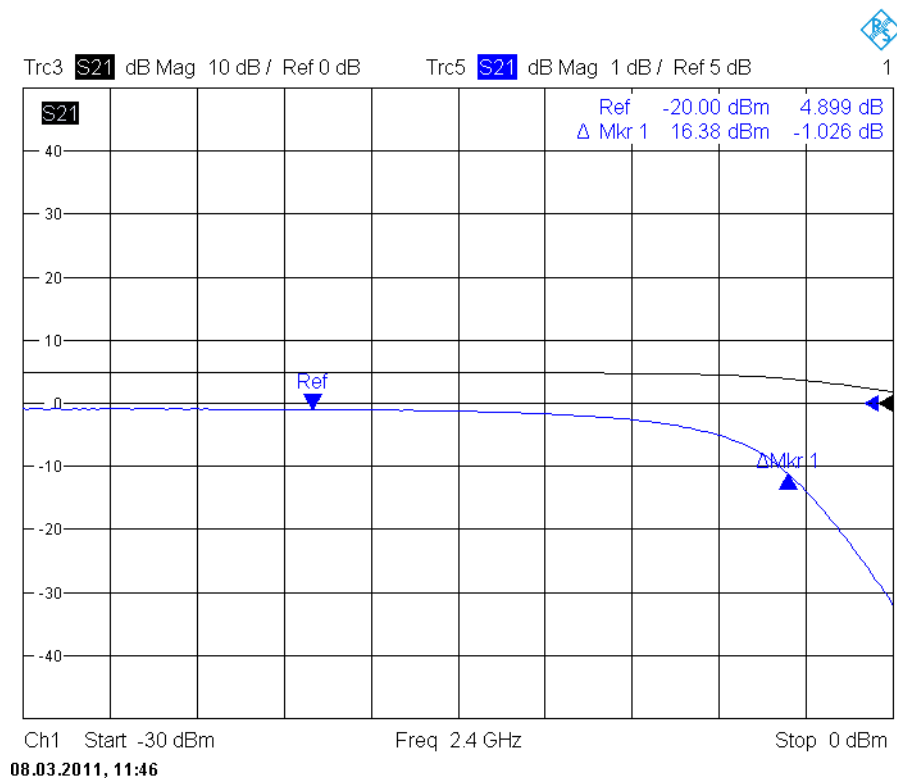
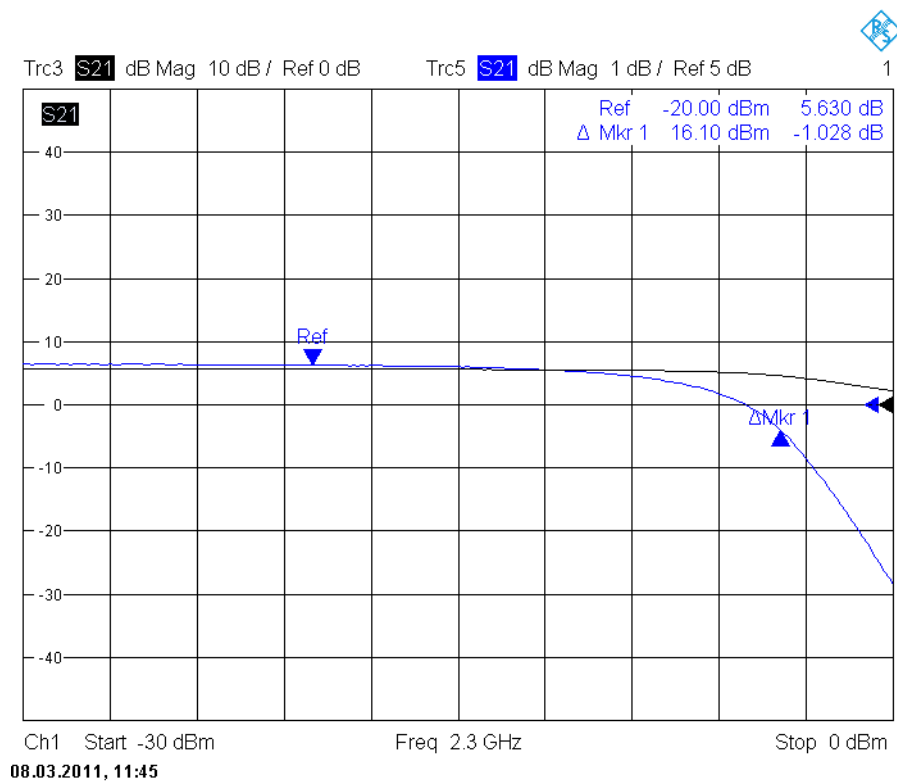
Anhang K - 11

Messungen des Kompressionspunktes bei 2.100 MHz und 2.200 MHz



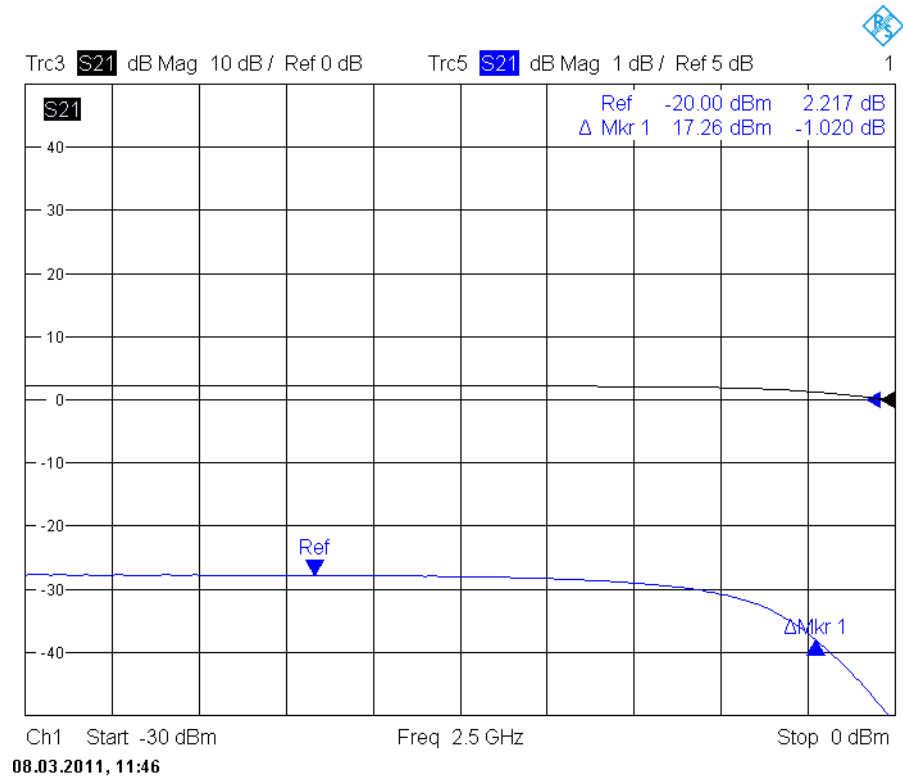
Anhang K - 12

Messungen des Kompressionspunktes bei 2.300 MHz und 2.400 MHz



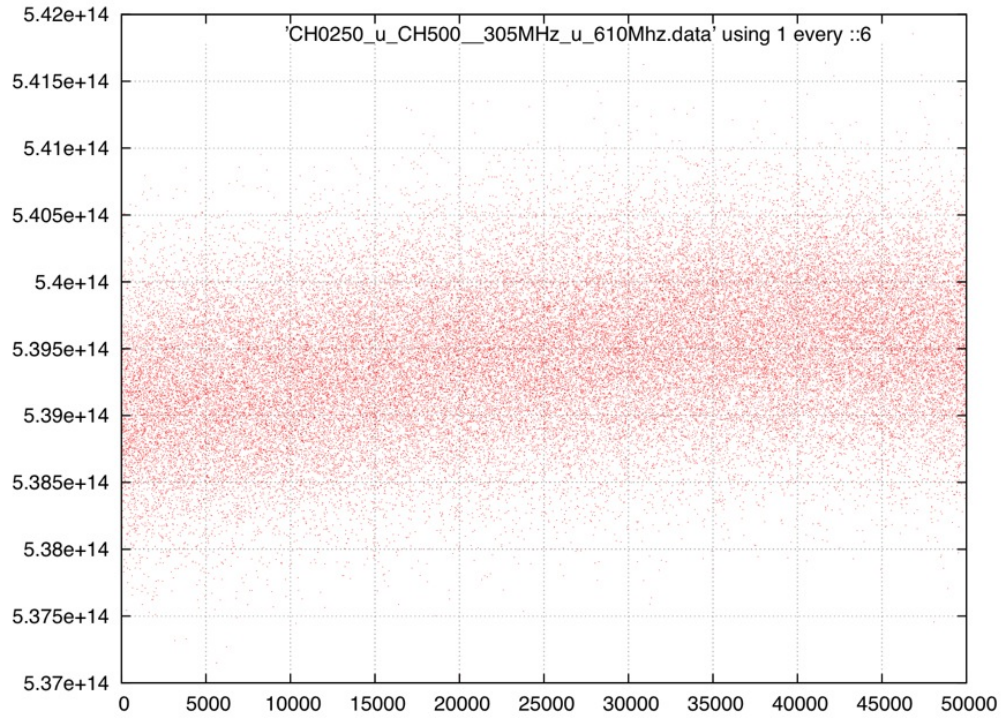
Anhang K - 12

Messungen des Kompressionspunktes bei 2.500 MHz

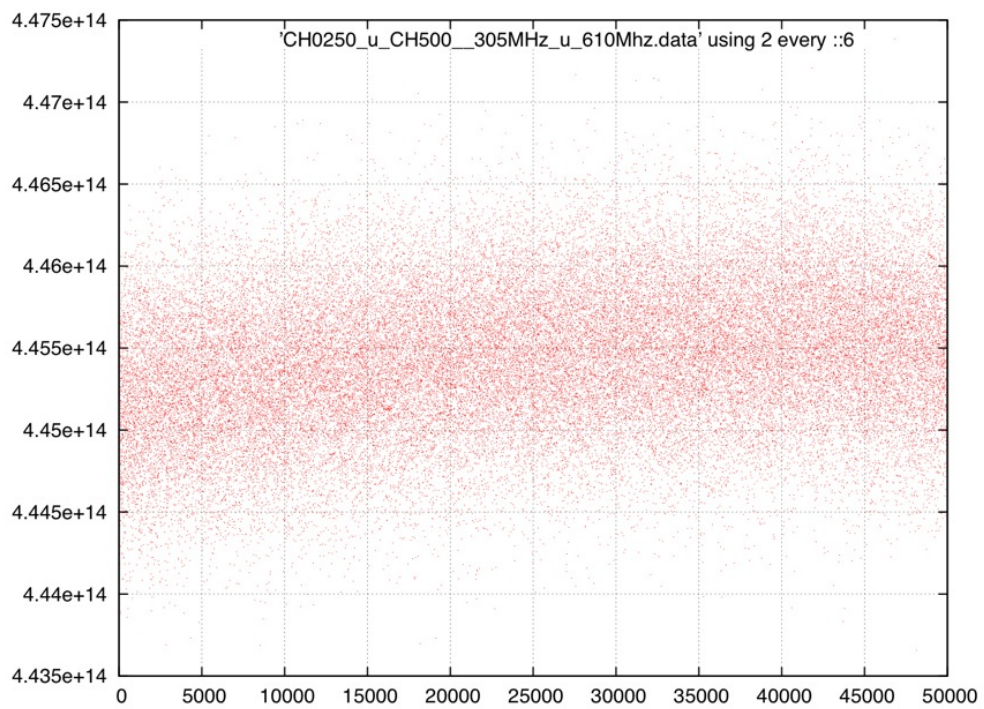


Anhang L - 1

Rauschspektrum bei 305 MHz

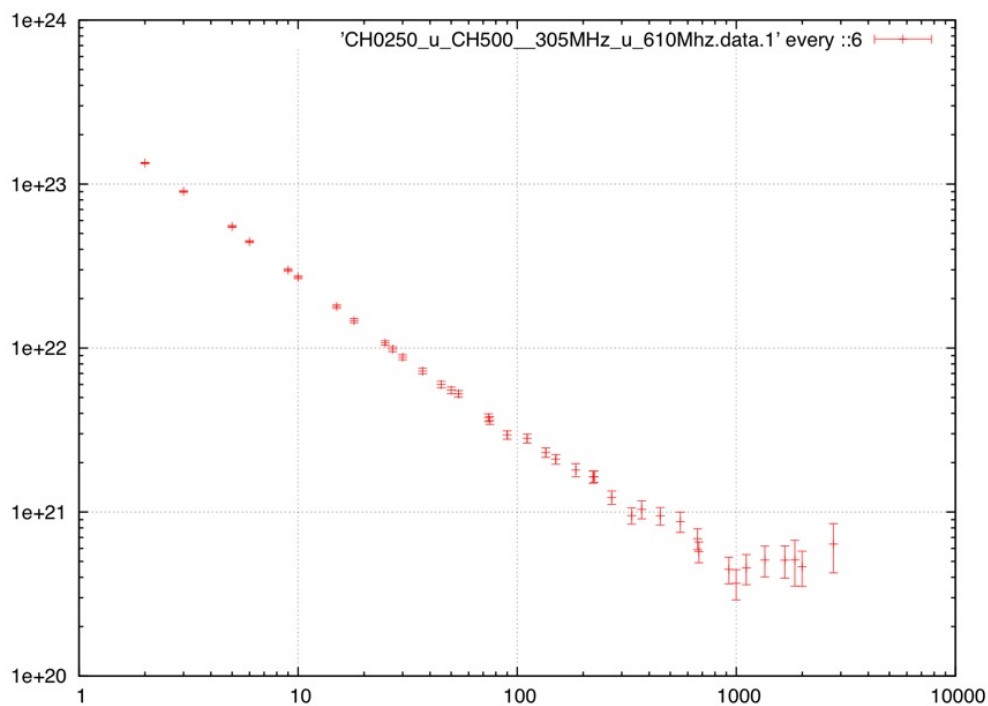


Rauschspektrum bei 610 MHz

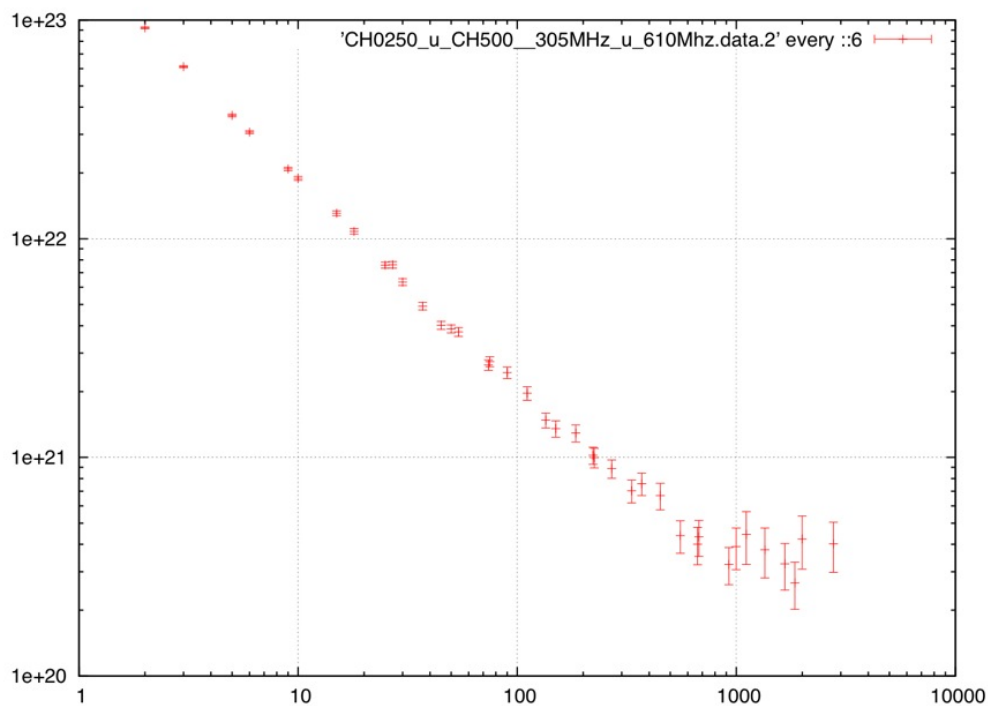


Anhang L - 2

Zeitliche Stabilität bei 305 MHz

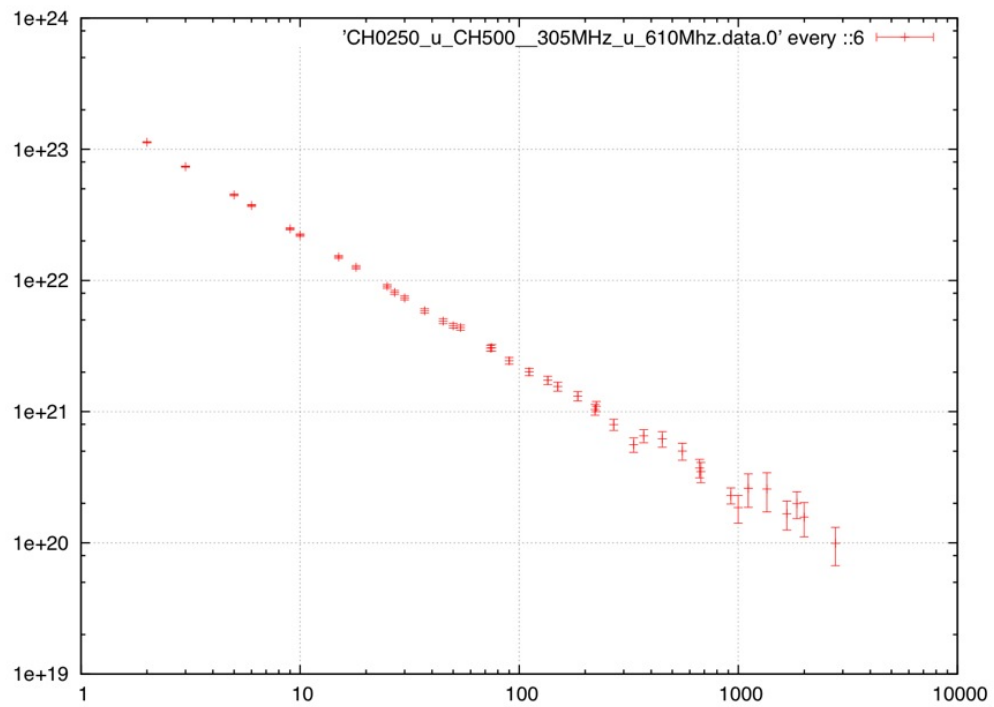


Zeitliche Stabilität bei 305 MHz



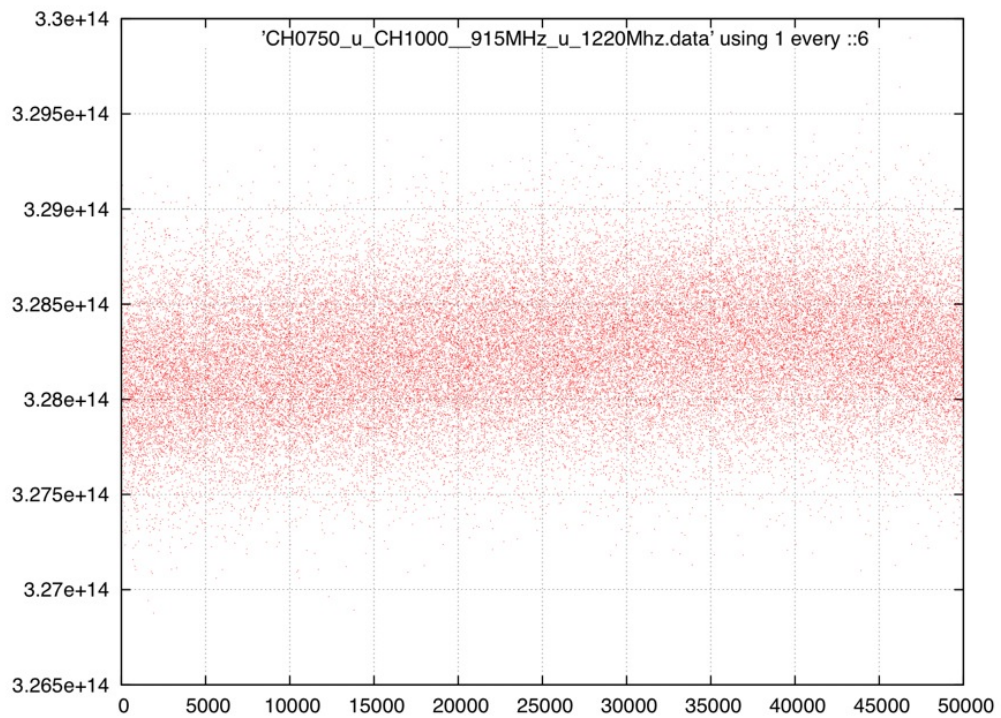
Anhang L - 3

Differenz der Frequenzen 305 MHz und 610 MHz

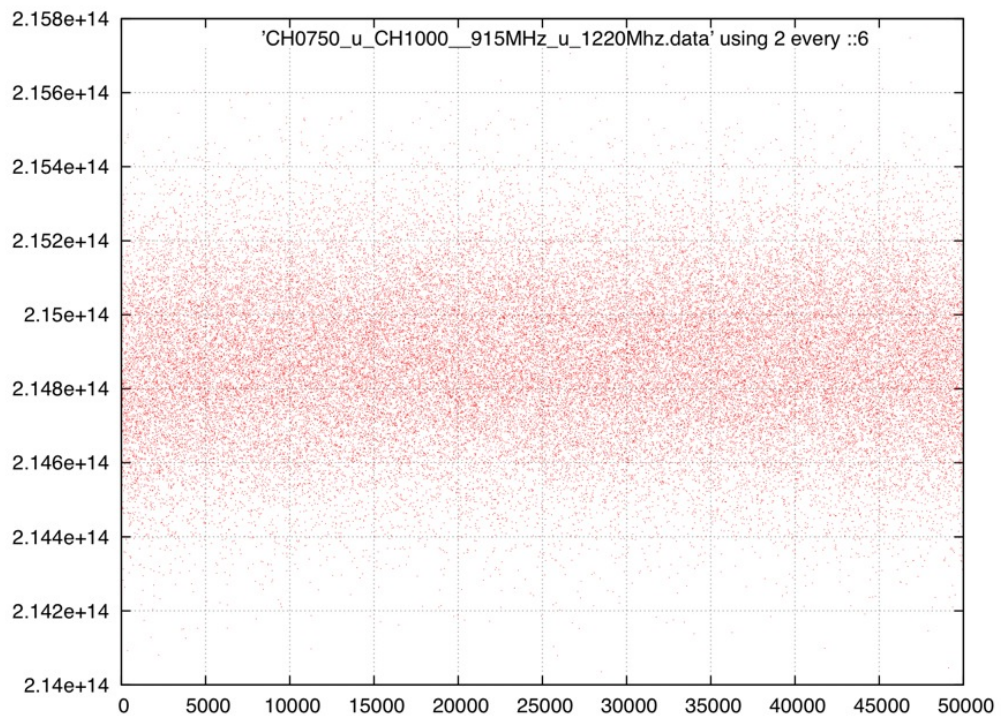


Anhang L - 4

Rauschspektrum bei 915 MHz

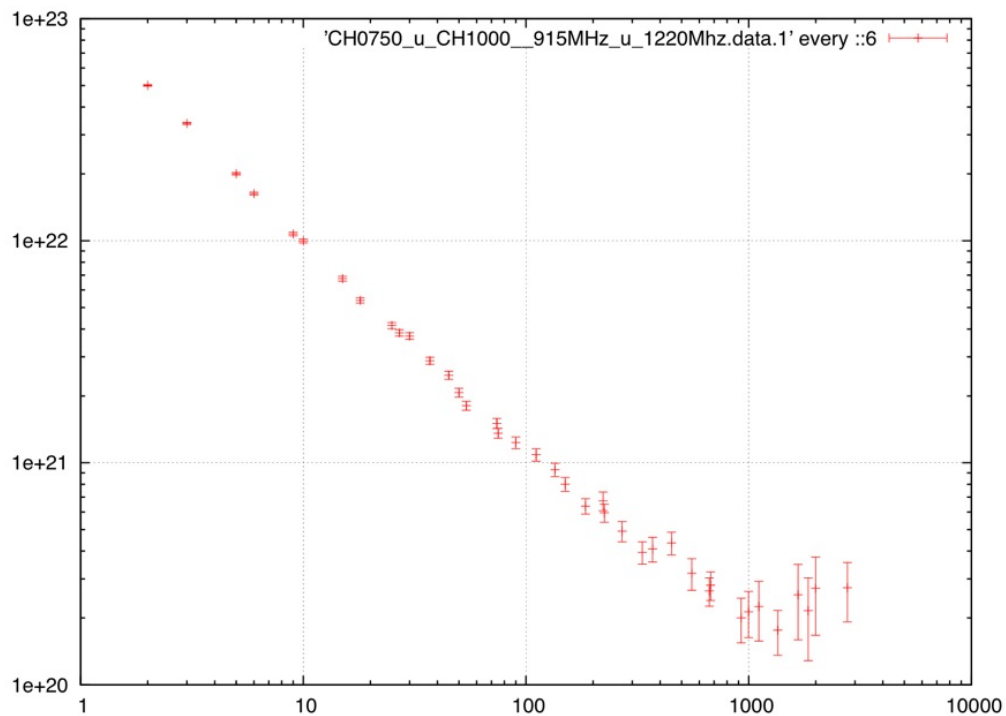


Rauschspektrum bei 1.220 MHz

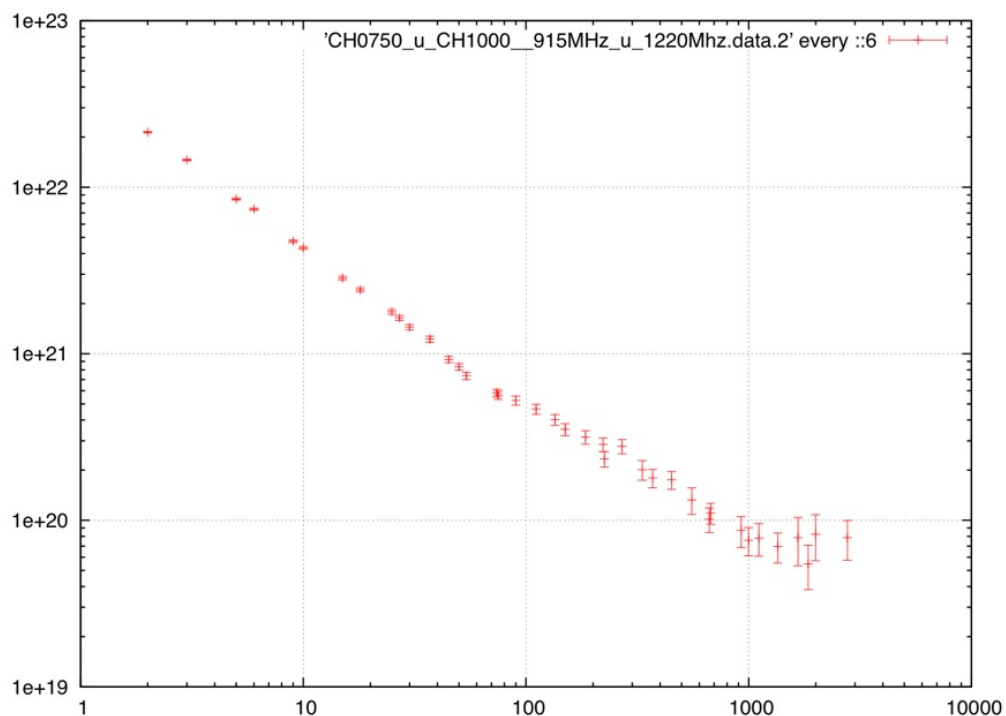


Anhang L - 5

Zeitliche Stabilität bei 915 MHz

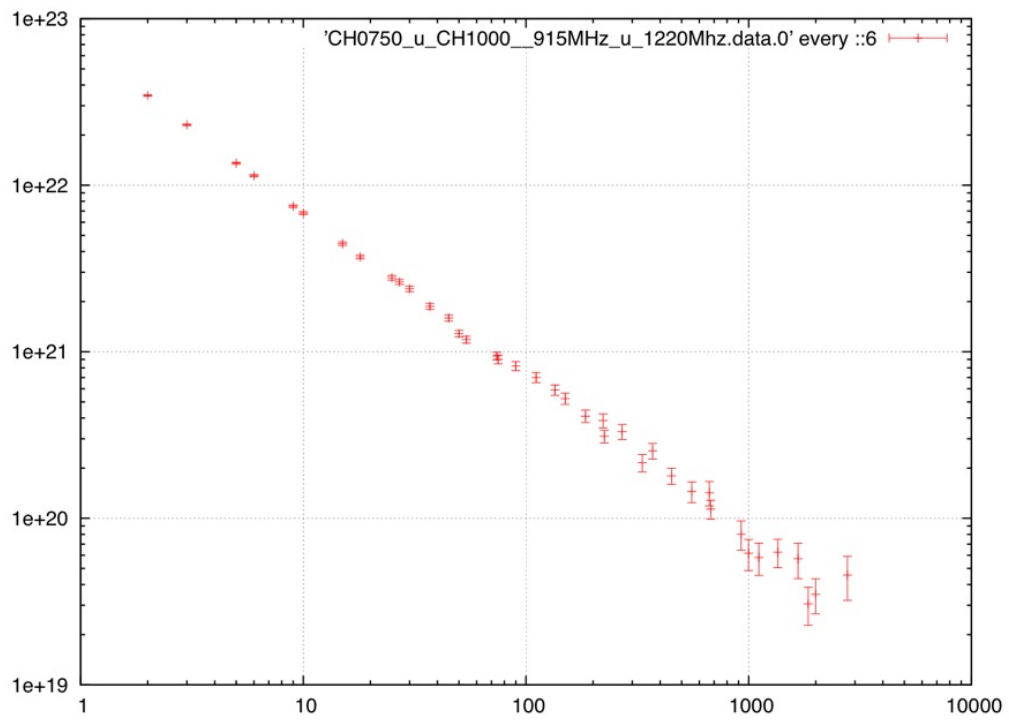


Zeitliche Stabilität bei 1.220 MHz



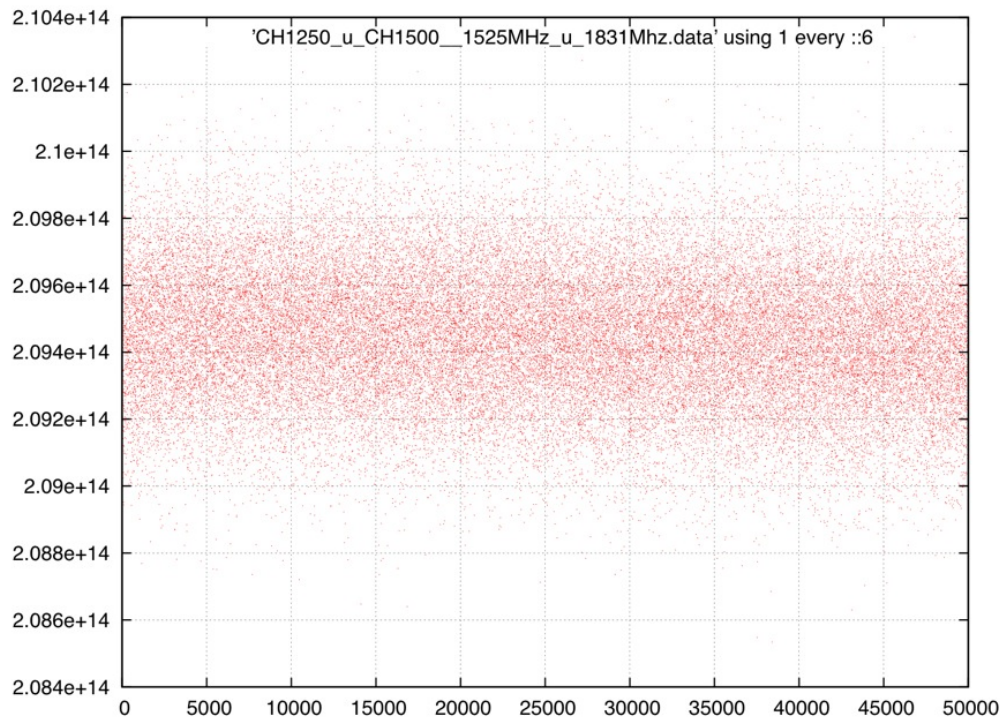
Anhang L - 6

Differenz der Frequenzen 915 MHz und 1.220 MHz

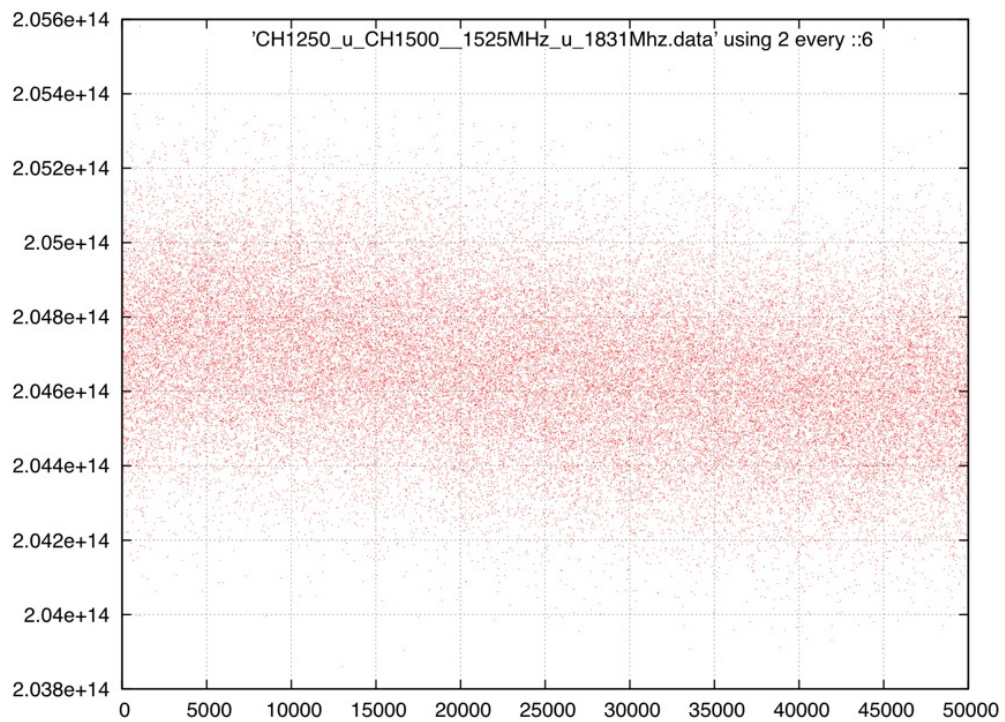


Anhang L - 7

Rauschspektrum bei 1.525 MHz

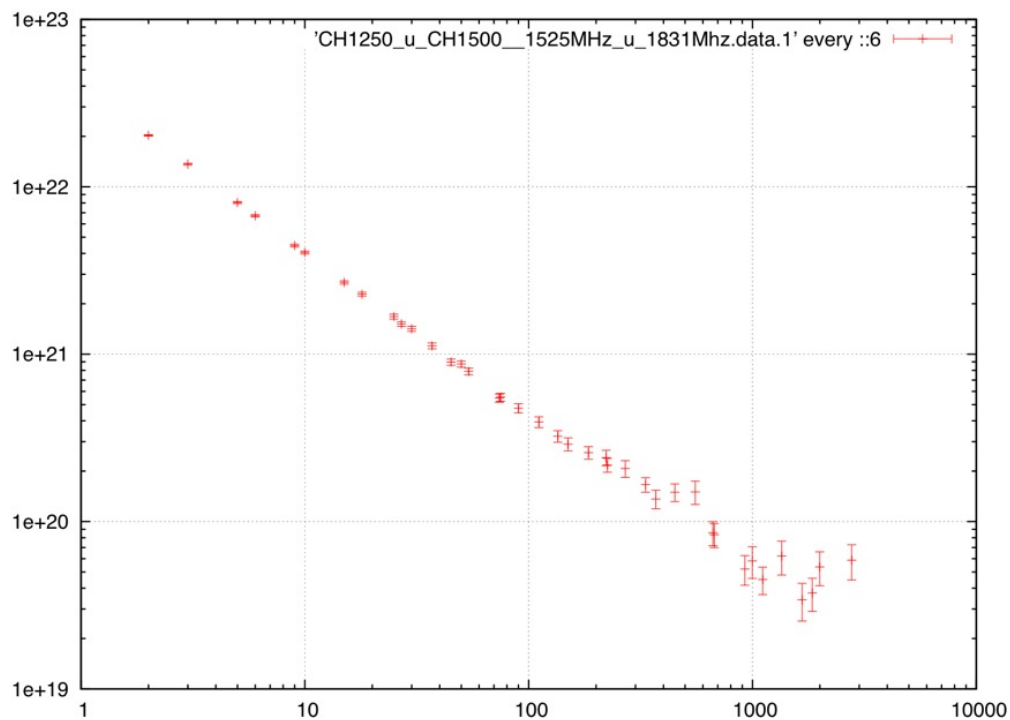


Rauschspektrum bei 1.831 MHz

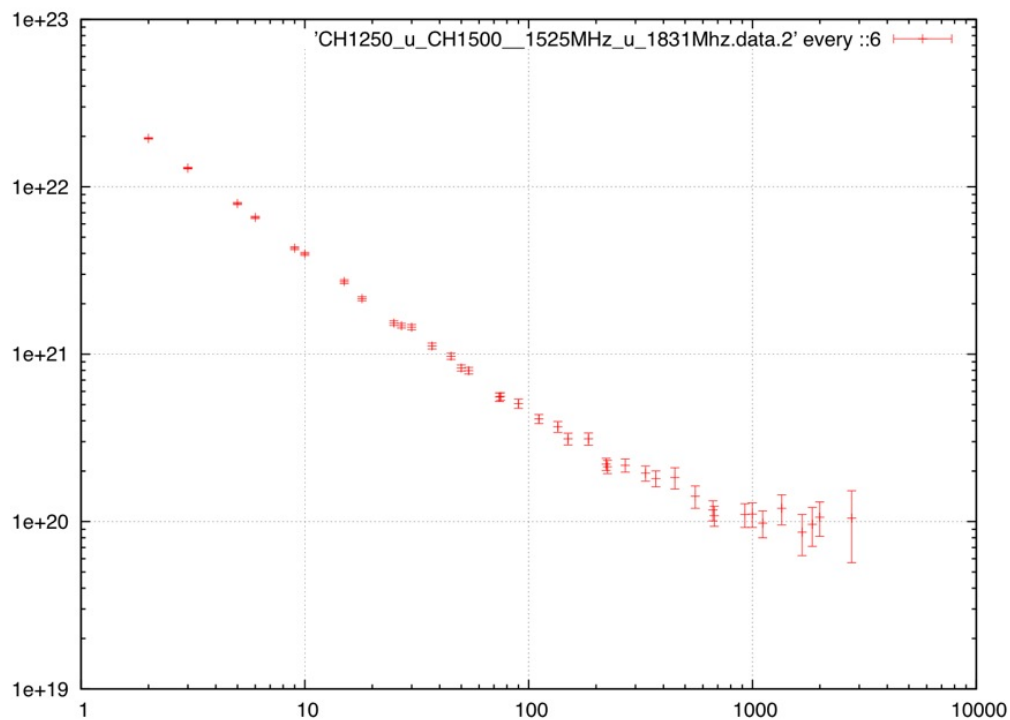


Anhang L - 8

Zeitliche Stabilität bei 1.525 MHz

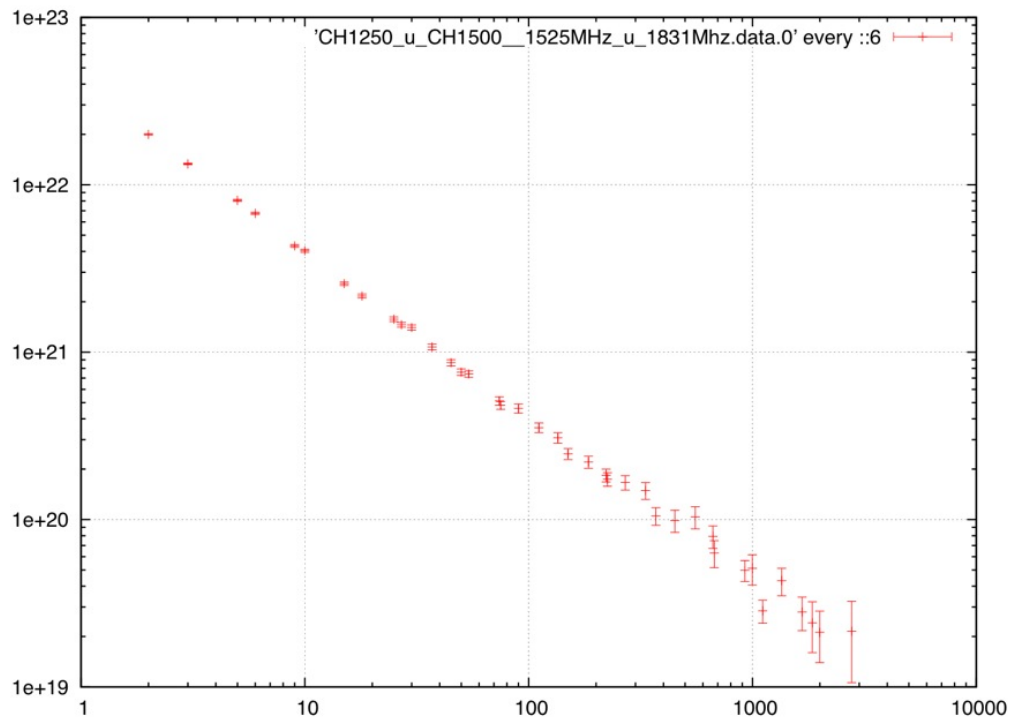


Zeitliche Stabilität bei 1.831 MHz



Anhang L - 9

Differenz der Frequenzen 1.525 MHz und 1.831 MHz



Eidesstattliche Erklärung

Hiermit versichere ich,

Jan-Hendrik Freerksema, Matr.-Nr. 10014152,

dass ich die vorliegende Bachelorarbeit selbständig verfasst habe und keine anderen als die angegebenen Quellen und Hilfsmittel dabei benutzt wurden.

Ich habe zur Kenntnis genommen, dass mir die Arbeit auf schriftlichen Antrag hin nach 5 Jahren ausgehändigt oder sonst zu diesem Zeitpunkt vernichtet wird.

Bonn, den 29.April 2011

.....
Unterschrift